BSPH550DSP

ڈیجیٹل اینالاگ اور آلات

(Digital Analog and Instrumentations)

برائے

حصہ دوم۔لیب مینول

(Part II- Lab Manual)

بیچلر آف سائنس (بی۔ایس سی۔)

(پانچواں سمسٹر)

نظامت فاصلاتی تعلیم

مولانا آزاد نیشنل اردو یونیورسٹی

حیدرآباد-32، تلنگانہ-انڈیا

فہرست

حصہ دوم۔لیب مینول(Part II- Lab Manual)

بلاک V اینالاگ تجربات

اکائی 1	کیتھوڈرے آسکیلوسکوپ	3
اکائی 2	لوجیک گیٹس	16
اکائی 3	خصوصی–OR گیٹ،ہاف ایڈر،فل ایڈر	32
اکائی 4	ایڈر- سبٹریکٹر	42
اکائی 5A	ایک جنکشن ڈائی وڈ کی(V-I) خصوصیات	49
اکائی 5B	زینر ڈائی وڈ کی وی(V) آئی(I) خصوصیات	61

بلاک VI ڈیجیٹل تجربات

اکائی 6	ایک دو قطبی(بائی پولار) جنکشن ٹرانزیسٹر	71
اکائی 7	کامن ایمیٹر ٹرانزسٹر ایمپلیفائر سرکٹ	81
اکائی 8	Op Ampانورٹنگ اور نان انورٹنگ یمپلیفائر	90
اکائی 9A	سادہ حسابی اعمال کے لیے عملی افزوں گر	99
اکائی9B	سادہ حسابی اعمال کے لیے عملی افزوں گر	111
اکائی 10	وین برج آسکیلیٹر	122

نمونہ امتحانی پرچہ **131**

اکائی 1۔ کیتھوڈ رے آسکیلوسکوپ

(Cathode Ray Oscilloscope)

اکائی کے اجزا

1.0 تمہید

1.1 مقاصد

1.2 آلات

1.2.1 تشریح آلات

1.3 نظریہ

1.4 طریقہ عمل

1.5 مشاہدہ اور تحسیب

1.6 احتیاطی تدابیر

1.7 روزمرہ زندگی میں اس تجربے کی اہمیت

1.8 تجربی نتائج

1.9 کلیدی الفاظ

1.0 تمہید (Introduction)

ایک کیتھوڈ رے آسیلوسکوپ، جسے مختصراً CRO کہا جاتا ہے اور جس کو oscilloscope کہا جاتا ہے، اب ہر الیکٹرانکس اور الیکٹریکل انجینئرنگ لیبارٹری میں ایک بنیادی، اہم اور ورسٹائل آلہ ہے۔ پچھلے تجربے میں، آپ کو وولٹ میٹر اور ملٹی میٹر کا استعمال کرتے ہوئے ڈی سی سورس اور اے سی سورس کے وولٹیج کی پیمائش کرنے کے مواقع ملے۔ اگر آپ ان وولٹیجز کے وقت کے تغیرات کا مطالعہ کرتے ہیں، تو آپ دیکھیں گے کہ ڈی سی وولٹیج وقت کے ساتھ مستقل رہتا ہے (وکر وولٹیج بمقابلہ ٹائم گراف میں x-محور کے متوازی ایک سیدھی لکیر ہے)، جبکہ ac وولٹیج وقت کے ساتھ ساتھ سائنوسائڈ طور پر مختلف ہوتی ہے۔ جبکہ ایک

AC-voltmeter یا ملٹی میٹر ہمیں وولٹیج کی شدت کے بارے میں معلومات دے سکتا ہے، موج کی نوعیت (AC یا DC سگنل کی) کی تفصیلات پوشیدہ رہتی ہیں۔ سگنل یا کسی بھی قسم کے ویوفارم کو ظاہر کرنے کے لیے، ہمیں ایک آسیلوسکوپ کا استعمال کرنا ہوگا۔ CRO کی یہ خصوصیت اسے طبی تشخیص اور دیکھ بھال میں ایک اہم ذریعہ بناتی ہے۔

CRO پر، آپ سگنل کے اہم خصوصیت کے پیرامیٹرز جیسے وولٹیج کا طول و عرض، تعدد، مدت اور موج کی شکل کی پیمائش کر سکتے ہیں۔ CRO اسکرین پر، ایک چمکدار جگہ ہمیں ان پٹ وولٹیج کی فوری قدر کا مطالعہ کرنے کے قابل بناتی ہے۔ اس وجہ سے، ایک آسیلوسکوپ کو ایک پلاٹر یا ریکارڈر کے طور پر بھی دیکھا جا سکتا ہے.

اس تجربے میں، آپ آسیلوسکوپ کے بنیادی افعال سیکھیں گے۔ خاص طور پر، آپ متبادل سگنل کی فریکوئنسی اور دو سائنوسائیڈل ویوفارمز کے درمیان مرحلے کے فرق کی پیمائش کریں گے۔

1.1 مقاصد (Objectives)

اس تجربہ میں ہم:

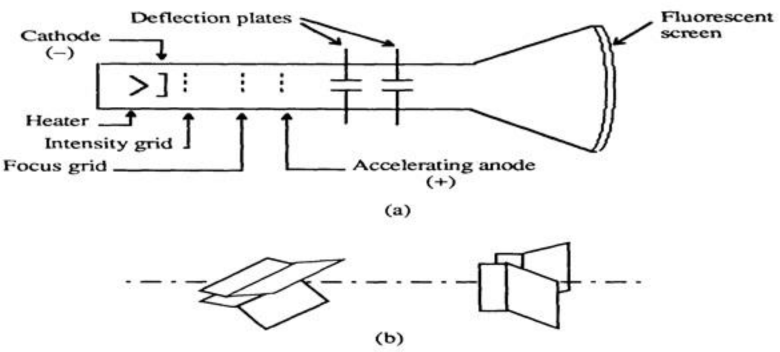
1. CRO کے فرنٹ پینل پر مختلف کنٹرولز کے بنیادی افعال کی وضاحت کریں۔
2. آسیلوسکوپ کی سکرین پر موج کی شکل / سگنل دکھائیں۔
3. ڈی سی وولٹیج کی پیمائش کریں۔
4. چوٹی سے چوٹی وولٹیج اور سائنوسائیڈل ویوفارم کی فریکوئنسی کی پیمائش کریں۔ اور
5. دو سائنوسائیڈل ویوفارمز کے درمیان مرحلے کے فرق کی پیمائش کریں۔

1.2 آلات (Apparatus)

- کیتھوڈرے آسیلوسکوپ، ملٹی میٹر، اور آسکیلیٹر۔

1.2.1 تشریح آلات (Apparatus Explanation)

کیتھوڈرے آسیلوسکوپ (CRO) ایک عام تجربہ گاہ کا آلہ ہے جو تعدد کی ایک وسیع رینج پر وولٹیج سگنلز کے درست وقت اور طول و عرض کی پیمائش فراہم کرتا ہے۔ اس کی وشوسنییتا، استحکام، اور آپریشن میں آسانی اسے عام مقصد کے لیبارٹری کے آلے کے طور پر موزوں بناتی ہے۔ سی آر او کا دل ایک کیتھوڈرے ٹیوب ہے جو شکل (1.1) میں دکھایا گیا ہے۔

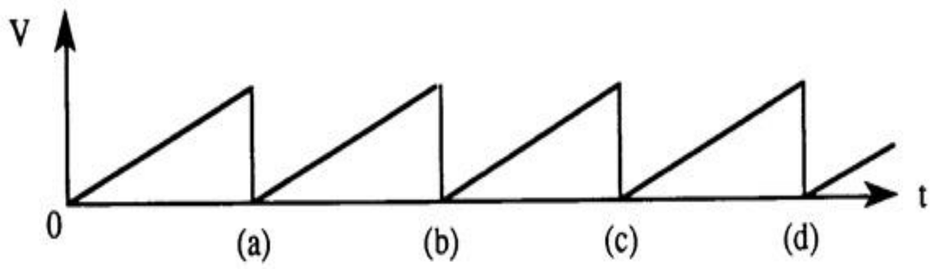


Cathode-ray tube: (a) schematic, (b) detail of the deflection plates.

شکل(1.1)

کیتھوڈرے الیکٹرانوں کا ایک شہتیر ہے جو گرم کیتھوڈ (منفی الیکٹروڈ) سے خارج ہوتا ہے اور فلوروسینٹ اسکرین کی طرف تیز ہوتا ہے۔ کیتھوڈ، شدت گرڈ، فوکس گرڈ، اور تیز کرنے والے انوڈ (مثبت الیکٹروڈ) کی اسمبلی کو الیکٹران گن کہا جاتا ہے۔ اس کا مقصد الیکٹران بیم پیدا کرنا اور اس کی شدت کو کنٹرول کرنا ہے۔ الیکٹران گن اور فلوروسینٹ اسکرین کے درمیان دھاتی پلیٹوں کے دو جوڑے ہیں - ایک شہتیر کو افقی انحراف فراہم کرنے کے لیے اور ایک جوڑا اور ینٹڈ اوٹی بیم کو عمودی انحراف فراہم کرتا ہے۔ اس طرح ان پلیٹوں کو افقی اور عمودی انحراف والی پلیٹیں کہا جاتا ہے۔ ان دو انحراف کا مجموعہ بیم کو فلوروسینٹ اسکرین کے کسی بھی حصے تک پہنچنے کی اجازت دیتا ہے۔ جہاں کہیں بھی الیکٹران بیم اسکرین سے ٹکراتی ہے، فاسفر پرجوش ہوتا ہے اور اس مقام سے روشنی خارج ہوتی ہے۔ روشنی میں الیکٹران توانائی کا یہ احاطہ ہمیں کسی دوسری صورت میں تاریک اسکرین پر پوائنٹس یا روشنی کی لکیروں کے ساتھ لکھنے کی اجازت دیتا ہے۔

آسیلوسکوپ کے سب سے عام استعمال میں مطالعہ کیے جانے والے سگنل کو پہلے بڑھایا جاتا ہے اور پھر عمودی (انحراف) پلیٹوں پر لاگو کیا جاتا ہے تاکہ شہتیر کو عمودی طور پر ہٹایا جا سکے اور ساتھ ہی ساتھ ایک وولٹیج جو وقت کے ساتھ لکیری طور پر بڑھتا ہے افقی (انحراف) پر لگایا جاتا ہے۔ پلیٹیں جس کی وجہ سے شہتیر افقی طور پر ایک یکساں (مسلسل> شرح) پر منحرف ہو جاتا ہے۔ اس طرح ویریکل پلیٹوں پر لاگو سگنل وقت کے کام کے طور پر اسکرین پر ظاہر ہوتا ہے۔ افقی محور یکساں ٹائم اسکیل کے طور پر کام کرتا ہے۔ شہتیر کی افقی طور پر لکیری انحراف یا جھاڑو ایک سویپ جنریٹر کے استعمال سے مکمل ہوتا ہے جو آسیلوسکوپ سرکٹری میں شامل ہوتا ہے۔ اس طرح کے جنریٹر کا وولٹیج آؤٹ پٹ آری ٹوتھ موج جیسا ہے جیسا کہ شکل(1.2) میں دکھایا گیا ہے۔ اس وولٹیج کے فرق کے ایک چکر کا اطلاق، جو وقت کے ساتھ خطی طور پر بڑھتا جاتا ہے، افقی پلیٹوں پر شہتیر وقت کے ساتھ ساتھ ٹیوب کے چہرے پر لکیری طور پر منحرف ہونے کا سبب بنتا ہے۔ جب وولٹیج اچانک صفر پر گر جاتا ہے، جیسا کہ پوائنٹس (c) (b) (a) وغیرہ پر، بیم اپنی ابتدائی پوزیشن پر واپس اڑ جاتا ہے۔ شہتیر کا افقی انحراف وقتاً فوقتاً دہرایا جاتا ہے، اس دورانیہ کی فریکوئنسی بیرونی کنٹرول کے ذریعے ایڈجسٹ ہوتی ہے۔



Voltage difference V between horizontal plates as a function of time t.

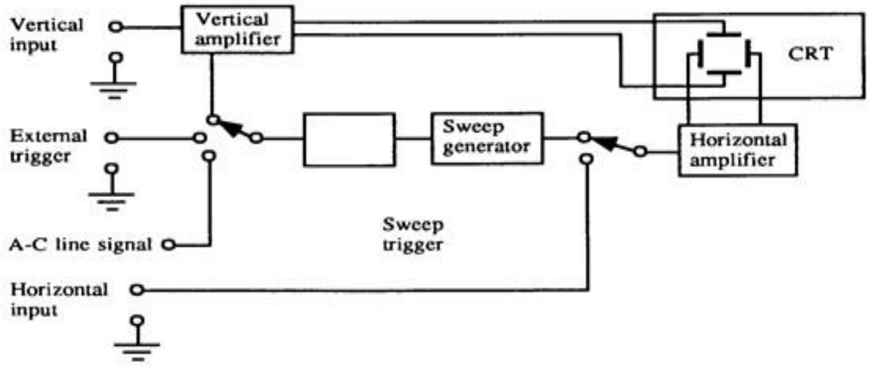
شکل(1.2)

ٹیوب کے چہرے پر مستحکم نشانات حاصل کرنے کے لیے، نامعلوم سگنل کے چکروں کی اندرونی تعداد جو عمودی پلیٹوں پر لاگو ہوتی ہے، کو سویپ جنریٹر کے ہر چکر سے منسلک ہونا چاہیے۔ اس طرح، دو انحراف کی مطابقت پذیری کے اس طرح کے ملاپ کے ساتھ، ٹیوب کے چہرے پر پیٹرن اپنے آپ کو دہراتا ہے اور اس وجہ سے ساکن دکھائی دیتا ہے۔ انسانی آنکھ میں بصارت کی استقامت اور فلوروسینٹ اسکرین کی چمک ایک ساکن پیٹرن پیدا کرنے میں معاون ہے۔ اس کے علاوہ، فلائی بیک کے دوران الیکٹران بیم کو کاٹ دیا جاتا ہے (خالی) تاکہ ریٹیس سویپ کا مشاہدہ نہ ہو۔

سی آر او آپریشن: ایک عام آسیلوسکوپ کا ایک آسان بلاک ڈایاگرام شکل (1.3) میں دکھایا گیا ہے۔ عام طور پر، آلے کو مندرجہ ذیل طریقے سے چلایا جاتا ہے۔ دکھائے جانے والے سگنل کو عمودی ایمپلیفائر کے ذریعے بڑھایا جاتا ہے اور CRT کی ویریکل ڈیفلیکشن پلیٹوں پر لاگو کیا جاتا ہے۔ عمودی یمپلیفائر میں سگنل کا ایک حصہ ٹرگرنگ سگنل کے طور پر سویپ ٹرگر پر لگایا جاتا ہے۔ سویپ ٹرگر پھر ٹرگرنگ سگنل کے چکر میں ایک منتخب نقطہ کے ساتھ نبض کا اتفاق پیدا کرتا ہے۔ یہ نبض سویپ جنریٹر کو آن کرتی ہے، جس سے sawtoothموج کی شکل شروع ہوتی ہے۔ آری ٹوتھ موج کو افقی یمپلیفائر کے ذریعہ بڑھایا جاتا ہے اور افقی انحراف پلیٹوں پر لاگو کیا جاتا ہے۔ عام طور پر، بیرونی ٹرگرنگ سگنل کو لاگو کرنے یا ٹرگرنگ کے لیے 60Hz لائن کو استعمال کرنے کے لیے اضافی پروویژن سگنل بنائے جاتے ہیں۔ نیز سویپ جنریٹر کو نظر انداز کیا جاسکتا ہے اور ایک بیرونی سگنل براہ راست افقی ایمپلیفائر پر لاگو کیا جاسکتا ہے۔

CROکنٹرولز:

زیادہ تر آسیلوسکوپس پر دستیاب کنٹرول آپریٹنگ حالات کی ایک وسیع رینج فراہم کرتے ہیں اور اس طرح آلہ کو خاص طور پر ورسٹائل بناتے ہیں۔ چونکہ ان میں سے بہت سے کنٹرول زیادہ تر آسیلوسکوپس کے لیے عام ہیں ان کی ایک مختصر تفصیل مندرجہ ذیل ہے۔



Block diagram of a typical oscilloscope.

شکل(1.3)

کیتھوڈرے ٹیوب:

شکل(1.4)

پاور اور اسکیل الیومنیشن: آلے کو آن کرتا ہے اور گراٹیکول کی روشنی کو کنٹرول کرتا ہے۔

فوکس: اسکرین پر جگہ یا ٹریس پر فوکس کریں۔

شدت: جگہ یا نشان کی چمک کو منظم کرتا ہے۔

عمودی یمپلیفائر سیکشن

پوزیشن: آسیلوسکوپ ڈسپلے کی عمودی پوزیشننگ کو کنٹرول کرتا ہے۔

حساسیت: عمودی ایمپلیفائر کی حساسیت کو کیلیبریٹڈ مراحل میں منتخب کرتا ہے۔

متغیر حساسیت: کیلیبریٹڈ مراحل کے درمیان حساسیت کی ایک مسلسل رینج فراہم کرتی ہے۔ عام طور پر حساسیت صرف اس وقت کیلیبریٹ ہوتی ہے جب متغیر نوب پوری طرح سے گھڑی کی سمت میں ہو۔

AC-DC-GND: عمودی یمپلیفائر پر لاگو آنے والے سگنل کے لیے مطلوبہ کپلنگ ac یا dc کا انتخاب کرتا ہے، یا ایمپلیفائر ان پٹ کو بنیاد بناتا ہے۔ ڈی سی جوڑے کا انتخاب براہ راست ایمپلیفائر میں ان پٹ کو جوڑتا ہے۔ AC کو منتخب کرنے سے ایمپلیفائر پر جانے سے پہلے کیپیسیٹر کے ذریعے سگنل بھیجیں اس طرح کسی بھی مستقل جزو کو بلاک کر دیں۔

HORIZONTAL-SWEEP سیکشن:

سویپ ٹائم / سینٹی میٹر: کیلیبریٹڈ اسٹیپس سے مطلوبہ شرح کا انتخاب کرتا ہے یا بیرونی سگنل کو افقی ایمپلیفائر میں تبدیلی کرتا ہے۔

سویپ ٹائم / سینٹی میٹر متغیر: مسلسل متغیر سویپ ریٹ فراہم کرتا ہے۔ کیلیبریٹڈ پوزیشن پوری طرح سے گھڑی کی سمت ہے۔

پوزیشن: اسکرین پر ٹریس کی افقی پوزیشن کو کنٹرول کرتا ہے۔

Horizontal Variable: کے ذریعے افقی اپلیفائر پر لگائے جانے والے سگنل کی کشندگی (کمی) کو کنٹرول کرتا ہے۔

ٹرگر: ٹرگر افقی جھاڑو کے آغاز کا وقت منتخب کرتا ہے۔

ڈھلوان: منتخب کرتا ہے کہ ٹرگر سگنل کے بڑھتے ہوئے (+) یا گھٹتے ہوئے (-) حصے پر ہوتا ہے۔

کپلنگ: منتخب کرتا ہے کہ آیا ٹرگرنگ کسی مخصوص dc یا ac سطح پر ہوتی ہے۔

ماخذ: محرک سگنل کا ذریعہ منتخب کرتا ہے۔

INT-(اندرونی): عمودی یمپلیفائر پر سگنل سے۔

EXT- (بیرونی) : داخل کردہ ایک بیرونی سگنل سے۔

لائن: 60 سائیکل ٹرگر

سطح: ٹرگرنگ سگنل پر وولٹیج پوائنٹ کا انتخاب کرتا ہے جس پر شروع ہوتا ہے۔ یہ خودکار طریقے سے (آٹو) ٹرگرنگ کی اجازت دیتا ہے جھاڑو کو مفت (مفت رن) چلانے کی اجازت دیتا ہے۔

آسکیلوسکوپ کے لیے کنکشنز:

عمودی ان پٹ: زیر مطالعہ سگنل کو (Y یا عمودی) یمپلیفائر سے جوڑنے کے لیے جیکس کا ایک جوڑ۔ نچلا جیک کیس سے جڑا ہوا ہے۔

افقی ان پٹ: ایک بیرونی سگنل کو افقی ایمپلیفائر سے جوڑنے کے لیے جیکس کا ایک جوڑ۔ نچلے ٹرمینل کو آسیلوسکوپ کے معاملے کے مطابق بنایا گیا ہے۔

بیرونی ٹگر ان پٹ: بیرونی ٹرگر سگنل کے لیے ان پٹ کنیکٹر۔

کیل۔ آؤٹ: 25 اور 500 ملی وولٹ کی طول و عرض کیلیبریٹڈ مربع موجیں فراہم کرتا ہے تاکہ ایمپلیفائر کے حاصل کو کیلیبریٹ کرنے میں استعمال کیا جاسکے۔

عمودی انحراف کی درستگی ٪3 ہے۔ حساسیت متغیر ہے۔

افقی جھاڑو ٪3 کے اندر درست ہونا چاہیے۔

آپریٹنگ ہدایات: آسیلوسکوپ کو دیوار کے رسی پٹیکل میں لگانے سے پہلے، کنٹرولز کو اس طرح سیٹ کریں :

a) پاور سوئچ آف ہے۔

b) شدت پوری طرح سے گھڑی کی سمت میں

c) رینج کے مرکز میں عمودی مرکز

d) رینج کے مرکز میں افقی مرکز

e) عمودی 0.2 پر

f) جھاڑو کے اوقات ایک

معیاری AC وال رسیپٹیکل میں پلگ کریں (ناممکن طور پر 118V)۔ پاور آن کریں۔ شدت کے کنٹرول کو آگے نہ بڑھائیں۔ اسکوپ کو تقریباً دو منٹ تک گرم ہونے دیں، پھر شدت کنٹرول کو اس وقت تک موڑ دیں جب تک کہ سکرین پر بیم نظر نہ آئے۔

انتباہ: کبھی بھی شدت کے کنٹرول کو اتنا آگے نہ بڑھائیں کہ ضرورت سے زیادہ روشن دھبہ نظر آئے۔ چمکدار دھبے اسکرین کے جلنے کا مطلب ہے۔ زیادہ شدت (زبردست چمک) کے تیز فوکسڈ اسپاٹ کو کبھی بھی اسکرین پر کسی بھی لمبے عرصے تک ایک ہی پوزیشن میں رہنے کی اجازت نہیں دی جانی چاہیے کیونکہ اسکرین کو نقصان پہنچ سکتا ہے۔

افقی اور عمودی سینٹرنگ کنٹرولز کو ایڈجسٹ کریں۔ ایک تیز ٹریس دینے کے لیے فوکس کو ایڈجسٹ کریں۔ ٹرگر کو اندرونی، خودکار سطح پر سیٹ کریں۔

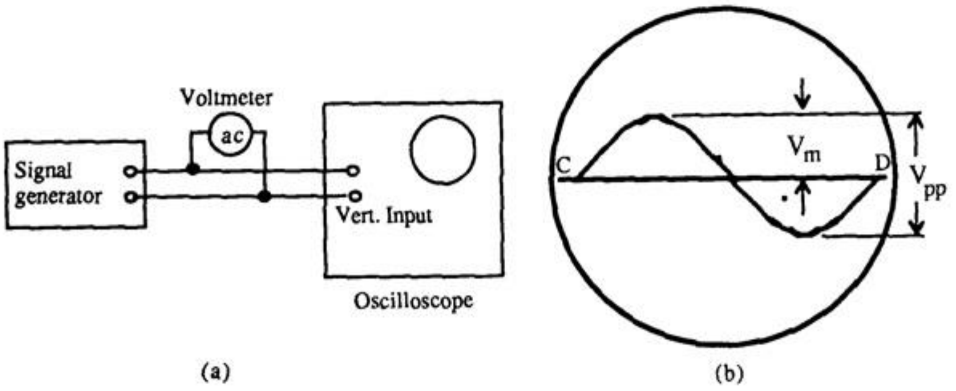
1.3 نظریہ (Theory)

سی آر او آپریشن: ایک عام آسیلوسکوپ کا ایک آسان بلاک ڈایاگرام شکل 1.5 میں دکھایا گیا ہے۔ عام طور پر، آلے کو مندرجہ ذیل طریقے سے چلایا جاتا ہے۔ دکھائے جانے والے سگنل کو عمودی ایمپلیفائر کے ذریعے بڑھایا جاتا ہے اور CRT کی ویریکل ڈیفلیکشن پلیٹوں پر لاگو کیا جاتا ہے۔ عمودی یمپلیفائر میں سگنل کا ایک حصہ ٹرگرنگ سگنل کے طور پر سویپ ٹرگر پر لگایا جاتا ہے۔ سویپ ٹرگر پھر ٹرگرنگ سگنل کے چکر میں ایک منتخب نقطہ کے ساتھ نبض کا اتفاق پیدا کرتا ہے۔ یہ نبض سویپ جنریٹر کو آن کرتی ہے، جس سے sawtooth موج کی شکل شروع ہوتی ہے۔ آری ٹوتھ موج کو افقی یمپلیفائر کے ذریعہ بڑھایا جاتا ہے اور افقی انحراف پلیٹوں پر لاگو کیا جاتا ہے۔ عام طور پر، بیرونی ٹرگرنگ سگنل کو لاگو کرنے یا ٹرگرنگ کے لیے 60Hz لائن کو استعمال کرنے کے لیے اضافی پروویژن سگنل بنائے جاتے ہیں۔ نیز سویپ جنریٹر کو نظر انداز کیا جاسکتا ہے اور ایک بیرونی سگنل براہ راست افقی ایمپلیفائر پر لاگو کیا جاسکتا ہے۔

1.4 طریقہ عمل(Procedure)

سگنل جنریٹر کو 1000 سائیکل فی سیکنڈ کی فریکوئنسی پر سیٹ کریں۔ آؤٹ پٹ کو جنریٹر سے آسیلو سکوپ کے عمودی ان پٹ سے جوڑیں۔ دائرہ کار پر اس ان پٹ سگنل کا مستقل ٹریس قائم کریں۔ تمام اسکوپ اور سگنل جنریٹر کنٹرولز کو ایڈجسٹ کریں جب تک کہ آپ ہر ایک کے کام سے واقف نہ ہو جائیں۔ اس طرح کے "کھیلنے" کا مقصد طالب علم کو آسیلو سکوپ سے اتنا مانوس ہونے کی اجازت دینا ہے کہ یہ دوسرے تجربات میں پیائش کرنے میں ایک مددگار (آلہ) بن جائے نہ کہ ایک زبردست رکاوٹ کے طور پر۔

نوٹ: اگر عمودی فائدہ بہت کم سیٹ کیا گیا ہے، تو ہو سکتا ہے کہ مستقل ٹریس حاصل کرنا ممکن نہ ہو۔



(a) Circuit for procedure II. (b) Trace seen on scope.

شکل(1.5)

سگنل جنریٹر کے ٹرمینلز کے آؤٹ پٹ پر ظاہر ہونے والے وولٹیج سگنل کے سائز کا تعین کرنے کے لیے، ایک AC وولٹ میٹر ان ٹرمینلز کے متوازی طور پر جڑا ہوا ہے شکل 1.5a۔ AC وولٹ میٹر کو وولٹیج کی "dc مؤثر قدر" کو پڑھنے کے لیے ڈیزائن کیا گیا ہے۔ اس موثر قدر کو وولٹیج کی "روٹ مین اسکوائر ویلیو" RMS ویلیو کے نام سے بھی جانا جاتا ہے۔

دائرہ کار شکل 1.5b پر نظر آنے والی زیادہ سے زیادہ وولٹیج V_m وولٹ ہے اور اس کی نمائندگی سمیٹری لائن سی ڈی سے زیادہ سے زیادہ انحراف تک کے فاصلے سے ہوتی ہے۔ دائرہ کار پر دکھائے جانے والے وولٹیج کی شدت اور AC وولٹ میٹر پر پڑھے جانے والے موثر یا RMS وولٹیج (V_{RMS}) کے درمیان تعلق ہے۔

$V_{RMS} = 0.707\ V_m$ سائن یا کوزائن موج کے لیے۔

اس طرح

$$V_m = \frac{V_{RMS}}{0.707}$$

ملٹی میٹر کی وولٹیج ریڈنگ اور آسیلوسکوپ کے درمیان معاہدہ متوقع ہے۔ ایک ہم آہنگ موج (سائن یا کوزائن) کے لیے Vm کی قدر کو چوٹی سے چوٹی سگنل Vpp کے 1 / 2 کے طور پر لیا جاسکتا ہے۔

متغیر حساسیت کنٹرول سگنل کو ڈسپلے کو ایڈجسٹ کرنے کے لیے استعمال کیا جاسکتا ہے تاکہ دائرہ کار کے چہرے کی آسان رینج کو پُر کیا جاسکے۔ اس پوزیشن میں، ٹریس کو مزید کیلیبریٹ نہیں کیا جاتا ہے تاکہ آپ صرف تقسیم کی تعداد کو گن کر اور پیمانے کے عنصر سے ضرب دے کر سگنل کے سائز کو نہیں پڑھ سکتے۔ تاہم، آپ اندازہ لگا سکتے ہیں کہ نیا انشا نکن کیا ہے اسے استعمال کریں جب تک کہ متغیر کنٹرول میں کوئی تبدیلی نہ ہو۔

احتیاط:

RMS سگنلز کے لیے دیا گیا ریاضی کا نسخہ صرف سائنوسائیڈل سگنلز کے لیے درست ہے۔ میٹر صحیح وولٹیج کی نشاندہی نہیں کرے گا جب غیر سائنوسائیڈل سگنلز کی پیمائش کے لیے استعمال کیا جائے گا۔

تعدد کی پیمائش:

جب افقی سویپ وولٹیج کا اطلاق ہوتا ہے، وولٹیج کی پیمائش اب بھی عمودی انحراف سے لی جاسکتی ہے۔ مزید یہ کہ سگنل وقت کے ایک فنکشن کے طور پر ظاہر ہوتا ہے۔ اگر ٹائم بیس کیلیبریٹ کیا جاتا ہے، تو نبض کی مدت یا سگنل کی مدت جیسی پیمائش کی جاسکتی ہے۔ تعدد کو پھر ادوار کے باہمی طور پر متعین کیا جاسکتا ہے۔

آسکیلیٹر کو 1000 ہرٹج پر سیٹ کریں۔ CRO پر سگنل دکھائیں اور دوغلوں کی مدت کی پیمائش کریں۔ شکل 1.6 میں b سے d جیسے دو پوائنٹس کے درمیان افقی فاصلہ استعمال کریں۔

افقی حاصل کو سیٹ کریں تاکہ صرف ایک مکمل موج کی شکل ظاہر ہو۔

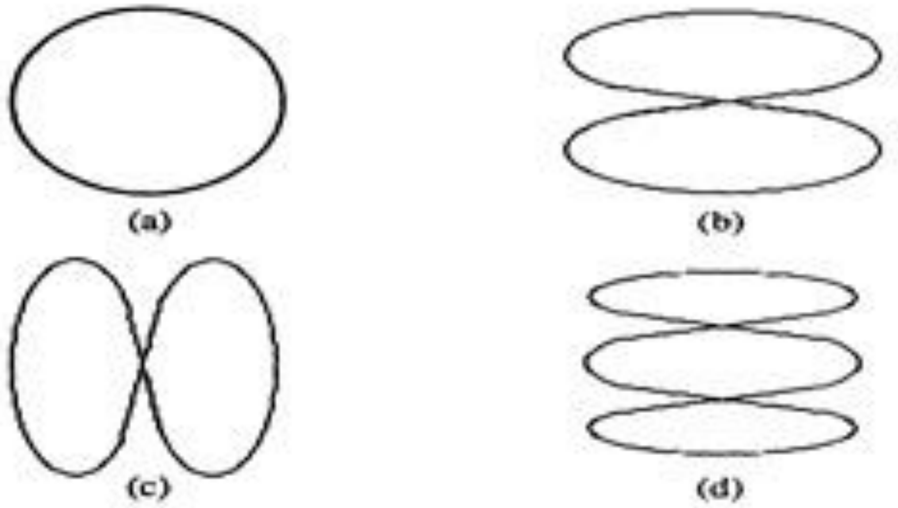
پھر افقی کو دوبارہ ترتیب دیں جب تک کہ 5 موجیں نظر نہ آئیں۔ ٹائم بیس کنٹرول کو کیلیبریٹڈ پوزیشن میں رکھیں۔ 5 مکمل چکروں کے لیے فاصلے (اور اس لیے وقت) کی پیمائش کریں اور اس پیمائش سے تعدد کا حساب لگائیں۔ اپنے نتائج کا اوپر دی گئی قدر سے موازنہ کریں۔

سگنل جنریٹر پر سیٹ کے مطابق 150Hz، 5kHz، 50 kHz کی دیگر فریکوئنسیوں کے لیے اپنی پیمائش کو دہرائیں۔

Lissajous اعداد و شمار:

جب مختلف تعدد کے سائن ویو سگنل افقی اور عمودی امپلیفائر میں داخل ہوتے ہیں تو CRT پر ایک سٹیشنری پیٹرن بنتا ہے جب دو تعدد کا تناسب ایک انٹر گرل فریکشن ہوتا ہے جیسے 1 / 2،2 / 3،4 / 3،1 / 5، وغیرہ۔ یہ اسٹیشنری پیٹرن Lissajous اعداد و شمار کے طور پر جانے جاتے ہیں اور تعدد کی پیائش کے لیے موازنہ کی پیمائش کے لیے استعمال کیے جاسکتے ہیں۔

کچھ آسان Lissajous اعداد و شمار تیار کرنے کے لیے دو آسیلیٹرز کا استعمال کریں جیسا کہ شکل 1.6 میں دکھایا گیا ہے۔ آپ کو ایک مقررہ ترتیب میں Lissajous اعداد و شمار کو برقرار رکھنے میں مشکل پیش آئے گی کیونکہ دونوں oscillators فیز اور فریکوئنسی لاک نہیں ہیں۔ ان کی تعدد اور مرحلہ آہستہ آہستہ بڑھتا ہے جس کی وجہ سے دو مختلف سگنل ایک دوسرے کے حوالے سے قدرے تبدیل ہوتے ہیں۔



Lissajous figures for horizontal-to-vertical frequency ratios of: (a) 1:1, (b) 2:1, (c) 1:2, and (d) 3:1.

شکل(1.6)

آپ نے جو کچھ سیکھا ہے اس کی جانچ کرنا:

آپ کا انسٹرکٹر آپ کو ایک چھوٹا آسکیلیٹر سرکٹ فراہم کرے گا۔ اپنے آسیلوسکوپ کا استعمال کرتے ہوئے سرکٹ کے ان پٹ اور سرکٹ کے آؤٹ پٹ کی جانچ کریں۔ سگنلز کی وولٹیج اور تعدد جیسی مقداروں کی پیمائش کریں۔ واضح کریں کہ آیا وہ سائنوسائیڈل ہیں یا کسی اور موج کے کردار کے۔ اگر مربع موج، موج کی فریکوئنسی کی پیمائش کریں. اس کے علاوہ، مربع موجوں کے لیے، آن ٹائم (جب وولٹیج زیادہ ہو) اور آف ٹائم (جب یہ کم ہو) کی پیمائش کریں۔

1.5 مشاہدہ اور تحسیب (Observations and Analysis)

مشاہدات:

جدول 1.1 تعدد کی پیمائش

Table 1.1: Measurement of frequency

$V_{p\text{-}p}$ of the input signal = ... V

S.No.	Selected frequency *f* (Hz)	Horizontal sensitivity *S* (s cm^{-1})	Extent of single cycle x (cm)	Period of signal $T = x \times S$ (s)	Measured frequency (Hz)
1.					
2.					
3.					
4.					
5.					

جدول 1.2: لیساجوس کے ذریعے فیز فرق کا تعین

اعداد و شمار مستقل مزاحمت، $R_0 = 1000\,ohm$

Table 1.2: Phase difference determination by Lissajous *figures*

constant resistance, $R_0 = 1000\ \Omega$

Potentiometer setting R' (Ω)	$R = R_0 + R'$ (Ω)	v_2	b	$\theta = \sin^{-1}(v_2/b)$
0	1000			
1000	2000			
2000	3000			
4000	5000			

1.6 احتیاطی تدابیر (Precautions)

ممکنہ غلطیاں و احتیاطیں:

- نو آبادیاتی یاCRO سے متاثر ہونے والے مریضوں کو ایک ہی کمرے میں الگ تھلگ کیا جانا چاہیے، ترجیحاً این سوٹ، اور ہر ہفتے ان کے قیام کے دوران اسکریننگ کی جانی چاہیے (جب تک کہ طبی نگہداشت کی ٹیم دوسری صورت میں نہ کہے)۔ جن سطحوں کو اکثر استعمال کیا جاتا ہے یا چھوا جاتا ہے ان کو دن میں کم از کم دو بار صاف کرنا چاہیے۔

1.7 روزمرہ زندگی میں اس تجربے کی اہمیت (Significant of Experiment in Domestic Life)

- تبادلوں کی شرح کو بہتر بنانا ضروری ہے کیونکہ یہ آپ کو پہلے سے موجود مہمانوں اور صارفین سے زیادہ قیمت حاصل کر کے اپنے گاہک کے حصول کی لاگت کو کم کرنے کی اجازت دیتا ہے۔
- تبادلوں کی شرح کی اصلاح CRO ایک مخصوص KPI کو چلانے کے لیے خریداری کے تجربے کو بہتر بناتا ہے—عام طور پر، فروخت۔ تبادلوں کی شرح کی اصلاح کو لینڈنگ کے صفحات، زمرہ کے صفحات یا کسی دوسرے کسٹمر ٹچ پوائنٹ پر کیا جاسکتا ہے۔

1.8 تجربی نتائج (Experimental Results)

نتائج:

i. ....

1.9 کلیدی الفاظ (Key Words)

- **کیتھوڈ شعاعیں جمع:** ویکیوم ٹیوب کے گرم کیتھوڈ سے ایک ندی میں خارج ہونے والے تیز رفتار الیکٹران
- **مبدل طاقت:** ایک آلہ جو توانائی کی ایک شکل کو دوسری شکل میں تبدیل کرتا ہے۔ اگر یہ، مخالف سمت میں ممکن ہوتا ہے تو مبدل طاقت کو تعکس پذیر کہا جاتا ہے۔
- **فاسفر:** ایک شئے جو اس قابل ہوتی ہے توانائی کو ظاہر کر سکے اور اس کے بعد توانائی کو نور کی شکل میں خارج کر سکتی ہے۔
- **بیانڈ کی چوڑائی:** تعددوں کا رینج جس کے اندر اک افزوں گر کی کارکردگی اپنی اعظم قیمت سے ایک مخصوص قدر سے نہیں بدلتی۔

اپنی معلومات کی جانچ کیجیے (Check your Information Questions)

1. وضاحت کریں کہ کیتھوڈرے آسیلو سکوپ (CRO) کیا ہے؟

....

....

2. CRO عام پیمائشی آلات سے کیسے بہتر ہے؟

....

....

3. سی آر او میں ٹرگرنگ سرکٹ کس کے لیے فراہم کیا جاتا ہے؟

....

....

4. وضاحت کریں کہ CRO میں گرڈ کو سوراخ (hole) کے ساتھ کیوں فراہم کیا جاتا ہے؟

....

....

5. وضاحت کریں کہ CRO کی انحطاط حساسیت سے کیا مراد ہے؟

....

....

6. وضاحت کریں کہ CRO کے انحراف عنصر سے کیا مراد ہے؟

....

....

اکائی 2۔ لوجیک گیٹس

(Logic Gates)

اکائی کے اجزا

2.0 تمہید

2.1 مقاصد

2.2 آلات

2.2.1 تشریح آلات

2.3 نظریہ

2.4 طریقہ عمل

2.5 مشاہدہ اور تحسیب

2.6 احتیاطی تدابیر

2.7 روزمرہ زندگی میں اس تجربے کی اہمیت

2.8 تجربی نتائج

2.9 کلیدی الفاظ

2.0 تمہید (Introduction)

ایک کمپیوٹر لاجک ٹریننگ بورڈ خاص طور پر سادہ منطقی افعال اور بولین الجبرا کے نظریات کا مطالعہ کرنے اور TESCA کے ذریعہ بنائے گئے تجرباتی نتائج کے ساتھ (Truth table) صداقت کی جدول کا موازنہ کرنے کے لیے ڈیزائن کیا گیا ہے۔ یہ تربیتی بورڈ طلباء کو ڈیجیٹل سرکٹس کی بنیادی تھیوری میں تربیت دینے اور انہیں ڈیجیٹل سرکٹس میں بنیادی تجربات سے روشناس کرانے کا طریقہ پیش کرتا ہے۔ بورڈ بالکل خود ساختہ ہے اور اسے کسی دوسرے آلات کی ضرورت نہیں ہے۔

لاجک گیٹ ایک الیکٹرانک سرکٹ / آلہ ہے جو منطقی فیصلے کرتا ہے۔اس فیصلے تک پہنچنے کے لیے، سب سے زیادہ عام منطقی گیٹسOR ،AND،NOT،NAND،اور NOR گیٹس استعمال کیے جاتے ہیں۔ NAND اور NOR کے گیٹس عالمگیر گیٹس کہلاتے ہیں۔ خصوصی OR-گیٹ ایک اور منطقی گیٹ ہے جسےAND ، ORاور NOT گیٹ کا استعمال کرتے ہوئے بنایا جا سکتا ہے۔

TESCA Board

شکل(2.1)

لاجک گیٹس میں ایک یا زیادہ ان پٹ اور صرف ایک آؤٹ پٹ ہوتا ہے۔ آؤٹ پٹ صرف مخصوص ان پٹ مجموعوں کے لیے فعال ہے۔لاجک گیٹس کسی بھی ڈیجیٹل سرکٹ کے بلڈنگ بلاکس ہوتے ہیں۔لاجک گیٹس کو سوئچ بھی کہا جاتا ہے۔ مربوط سرکٹس کی آمد کے ساتھ، سوئچز کی جگہ(TTL (Transistor- Transistor Logic سرکٹس اورCMOS سرکٹس نے لے لی ہے۔

2.1 مقاصد(Objectives)

اس تجربہ میں ہم:

OR گیٹ،AND گیٹ NOT, گیٹ NAND، گیٹ NOR, گیٹEX-OR گیٹ EX-NOR , گیٹ, کے(Truth tables)صداقت کی جدولیں حاصل کرنا۔

2.2 آلات(Apparatus)

i. دوڈائی وڈس(OA79)

ii. 10KΩ اور ½W واٹ کی مزاحمت

iii. دوبیاٹریاں جن میں سے ہر ایک(6)وولٹ کی ہو یا(6)وولٹ کے بیاٹری مستقاطیہ(Battery eliminator)

iv. (0.10V) وولٹ میٹر

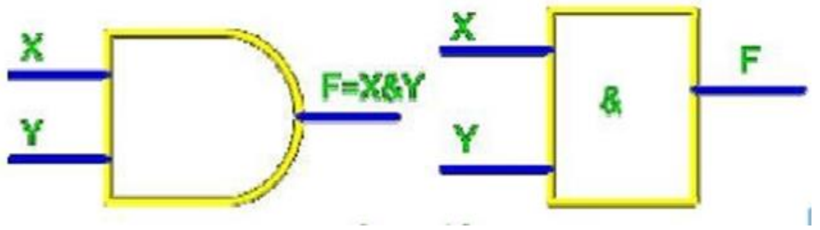
2.2.1 تشریح آلات(Apparatus Explanation)

تجربہ کے لئے آلات کی تفصیل:

1. AND گیٹ

AND گیٹ منطقی ضرب کاری کرتا ہے، جسے عام طور پر AND فنکشن کہا جاتا ہے۔ اس میں دو یا زیادہ ان پٹ اور سنگل آوٹ پٹ ہوتے ہیں۔ AND گیٹ کا آوٹ پٹ صرف اس وقت ہائی ہوتا ہے جب اس کے تمام ان پٹ ہائی ہوں (یعنی اگر ایک ان پٹ کم ہو، آوٹ پٹ کم ہو گا)۔

اگر X اور Y دو ان پٹ ہیں، تو آوٹ پٹ F کو ریاضیاتی طور پر F = X.Y کے طور پر دکھایا جاسکتا ہے، یہاں ڈاٹ (.) کبھی کبھی A=X اور B کے AND آپریشن کو ظاہر کرتا ہے۔ AND گیٹ کی علامت اور (Truth table) صداقت کی جدول کو شکل میں دکھایا گیا ہے۔



AND Gate Symbol

شکل(2.2)

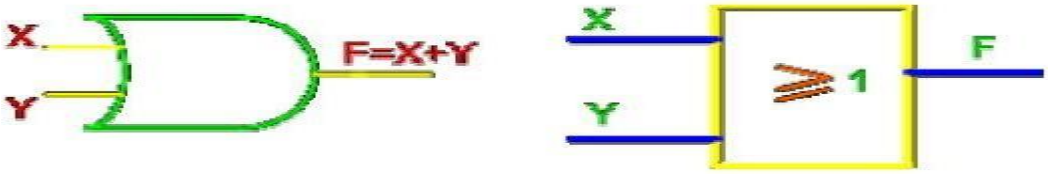
Table 1: Truth Table of AND Gate

Inputs		Output
X	Y	F=X.Y
0	0	0
0	1	0
1	0	0
1	1	1

2. OR گیٹ

OR گیٹ منطقی اضافہ کرتا ہے، جسے عام طور پر OR فنکشن کہا جاتا ہے۔اس میں دو یا زیادہ ان پٹ اور سنگل آؤٹ پٹ ہوتے ہیں۔ OR گیٹ کا آؤٹ پٹ صرف اس وقت زیادہ ہوتا ہے جب اس کا کوئی ایک ان پٹ زیادہ ہو (یعنی اگر ایک ان پٹ زیادہ ہو تب بھی آؤٹ پٹ زیادہ ہو گا)۔

اگر X اور Y دو ان پٹ ہیں، تو آؤٹ پٹ F کو ریاضیاتی طور پر F = X+Y کے طور پر دکھایا جا سکتا ہے۔یہاں جمع کا نشان (+) OR آپریشن کو ظاہر کرتا ہے۔OR گیٹ کی علامت اور (Truth table) صداقت کی جدول کو بالترتیب شکل (2.3) اور ٹیبل (2) میں دکھایا گیا ہے۔



شکل(2.3) OR Gate Symbol

Table 2: Truth Table of OR Gate

Inputs		Output
X	Y	F=X+Y
0	0	0
0	1	1
1	0	1
1	1	1

3. موجد گیٹ (NOT)

NOT گیٹ بنیادی منطقی فنکشن انجام دیتا ہے جسے الٹایا تکمیل کہتے ہیں۔ NOT گیٹ کو انورٹر بھی کہا جاتا ہے۔ اس گیٹ کا مقصد ایک منطق کی سطح کو مخالف منطق کی سطح میں تبدیل کرنا ہے۔ اس میں ایک ان پٹ اور ایک آوٹ پٹ ہے۔ جب کسی انورٹر پر اعلیٰ سطح کا اطلاق ہوتا ہے، تو اس کے آوٹ پٹ پر ایک نچلی سطح ظاہر ہوتی ہے اور اس کے برعکس۔

اگر X ان پٹ ہے، تو آوٹ پٹ F کو ریاضیاتی طور پر F = X' کے طور پر پیش کیا جاسکتا ہے، یہاں (') apostrophe NOT (الٹا) آپریشن کو ظاہر کرتا ہے۔ الٹ کی نمائندگی کرنے کے کچھ اور طریقے ہیں، F=!ایکس، یہاں! معکوس کی نمائندگی کرتا ہے۔ NOT گیٹ کی علامت اور (Truth table) صداقت کی جدول کو بالترتیب شکل (2.4) اور ٹیبل (3) میں دکھایا گیا ہے۔

شکل (2.4) NOT Gate Symbol

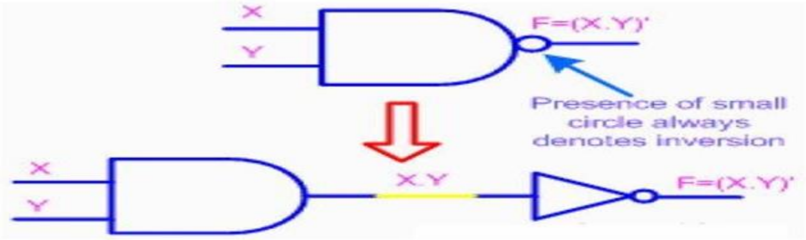
Table 3: Truth Table of NOT Gate

Input	Output
X	**F=X'**
0	1
1	0

ایک نیم موصل آلے (device) کے وولٹ۔ ایمپیر خصوصیات کا انحصار نیم موصل عنصر کی نوعیت، ڈوپنگ، طبعی جسامت اور آلے کی ساخت پر ہوتا ہے۔

NAND نند گیٹ

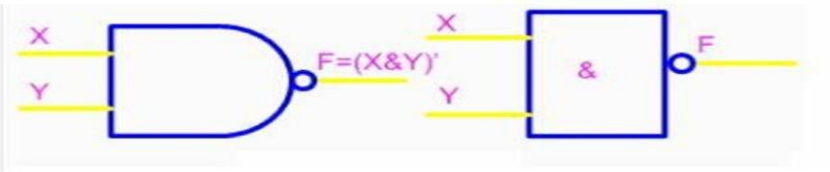
NAND گیٹ AND گیٹ اور NOT گیٹ کا ایک جھرن ہے، جیسا کہ شکل (2.5) میں دکھایا گیا ہے۔ اس میں دو یا زیادہ ان پٹ اور صرف ایک آوٹ پٹ ہے۔ NAND گیٹ کا آوٹ پٹ زیادہ ہوتا ہے جب اس کا کوئی بھی ان پٹ کم ہوتا ہے (یعنی اگر ایک ان پٹ کم ہو تو بھی آوٹ پٹ زیادہ ہوگا)۔



NAND Gate from AND Gate and NOT Gate

شکل(2.5)

اگرXاورY دوان پٹ ہیں،تو آؤٹ پٹ Fکو ریاضیاتی طورپر F = (X.Y)' کے طورپر ظاہر کیاجا سکتاہے،یہاں ڈاٹ(.) AND آپریشن کو ظاہر کرتاہے اور(')الٹاکو ظاہر کرتاہے۔NANDگیٹ کی علامت اور (Truth table)صداقت کی جدول کو بالترتیب شکل(2.6)اور جدول(4)میں دکھایا گیاہے۔



NAND Gate Symbolشکل(2.6)

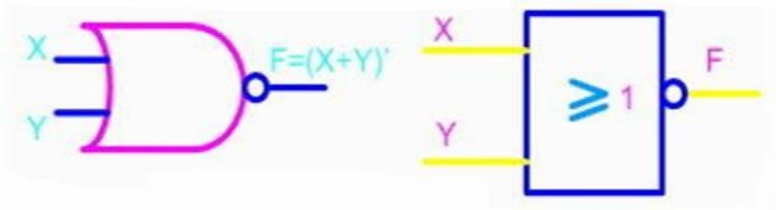
Table 4: Truth Table of NAND Gate

Inputs		Output
X	Y	F=(X.Y)’
0	0	1
0	1	1
1	0	1
1	1	0

4. NORگیٹ

NORگیٹ OR گیٹ اور NOT گیٹ کاCombinationہے۔اس میں دو یا زیادہ ان پٹ اور صرف ایک آؤٹ پٹ ہے۔ NOR گیٹ کا آؤٹ پٹ اس وقت زیادہ ہوتاہے جب اس کے تمام ان پٹ کم ہوں (یعنی اگر ایک ان پٹ زیادہ ہو تو آؤٹ پٹ کم ہوگا)۔

اگر Xاور Y دو ان پٹ ہیں، تو آؤٹ پٹ F کو ریاضیاتی طور پر F = (X+Y)' کے طور پر دکھایا جاسکتا ہے؛ یہاں جمع (+)OR آپریشن کو ظاہر کرتا ہے اور (') الٹا کو ظاہر کرتا ہے۔ NOR گیٹ کی علامت اور (Truth table) صداقت کی جدول کو بالترتیب شکل (2.7) اور ٹیبل (5) میں دکھایا گیا ہے۔



NOR Gate Symbol

شکل (2.7)

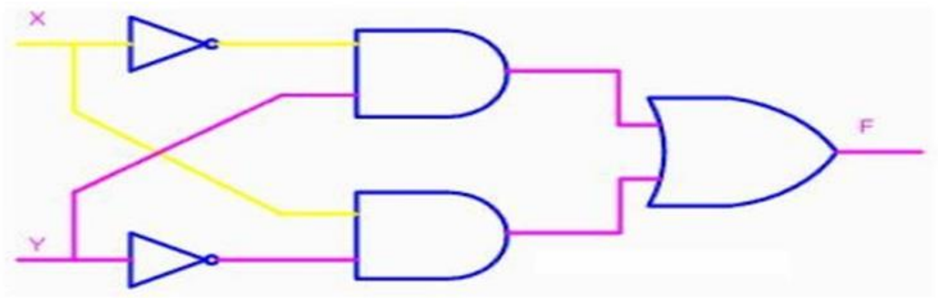
Table 5: Truth Table of NOR Gate

Inputs		Output
X	Y	F=(X+Y)'
0	0	1
0	1	0
1	0	0
1	1	0

5. EX-OR گیٹ

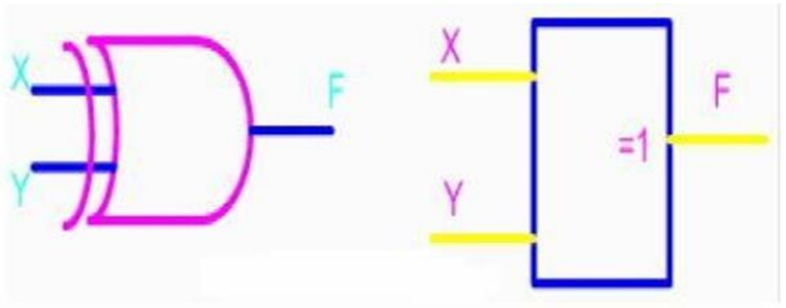
ایک Exclusive-OR (EX-OR) گیٹ وہ گیٹ ہے جس میں دو یا تین یا زیادہ ان پٹ اور ایک آؤٹ پٹ ہوتا ہے۔ دو ان پٹ EX-OR گیٹ کا آؤٹ پٹ اگر ایک اور صرف ایک ان پٹ ہائی سٹیٹ کو مان لیتا ہے تو وہ ایک اعلیٰ حالت کا حامل ہوتا ہے۔ یہ کہنے کے مترادف ہے کہ آؤٹ پٹ زیادہ ہے اگر ان پٹ X یا ان پٹ Y خاص طور پر زیادہ ہے اور جب دونوں بیک وقت 1 یا 0 ہوں تو کم ہے۔

اگر X اور Y دو ان پٹ ہیں، تو آؤٹ پٹ F کو ریاضیاتی طور پر F = X ⊕Y کے طور پر دکھایا جاسکتا ہے، یہاں ⊕EX-OR آپریشن کی نشاندہی کرتا ہے۔ X ⊕Y= X.Y' + X'.Y کے برابر ہے۔ EX-OR گیٹ کی علامت اور (Truth table) صداقت کی جدول کو بالترتیب شکل (2.8 اور 2.9) اور ٹیبل (6) میں دکھایا گیا ہے۔



EX-OR from Simple Gate

شکل(2.8)



EX-OR Gate Symbol(2.9)شکل

Table 6: Truth Table of EX-OR Gate

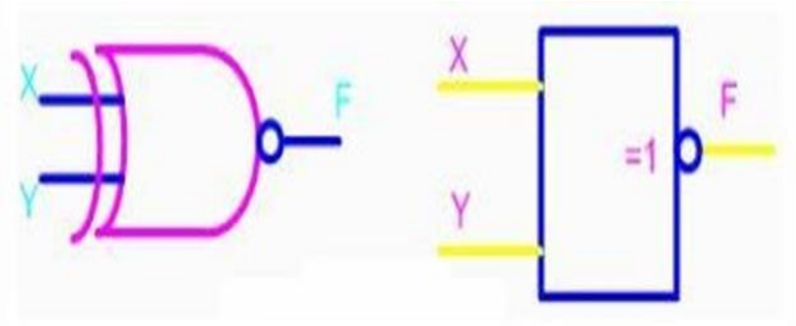
Inputs		**Output**
X	**Y**	**F = (X ⊕Y)**
0	0	0
0	1	1
1	0	1
1	1	0

.6 EX-NORگیٹ

ایک (EX-NOR) Exclusive-NOR گیٹ وہ گیٹ ہے جس میں دو یا تین یا زیادہ ان پٹ اور ایک آؤٹ پٹ ہوتا ہے۔ دوان پٹ EX-NOR گیٹ کا آؤٹ پٹ ایک اونچی حالت کا حامل ہوتا ہے اگر تمام ان پٹ ایک ہی حالت کو قبول کرتے ہیں۔ یہ کہنے

کے مترادف ہے کہ آؤٹ پٹ زیادہ ہے اگر ان پٹ X اور ان پٹ Y دونوں خصوصی طور پر زیادہ ہوں یا ان پٹ X کی طرح ہوں اور ان پٹ Y خاص طور پر کم اور جب دونوں ایک جیسے نہ ہوں تو کم ہوں۔

اگر Xاور Y دو ان پٹ ہیں، تو آؤٹ پٹ F کو ریاضیاتی طور پر $F = (X \oplus Y)'$ کے طور پر ظاہر کیا جا سکتا ہے، یہاں $EX-\oplus$ OR آپریشن کو ظاہر کرتا ہے اور (') الٹا کو ظاہر کرتا ہے۔ $X.Y + X'.Y'$ = $(X \oplus Y)'$ کے برابر ہے۔ EX-NOR گیٹ کی علامت اور (Truth table) صداقت کی جدول کو بالترتیب شکل (2.10) اور ٹیبل (7) میں دکھایا گیا ہے۔



EX-NOR Gate Symbol

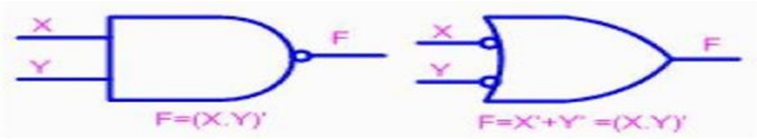
شکل (2.10)

Table 7: Truth Table of EX-NOR Gate

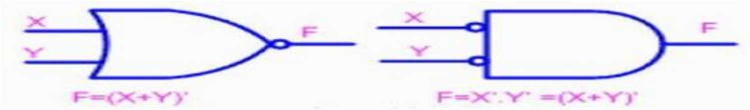
Inputs		Output
X	**Y**	**F=(X ⊕Y)’**
0	0	1
0	1	0
1	0	0
1	1	1

یونیورسل گیٹس وہ ہیں جو کسی بھی گیٹ کو لاگو کرنے کے لیے استعمال کیے جا سکتے ہیں جیسے AND ، OR اور NOT، یا ان بنیادی گیٹس کے کسی بھی مجموعہ؛ NAND اور NOR گیٹس عالمگیر گیٹس ہیں۔ لیکن NAND یا NOR پر مبنی گیٹس کو لاگو کرتے وقت کچھ اصول ہیں جن پر عمل کرنے کی ضرورت ہے۔

NANDاور NOR منطق میں تبدیلی کی سہولت کے لیے، ہمارے پاس ان گیٹس کے لیے دو نئے گرافک علامتیں ہیں۔



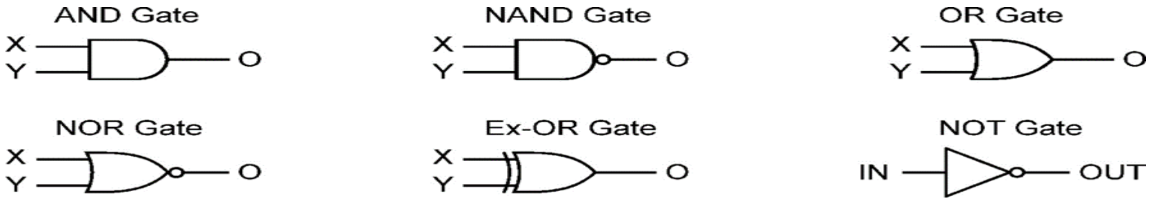
Another NAND Gate Symbol



Another NOR Gate Symbol

شکل(2.11)

اب،اپنے ذہن میں درج ذیل لاجک گیٹس کی شکل رکھیں کیونکہ آپ انہیں اگلے مراحل میں استعمال کریں گے۔



Logic diagrams and IC Pin diagrams

شکل(2.12)

2.3 نظریہ (Theory)

الیکٹرانکس کی اس ڈیجیٹل دنیا میں معلومات کو بٹس (Binary) کی شکل میں محفوظ کیا جاتا ہے۔ان بٹس پر کچھ ریاضی کے عمل جیسے جوڑ، گھٹاؤ، ضرب، اور تقسیم کو انجام دیا جاتا ہے۔بائنری نمبرز کا استعمال کرتے ہوئے مخصوص 'منطق' کے ساتھ 'میتھ میٹک آپریشن' کا مجموعہ لائبنز نے قائم کیا تھا۔مزید، ویکیوم ٹیوبوں پر مبنی سوئچنگ کے برقی سرکٹس کو ڈیزائن کیا گیا تھا۔ریلے کی ایجاد نے سوئچنگ سرکٹس میں 'ویکیوم ٹیوب' کی جگہ لے لی۔آخر میں تمام ایجادات منطق کے گیٹس کی منزل تک لے جاتی ہیں۔

جیسا کہ ڈیجیٹل الیکٹرانکس میں قدم بہ قدم انقلابات آئے، کونراڈ زوس وہ شخص ہے جو 'الیکٹرو کیمیکل لاجک گیٹ' کی ترقی اور ڈیزائن کے پیچھے تھا۔'بولین الجبرا' اور اس کے بعد سے سوئچنگ آپریشن منطقی گیٹس کے ذریعہ انجام دیا گیا۔

2.4 طریقہ عمل (Procedure)

اوپر بتلائے ہوئے برقی دوروں یکے بعد دیگرے تکمیل کیجئے اور جدول صداقت کی تصدیق کیجئے (NAND) اور (NOR) گیٹ کے لیے (AND) گیٹ کے آؤٹ پٹ کے ساتھ (NOT) سرکٹ جوڑا جاتا ہے اسی طرح سے (NOT) دور کو (OR) گیٹ کے آؤٹ پٹ سے جوڑا جاتا ہے۔

مذکورہ بالا تمام صداقت کے جدولوں کی تصدیق کا عام طریقہ عمل:

جس طرح کے اوپر کے خاکوں میں بتایا گیا ہے اس کے مطابق ایک ساتھ تمام دوروں کو مکمل کر لیجئے پہلے دونوں ان سروں (بیڑیوں کے منفی سرے) کا تعلق ارضیہ سے کر دیجئے تاکہ A=OV اور B=OV ہو جائے وولٹ میٹر کے اریوان وولٹیجوں اور آؤٹ وولٹیج V_o کی پیمائش کیجئے۔ اس کے بعد کسی ایک ان پٹ سرے کو مثلاً (B) ارضیہ سے جوڑ دیجئے اور دوسرے "A" کو 6V کے کسی ایک سرے سے جوڑ دیجئے، (Input) اور (Output) وولٹیجوں کی پیمائش کیجئے۔ ان پٹ سروں کے جوڑوں کو الٹا کر دیجئے یعنی A=OV اور B=6V بنا دیجئے۔ وولٹ میٹر کی مدد سے آؤٹ پٹ وولٹیج کی پیمائش کیجئے۔

آخر ان پٹ کے ہر ایک سرے کو 6V سے جوڑ دیجئے تاکہ دونوں A=6V اور B=6V ہو جائے، وولٹ کے ذریعہ ان وولٹیجوں اور ساتھ ہی ساتھ آؤٹ پٹ وولٹیج V_o کی پیمائش کر لیجئے۔ ان مشاہدات کو ذیل میں دیے ہوئے جدول میں درج کیجئے۔

1. سب سے پہلے آپ کو بورڈ کیبل کو AC 220V کے ساکٹ سوئچ سے جوڑ کر TESCA بورڈ کے لیے پاور سپلائی کی فراہم کرنی چاہیے۔
2. پھر، ان پٹ سوئچ جو کہ بورڈ کے نیچے پن A ہے TESCA بورڈ کے اوپر دائیں جانب NOT گیٹ کے A/B/C پن سے جوڑیں۔
3. TESCA بورڈ کے NOT گیٹ کے آؤٹ پٹ پن کو بورڈ کے وسط میں موجود آؤٹ پٹ پن L1 LED ڈسپلے سے جوڑیں۔
4. یقینی بنائیں کہ آپ کے تمام کنکشن درست ہیں پھر ساکٹ سوئچ سے پاور سپلائی کی فراہم کو آن کریں۔
5. ایک سوئچ کو پوزیشن 0 پر موڑ دیں پھر NOT گیٹ کے آؤٹ پٹ کا مشاہدہ کریں۔
6. ایک سوئچ کو پوزیشن 1 پر موڑ دیں پھر NOT گیٹ کے آؤٹ پٹ کا مشاہدہ کریں۔
7. عملی نتائج کا NOT gate کے صداقت کی جدول سے موازنہ کریں۔

EX-OR Gate

1. شکل (2.13) میں دکھائے گئے ٹریز پر DB_{02} بورڈ رکھیں۔
2. ایک تار کا استعمال کرتے ہوئے DB_{03} پر + 5V پن کو بائیں طرف کے ٹریز سے + 5V پن سے جوڑ کر بورڈ کو پاور سپلائی فراہم کریں۔

3 . بائیں جانب ٹرینر سے GND پن کو DB_{03} پر گراؤنڈ سمبل پن سے جوڑیں۔

4 . ان پٹ سوئچز کو جوڑیں جو پن نمبر ہیں۔ DB_{03} بورڈ کے اوپری حصے پر EX- OR گیٹ کے X اور Y پنوں تک ٹرینر کا D_1 اور D_2۔

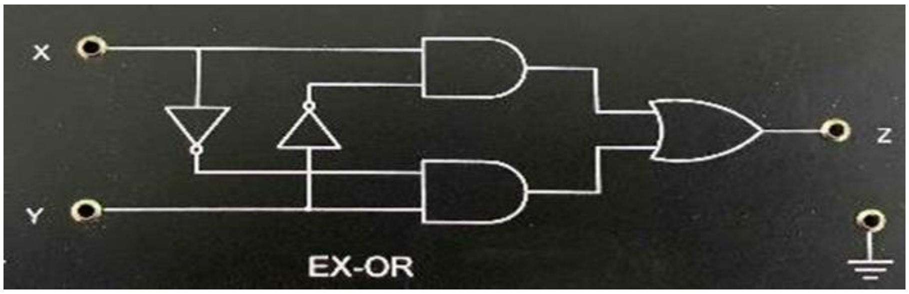
5 . پن نمبر کو جوڑیں۔ DB03 بورڈ کے EX-OR گیٹ کا Z آؤٹ پٹ پن نمبر تک۔ ٹرینر کے دائیں جانب 8 بٹ ایل ای ڈی ڈسپلے میں سے 0۔

6 . یقینی بنائیں کہ آپ کے تمام کنکشن درست ہیں پھر پاور سپلائی کی فراہمی کو آن کریں۔

7 . D_1 اور D_2 سوئچ کو پوزیشن 0 پر تبدیل کریں پھر 8 بٹ LED ڈسپلے پر EX-OR Gate کے آؤٹ پٹ کا مشاہدہ کریں۔

8 . مختلف ان پٹ امتزاج کے لیے آؤٹ پٹ کا مشاہدہ کریں جیسا کہ EX-OR گیٹ کے صداقت کی جدول میں دکھایا گیا ہے۔

9.EX-OR گیٹ کے لیے (Truth table) صداقت کی جدول کی تصدیق کریں۔



EX-OR Gate

شکل (2.13)

EX-NOR گیٹ:

1 . ٹرینر پر DB_{02} بورڈ رکھیں۔

2 . ایک تار کا استعمال کرتے ہوئے DB_{03} پر 5+ V پن کو بائیں طرف کے ٹرینر سے + 5V پن سے جوڑ کر بورڈ کو پاور سپلائی فراہم کریں۔

3 . بائیں جانب ٹرینر سے GND پن کو DB_{03} پر گراؤنڈ سمبل پن سے جوڑیں۔

4 . ان پٹ سوئچز کو جوڑیں جو پن نمبر ہیں۔ DB_{03} بورڈ کے اوپری حصے پر EX-NOR گیٹ کے X اور Y پنوں سے ٹرینر کا D_1 اور D_2۔

5 . پن نمبر کو جوڑیں۔ DB_{03} بورڈ کے EX-NOR گیٹ کا Z آؤٹ پٹ پن نمبر تک۔

6. یقینی بنائیں کہ آپ کے تمام کنکشن درست ہیں پھر پاور سپلائی کی فراہمی کو آن کریں۔

7. D_1 اور D_2 سوئچ کو پوزیشن 0 پر تبدیل کریں پھر 8 بٹ LED ڈسپلے پر EX-NOR گیٹ کے آؤٹ پٹ کا مشاہدہ کریں۔

8. مختلف ان پٹ امتزاج کے لیے آؤٹ پٹ کا مشاہدہ کریں جیسا کہ EX-NOR گیٹ کے صداقت کی جدول میں دکھایا گیا ہے۔

9. EX-NOR گیٹ کے لیے (Truth table) صداقت کی جدول کی تصدیق کریں۔

2.5 مشاہدہ اور تحسیب (Observations and Analysis)

مشاہدات:

جدول (2.1)

1. **Truth Table for NOT gate**

A	$\overline{A}$
0	1
1	0

جدول (2.2)

2. **Truth Table for AND gate**

A	B	A.B
0	0	0
0	1	0
1	0	0
1	1	1

جدول (2.3)

3. **Truth Table for OR gate**

A	B	A+B
0	0	0
0	1	1
1	0	1
1	1	1

جدول (2.4)

4. Truth Table for NAND gate

A	B	A.B	$Y = \overline{A.B}$
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

جدول(2.5)

5. Truth Table for NOR gate

A	B	A+B	$Y = \overline{A + B}$
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

جدول(2.6)

6. Truth Table for X-OR gate

Inputs		output
X	Y	F = (X ⊕Y)
0	0	0
0	1	1
1	0	1
1	1	0

جدول(2.7)

7. Truth Table for X-NOR gate

Inputs		Output
X	Y	F=(X ⊕Y)’
0	0	1
0	1	0
1	0	0
1	1	1

2.6 احتیاطی تدابیر (Precautions)

ممکنہ غلطیاں و احتیاطیں:

- بیاٹری کے دو برقیروں یعنی مثبت اور منفی کو کبھی بھی ایک ہی تار سے نہ جوڑیے۔ کیوں کہ ایسا جوڑ پاور سپلائی میں قصر دور (Short circuit) پیدا کرے گا اور اندر موجود ٹرانسفارمر کو جلا دے گا۔
- بالکل اسی طرح سے کسی بھی میٹر کے دونوں برقیروں کو ایک ہی تار سے نہ جوڑیئے۔ اس سے بھی قصر دور پیدا ہوتا ہے اور میٹر کوئی مشاہدہ نہیں بتائے گا۔
- پیش میلان اور معکوس میلان کے مشاہدات کو مرتسم کرنے کے دوران ان کے پیمانوں کو مختلف ہونا چاہیئے۔
- ان پٹ 5 وولٹ سے دور ہونا چاہیے۔
- کنکشن کو صحیح طریقے سے جوڑنا چاہیے۔
- کنکشن سخت ہونے چاہئیں۔

2.7 روزمرہ زندگی میں اس تجربے کی اہمیت (Significant of Experiment in Domestic Life)

- لاجک گیٹس مختلف قسم کے گیٹس کے لیے استعمال کیے جاتے ہیں جو ہم روزانہ کی بنیاد پر استعمال کرتے ہیں۔ (Truth table) صداقت کی جدول پر منحصر ہے، مختلف قسم کے گیٹس استعمال کیے جاتے ہیں. فلپ فلاپ، جو یقینی طور پر گیٹس کا استعمال کرتے ہوئے بنائے گئے ہیں، موبائل فون، لیپ ٹاپ اور دیگر الیکٹرانک آلات میں میموری کو ذخیرہ کرنے کے لیے استعمال ہوتے ہیں۔
- بنیادی لاجک گیٹس بہت سے سرکٹس میں استعمال ہوتے ہیں جیسے پش بٹن لاک، لائٹ ایکٹیویٹڈ چور الارم، سیفٹی تھرموسٹیٹ، خودکار پانی دینے کا نظام وغیرہ۔ ڈیجیٹل کمیونیکیشن منطقی کارروائیوں کے بغیر نہیں ہو سکتی۔

2.8 تجربی نتائج (Experimental Results)

نتائج:

بنیادی منطقی گیٹس کے لیے (Truth table) صداقت کی جدول کی تصدیق کی جاتی ہے۔

2.9 کلیدی الفاظ (Key Words)

- **لاجک گیٹ:** لاجک گیٹ ایک ایسا آلہ ہے جو ڈیجیٹل سرکٹس کے لیے بلڈنگ بلاک کا کام کرتا ہے۔ وہ بنیادی منطقی افعال انجام دیتے ہیں جو ڈیجیٹل سرکٹس کے لیے بنیادی ہیں۔
- **الکٹران اقلیتی حاملان برقی:** بالکل اسی طرح انڈیم(Indium)، گیالیم(Gallium) جیسے بہ گرفتہ جواہر والے لوث کے خارجی نیم موصلوں کو پی۔ٹائپ کے نیم موصلوں کے طور پر جانا جاتا ہے۔ اس قسم کے نیم موصلوں میں سوراخوں کی تعداد بہ نسبت الکٹران کے زائد ہوتی ہے۔ لہٰذا پی۔ٹائپ کے نیم موصلوں میں سوراخ اکثریتی اور الکٹران اقلیتی حاملان برقی کہلاتے ہیں۔

اپنی معلومات کی جانچ کیجیے (Check your Information Questions)

1. کون سا گیٹ یونیورسل گیٹ کے نام سے جانا جاتا ہے؟

....

....

2. لاجک گیٹ کیسے کام کرتا ہے؟

....

....

3. کون سے ریاضی کے منطقی گیٹس ہیں؟

....

....

4. کون سا گیٹ نہیں کی علامت ہے؟

....

....

5. کون سے گیٹس ایک ان پٹ پر کام کرسکتے ہیں؟
6. NAND گیٹ میں ــــ ان پٹ اور ــــ آؤٹ پٹ ہوتے ہیں؟

اکائی 3۔ خصوصی–OR گیٹ، ہاف ایڈر، فل ایڈر

(Exclusive -OR-GATE, HALF ADDER, FULL ADDER)

اکائی کے اجزا

3.0 تمہید

3.1 مقاصد

3.2 آلات

3.2.1 تشریح آلات

3.3 نظریہ

3.4 طریقہ عمل

3.5 مشاہدہ اور تحسیب

3.6 احتیاطی تدابیر

3.7 روزمرہ زندگی میں اس تجربے کی اہمیت

3.8 تجربی نتائج

3.9 کلیدی الفاظ

3.0 تمہید (Introduction)

Exclusive OR فنکشن ایک دلچسپ اور مفید منطقی عمل ہے۔ لیکن یہ ایک نیا اور الگ آپریشن ہے۔ EX-OR گیٹ کا استعمال اس طرح کی منطقی کارروائیوں کو نافذ کرنے کے لیے کیا جاسکتا ہے جیسے برابری کی جانچ، بائنری سے گرے نمبر کی تبدیلی، گرے سے بائنری نمبر کی تبدیلی، بائنری نمبر کا اضافہ اور متعدد دیگر۔

3.1 مقاصد (Objectives)

اس تجربہ میں ہم:

- OR-EX گیٹس کے ذریعہ متعدد مختلف منطقی افعال کو نافذ کرنا اور ان کی منطقی خصوصیات کرنا۔

3.2 آلات (Apparatus)

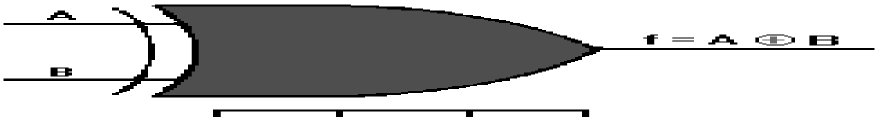
- LS04 hex-inverter (NOT) TTL IC1-74
- LS08 1-74 کواڈ ٹو ان پٹ اور TTL IC 1-74LS32 کواڈ ٹو ان پٹ یا TTL IC
- LS86 EX1-74 یا (EX-OR) TTL IC
- ڈی سی وولٹ میٹر
- +5V پاور سپلائی کی فراہمی

3.2.1 تشریح آلات (Apparatus Explanation)

تجربہ کے لئے آلات کی تفصیل:

EX-OR گیٹ

OR-EX گیٹ کے لیے (Truth table) صداقت کی جدول اور منطقی علامت شکل 3.1 میں دکھائی گئی ہے۔ جیسا کہ صداقت کی جدول سے دیکھا جاسکتا ہے، آؤٹ پٹ 1 ہے جب A یا B یک ہو، لیکن دونوں نہیں۔ OR–EX فنکشن کی یہ خاص خصوصیت ⊕ ہے، اور گیٹ کے لیے منطقی اظہار شکل 3.1 میں ہے۔

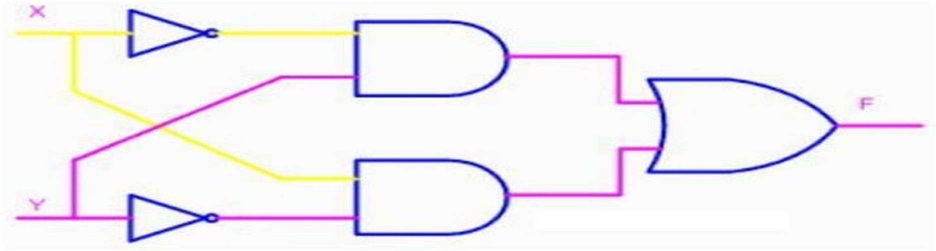


A	B	f
0	0	0
0	1	1
1	0	1
1	1	0

شکل (3.1)

EX-OR گیٹ

ایک (EX-OR) Exclusive-OR گیٹ وہ گیٹ ہے جس میں دو یا تین یا زیادہ ان پٹ اور ایک آؤٹ پٹ ہوتا ہے۔ دو ان پٹ EX-OR گیٹ کا آؤٹ پٹ اگر ایک اور صرف ایک ان پٹ ہائی سٹیٹ کو مان لیتا ہے تو وہ ایک اعلیٰ حالت کا حامل ہوتا ہے۔ یہ کہنے کے مترادف ہے کہ آؤٹ پٹ زیادہ ہے اگر ان پٹ X یا ان پٹ Y خاص طور پر زیادہ ہے اور جب دونوں 1 یا 0 ہوں تو کم ہے۔ اگر X اور Y دو ان پٹ ہیں، تو آؤٹ پٹ F کو ریاضیاتی طور پر $F = X \oplus Y$ کے طور پر دکھایا جا سکتا ہے، یہاں $\oplus$ EX-OR آپریشن کی نشاندہی کرتا ہے۔ $X \oplus Y = X.Y' + X'.Y$ کے برابر ہے۔ EX-OR گیٹ کی علامت اور (Truth table) صداقت کی جدول کو بالترتیب شکل (3.2) اور ٹیبل (1) میں دکھایا گیا ہے۔



EX-OR Gate Symbol

شکل (3.2)

Table 1: Truth Table of EX-OR Gate

Inputs		**Output**
X	**Y**	**F = (X ⊕Y)**
0	0	0
0	1	1
1	0	1
1	1	0

Binary Addition

EX-OR فنکشن کے لیے ایک دلچسپ اطلاق بائنری اضافہ ہے۔ ڈیجیٹل ریاضی ڈیجیٹل لاجک سرکٹس کے ذریعہ انجام پانے والے سب سے بنیادی کاموں میں سے ایک ہے۔ ریاضی کے افعال کو انجام دینے کے لیے تین بنیادی ڈیجیٹل سرکٹس استعمال کیے جاتے ہیں: EX-OR گیٹ (عرف ایک کوارٹر ایڈر)، ہاف ایڈر (H.A) اور فل ایڈر (F.A)۔

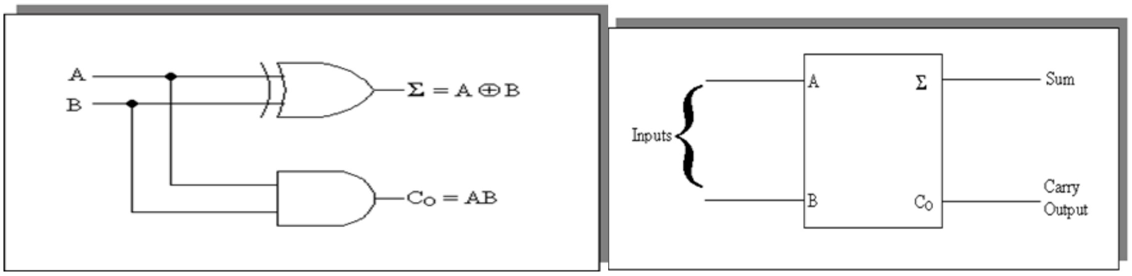
3.3 نظریہ (Theory)

الیکٹرانکس کی اس ڈیجیٹل دنیا میں معلومات کو بٹس (Binary) کی شکل میں محفوظ کیا جاتا ہے۔ ان بٹس پر کچھ ریاضی کے عمل جیسے جوڑ، گھٹاؤ، ضرب، اور تقسیم کو انجام دیا جاتا ہے۔ بائنری نمبرز کا استعمال کرتے ہوئے مخصوص 'منطق' کے ساتھ 'میتھ میٹک آپریشن' کا مجموعہ لائبنز نے قائم کیا تھا۔ مزید، ویکیوم ٹیوبوں پر مبنی سوئچنگ کے برقی سرکٹس کو ڈیزائن کیا گیا تھا۔ ریلے کی ایجاد نے سوئچنگ سرکٹس میں 'ویکیوم ٹیوب' کی جگہ لے لی۔ آخر میں تمام ایجادات منطق کے گیٹس کی منزل تک لے جاتی ہیں۔

جیسا کہ ڈیجیٹل الیکٹرانکس میں قدم بہ قدم انقلابات آئے، کونراڈ زوس وہ شخص ہے جو 'الیکٹرو کیمیکل لاجک گیٹ' کی ترقی اور ڈیزائن کے پیچھے تھا۔ 'بولین الجبرا' اور اس کے بعد سے سوئچنگ آپریشن منطقی گیٹس کے ذریعہ انجام دیا گیا۔

ہاف ایڈر

ہاف ایڈر ایک لاجک سرکٹ ہے جس میں 2 ان پٹ A اور B اور 2 آؤٹ پٹس Sum and Carry ہیں جو ٹیبل کے مطابق کارکردگی کا مظاہرہ کرے گا۔ ہاف ایڈر سرکٹ شکل 3.3 میں دکھایا گیا ہے۔

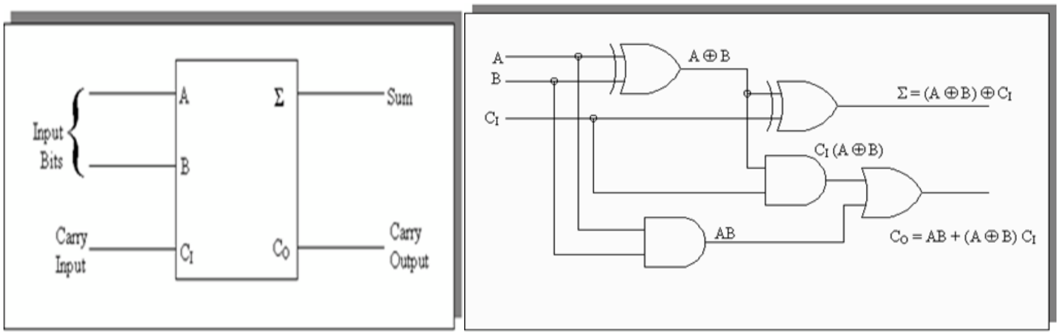


شکل (3.3)

مکمل ایڈر (Full-Adder)

فل ایڈر ایک لاجک سرکٹ ہے جس میں 3 ان پٹ A ، B اور C جو پچھلے مرحلے سے کیری ہے اور 2 آؤٹ پٹ (سم اور کیری) ہیں، جو ٹیبل کے مطابق کارکردگی کا مظاہرہ کرے گا۔ فل ایڈر تین کو ہینڈل کر سکتا ہے۔ ایک وقت میں بائنری ہندسے اور اس لیے عام طور پر بائنری نمبرز کو شامل کرنے کے لیے استعمال کیا جا سکتا ہے۔

مکمل ایڈر بنانے کا آسان ترین طریقہ یہ ہے کہ دو ہاف ایڈر اور ایک OR گیٹ کو جوڑیں جیسا کہ شکل 3.4 میں دکھایا گیا ہے۔ فل ایڈر پھر بنیادی لاجک سرکٹ ہے جو ڈیجیٹل کمپیوٹرز میں ریاضی کے افعال انجام دینے کے لیے شامل کیا جاتا ہے۔

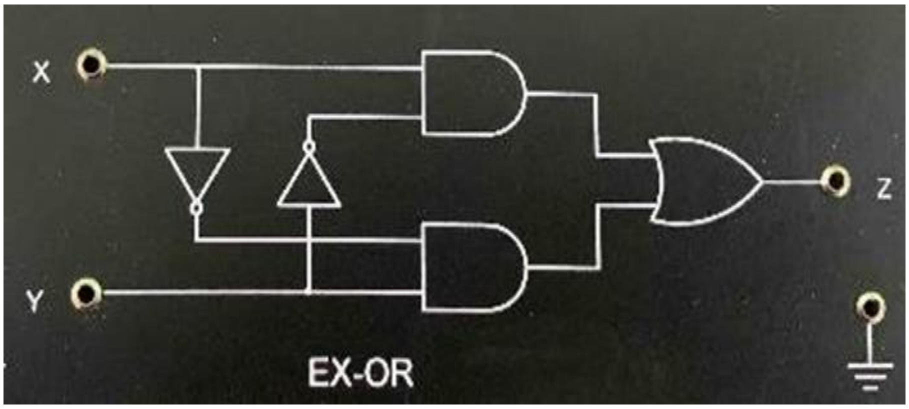


شکل(3.4)

3.4 طریقہ عمل(Procedure)

EX-OR Gate

1. شکل(3.5)میں دکھائے گئے ٹریز پر DB_{02} بورڈر کھیں۔
2. ایک تار کا استعمال کرتے ہوئے DB_{03} پر 5+ V پن کو بائیں طرف کے ٹریز سے + 5V پن سے جوڑ کر بورڈ کو پاور سپلائی فراہم کریں۔
3. بائیں جانب ٹریز سے GND پن کو DB_{03} پر گراؤنڈ سمبل پن سے جوڑیں۔
4. ان پٹ سوئچز کو جوڑیں جو پن نمبر ہیں۔ DB_{03} بورڈ کے اوپری حصے پر EX- OR گیٹ کے X اور Y پنوں تک ٹریز کا D_1 اور D_2 ۔
5. پن نمبر کو جوڑیں۔ DB_{03} بورڈ کے EX-OR گیٹ کا Z آؤٹ پٹ پن نمبر تک۔
6. یقینی بنائیں کہ آپ کے تمام کنکشن درست ہیں پھر پاور سپلائی کی فراہمی کو آن کریں۔
7. D_1اور D_2 سوئچ کو پوزیشن 0 پر تبدیل کریں پھر 8 بٹ LED ڈسپلے پر EX-OR Gate کے آؤٹ پٹ کا مشاہدہ کریں۔
8. مختلف ان پٹ امتزاج کے لیے آؤٹ پٹ کا مشاہدہ کریں جیسا کہ EX-OR گیٹ کے صداقت کی جدول میں دکھایا گیا ہے۔
9. EX-ORگیٹ کے لیے (Truth table)صداقت کی جدول کی تصدیق کریں۔

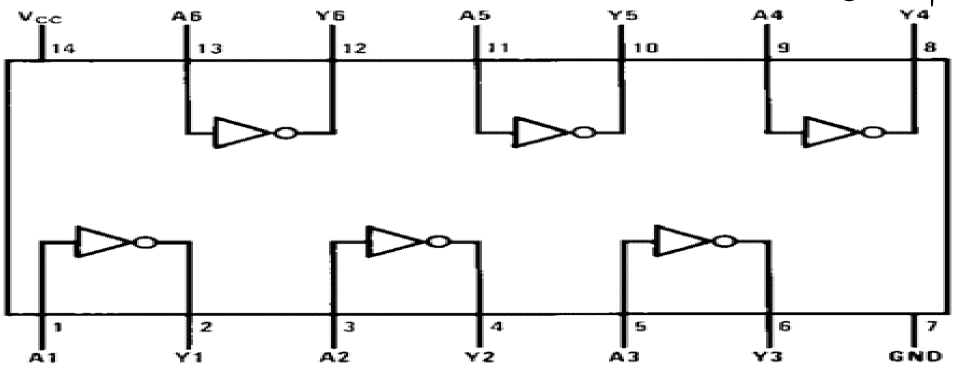


EX-OR Gate

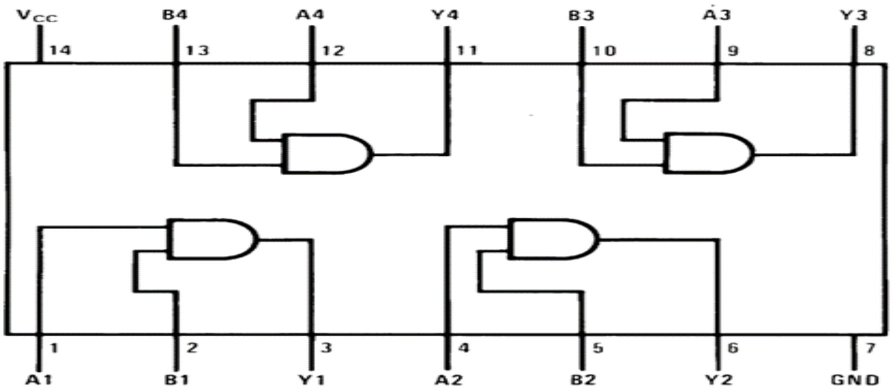
شکل(3.5)

1. سرکٹ کو جوڑیں,0= V dc اور5= V dcکا استعمال کرتے ہوئے، تصدیق کریں کہ سرکٹ (Truth table)صداقت کی جدول کو مکمل کرکے EX-ORکام انجام دے گا۔
2. ہاف ایڈر سرکٹ کو جوڑیں۔0= V dc اور5= V dcکا استعمال کرتے ہوئے، جدول میں دکھائے گئے ان پٹس A اور B کو لاگو کرکے اس سرکٹ کے لیے صداقت کی جدول بنائیں اور نتیجہ ریکارڈ کریں۔sumاور کیری آؤٹ پٹ کی پیمائش کی گئی۔
3. شکل3.6 میں فل ایڈر بنانے کے لیےOR-EX گیٹس کا استعمال کریں۔ اس کا صداقت کی جدول اسی طریقہ کار کو استعمال کرتے ہوئے بنائیں جیسا کہ مرحلہ میں ہے۔ ہر ان پٹ کے لیے، ہر نصف ایڈر کے ساتھ ساتھ OR- گیٹ آؤٹ پٹ کی sumاور کیری آؤٹ پٹ کو ریکارڈ کریں۔

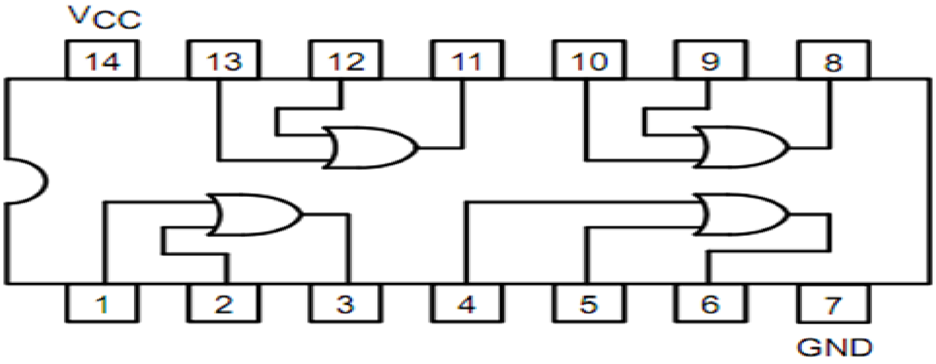
پن کنکشن ڈایاگرام (Pin Connection Diagram)



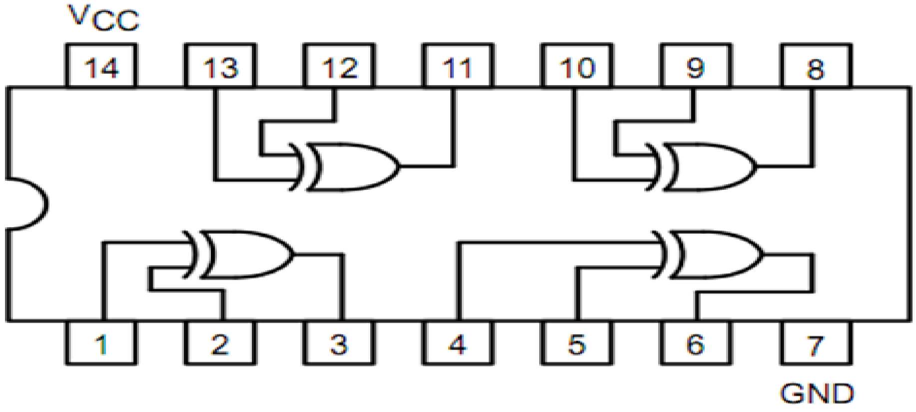
LS04 hex-inverter (NOT) TTL IC74



LS08 Quad-two input AND TTL IC74



LS32 Quad-two input OR TTL IC74



LS86 exclusive OR (EX-OR) TTL IC74

شکل(3.6)

3.5 مشاہدہ اور تحسیب(Observations and Analysis)

مشاہدات:

جدول(3.1)

1. Truth Table for X-OR gate

Inputs		Output
X	Y	F = (X ⊕ Y)
0	0	0
0	1	1
1	0	1
1	1	0

Half-Adder

Addition Rules		
A+B	Carry	Sum
0+0	0	0
0+1	0	1
1+0	0	1
1+1	1	0

2. Addition of 2 Binary digits

Full-Adder

Inputs			Outputs	
A	B	C_{in}	Sum	Carry
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

3.6 احتیاطی تدابیر (Precautions)

ممکنہ غلطیاں و احتیاطیں:

- بیاٹری کے دو برقیروں یعنی مثبت اور منفی کو کبھی بھی ایک ہی تار سے نہ جوڑیے۔ کیوں کہ ایسا جوڑ پاور سپلائی میں قصر دور (Short circuit) پیدا کرے گا اور اندر موجود ٹرانسفارمر کو جلا دے گا۔
- بالکل اسی طرح سے کسی بھی میٹر کے دونوں برقیروں کو ایک ہی تار سے نہ جوڑیئے۔ اس سے بھی قصر دور پیدا ہوتا ہے۔
- کنکشن کو صحیح طریقے سے جوڑنا چاہیے۔
- کنکشن سخت ہونے چاہئیں۔

3.7 روزمرہ زندگی میں اس تجربے کی اہمیت (Significant of Experiment in Domestic Life)

- ہاف ایڈر سرکٹس کمپیوٹر، کیلکولیٹر اور مختلف ڈیجیٹل پیمائشی آلات میں استعمال ہوتے ہیں۔ مکمل ایڈرز بنیادی طور پر ڈیجیٹل پروسیسنگ ڈیوائسز وغیرہ میں متعدد بٹ اضافے کے لیے استعمال ہوتے ہیں۔
- بائنری بٹس کو شامل کرنے کے لیے کمپیوٹر پروسیسرز کے (Arithmetic Logic Unit) ALU میں ہاف ایڈر استعمال کیا جاتا ہے۔ ہاف ایڈر فل ایڈر سرکٹ کو محسوس کرنے کے لیے استعمال کیا جاتا ہے۔

3.8 تجربی نتائج (Experimental Results)

نتائج:

....

3.9 کلیدی الفاظ (Key Words)

- **لاجک گیٹ:** لاجک گیٹ ایک ایسا آلہ ہے جو ڈیجیٹل سرکٹس کے لیے بلڈنگ بلاک کا کام کرتا ہے۔ وہ بنیادی منطقی افعال انجام دیتے ہیں جو ڈیجیٹل سرکٹس کے لیے بنیادی ہیں۔

➢ **الکٹران اقلیتی حاملان برقی:** بالکل اسی طرح انڈیم(Indium)، گیالیم(Gallium) جیسے بہ گرفتہ جواہر والے لوث کے خارجی نیم موصلوں کو پی۔ٹائپ کے نیم موصلوں کے طور پر جانا جاتا ہے۔اس قسم کے نیم موصلوں میں سوراخوں کی تعداد بہ نسبت الکٹران کے زائد ہوتی ہے۔لہٰذا پی۔ٹائپ کے نیم موصلوں میں سوراخ اکثریتی اور الکٹران اقلیتی حاملان برقی کہلاتے ہیں۔

اپنی معلومات کی جانچ کیجئے (Check your Information Questions)

---

1. پروسیسر کے حصوں میں، ایڈرز کا استعمال ____________ کا حساب لگانے کے لیے کیا جاتا ہے۔

....

....

2. نصف ایڈر میں ان پٹ کی کل تعداد __________ ہے۔

....

....

3. اگر A اور B نصف ایڈر کے ان پٹ ہیں تو کیری __________ کے ذریعہ دی جاتی ہے۔

....

....

4. اگر A اور B نصف ایڈر کے ان پٹ ہیں تو رقم __________ کے ذریعہ دی جاتی ہے۔

....

5. کس آپریشن میں کیری حاصل کی جاتی ہے؟

....

6. اگر A اور B نصف ایڈر کے ان پٹ ہیں تو رقم __________ کے ذریعہ دی جاتی ہے۔

....

7. فل ایڈر کی ترتیب کے لیے کتنے EX-OR گیٹس کی ضرورت ہے؟

....

اکائی 4۔ ایڈر۔ سبٹریکٹر

(Adder-Subtractor)

اکائی کے اجزا

4.0 تمہید

4.1 مقاصد

4.2 آلات

4.2.1 تشریح آلات

4.3 نظریہ

4.4 طریقہ عمل

4.5 مشاہدہ اور تحسیب

4.6 احتیاطی تدابیر

4.7 روزمرہ زندگی میں اس تجربے کی اہمیت

4.8 تجربی نتائج

4.9 کلیدی الفاظ

4.0 تمہید (Introduction)

مکمل ایڈر: فل ایڈر ایک مشترکہ سرکٹ ہے جو تین بائنری ان پٹ متغیرات پر مشتمل ہوتا ہے جنہیں augends اور addends کہا جاتا ہے اور دو بائنری آوٹ پٹ ویری ایبلز جنہیں سم اینڈ کیری آوٹ کہتے ہیں۔ اضافی نتیجہ میں، کم اہم بٹ کو sum کہا جاتا ہے اور زیادہ اہم بٹ کو کیری آوٹ کہا جاتا ہے۔ فل ایڈر کا صداقت کی جدول تمام آٹھ ممکنہ ان پٹ تغیرات کو بیان کرتا ہے۔ مکمل ایڈر کا نتیجہ نکلتا ہے کہ آوٹ پٹ منطق '0' کے برابر ہوتے ہیں جب تمام لاگو کردہ ان پٹ منطق '0' کے برابر ہوتے ہیں اور آوٹ پٹ منطق '1' کے برابر ہوتے ہیں جب

تمام ان پٹ منطق '1' کے برابر ہوتے ہیں۔ رقم 1 کے برابر ہے جب ان پٹ کی طاق تعداد لاگو کردہ تین ان پٹ سے 1 کے برابر ہے۔ کیری آؤٹ پٹ 1 کے برابر ہے اگر ایک سے زیادہ لاگو کردہ ان پٹ 1 کے برابر ہوں۔

4.1 مقاصد (Objectives)

اس تجربہ میں ہم:

ہاف ایڈر، فل ایڈر، آدھا سبٹریکٹر اور فل سبٹریکٹر سرکٹس کو ڈیزائن اور لاجک گیٹس کا استعمال کرتے ہوئے صداقت کی جدول کی تصدیق کرنا۔

- بنیادی گیٹس اور یونیورسل گیٹس کا استعمال کرتے ہوئے ایڈر اور سبٹریکٹر سرکٹس کو ڈیزائن، اور تصدیق کرنا۔
- دو ہاف ایڈرز کا استعمال کرتے ہوئے مکمل ایڈر کو ڈیزائن اور تصدیق کرنا۔
- دو ہاف گھٹانے والے کا استعمال کرتے ہوئے مکمل گھٹانے والے کو ڈیزائن، اور تصدیق کرنا۔

4.2 آلات (Apparatus)

---

i. اجزا کی تفصیلات کی مقدار

ii. IC 7400, IC 7408, IC 7486, اور IC 7432,

iii. GATE IC 7408

iv. EX-OR GATE IC 7486

v. آئی سی ٹرینر کٹ-1

vi. پیچ کورڈز

vii. 4.2.1 تشریح آلات (Apparatus Explanation)

تجربہ کے لئے آلات کی تفصیل:

ہاف سبٹریکٹر: ہاف سبٹریکٹر ایک مشترکہ سرکٹ ہے جو دو بائنری ان پٹ متغیرات پر مشتمل ہوتا ہے جسے مائنیونڈ اور سبٹراہینڈ کہتے ہیں، اور دو بائنری آؤٹ پٹ متغیرات جنہیں فرق اور قرض کہتے ہیں۔ دو بٹ گھٹاؤ کے نتیجے میں، کم اہم بٹ کو فرق کہا جاتا ہے اور زیادہ اہم بٹ کو قرض کہا جاتا ہے۔ گھٹانے والے کا صداقت کی جدول ذیل میں دیا گیا ہے کہ جب دونوں ان پٹ ایک دوسرے سے مختلف ہوں تو فرق

منطق '1' بن جاتا ہے اور جب دونوں ان پٹ برابر ہوں تو یہ منطق '0' کے برابر ہوتا ہے۔ اور قرض لینا منطق '1' کے برابر ہوتا ہے جب مائنیونڈ ذیلی حرف سے چھوٹا ہوتا ہے۔

مکمل سبٹریکٹر: مکمل سبٹریکٹر ایک مشترکہ سرکٹ ہے جو تین بائنری ان پٹ متغیرات پر مشتمل ہوتا ہے جنہیں مائنیونڈ اور سبٹراہینڈ کہتے ہیں، اور دو بائنری آؤٹ پٹ متغیرات جنہیں فرق اور قرضہ آؤٹ کہتے ہیں۔ گھٹاؤ کے نتیجے میں، نچلی اہم بٹ کو فرق کہا جاتا ہے اور زیادہ اہم بٹ کو بیرو آؤٹ کہا جاتا ہے۔ مکمل گھٹانے والے کی سچائی میز تمام آٹھ ممکنہ ان پٹ تغیرات کو بیان کرتی ہے۔ مکمل گھٹانے والے نتائج لاجک '0' کے برابر ہوتے ہیں جب تمام لاگو کردہ ان پٹ منطق '0' کے برابر ہوتے ہیں۔

4.3 نظریہ (Theory)

ہاف ایڈر: ایک مشترکہ لاجک سرکٹ جو دو ڈیٹا بٹس، A اور B کے اضافے کو انجام دیتا ہے، کو ہاف ایڈر کہا جاتا ہے۔ اضافے کے نتیجے میں دو آؤٹ پٹ بٹس ہوں گے۔ جن میں سے ایک سم بٹ، S، اور دوسرا کیری بٹ، C ہے۔ بولین فنکشنز نصف ایڈر کو بیان کرتے ہیں:

$$S = A \oplus B \quad C = A B$$

فل ایڈر: ہاف ایڈر اپنے پچھلے مرحلے سے کیری بٹ کو مدنظر نہیں رکھتا ہے۔ اس کیری بٹ کو اس کے پچھلے مرحلے سے کیری ان بٹ کہا جاتا ہے۔ ایک مشترکہ منطقی سرکٹ جو دو ڈیٹا بٹس، A اور B، اور ایک کیری ان بٹ، Cin کو جوڑتا ہے، فل ایڈر کہا جاتا ہے۔ بولین فنکشن جو فل ایڈر کو بیان کرتے ہیں وہ ہیں:

$$C = xy + Cin\,(x \oplus y) \quad S = (x \oplus y) \oplus Cin$$

نصف سبٹریکٹر: دوسرے A یعنی (A – B) سے سنگل بٹ بائنری ویلیو B کو گھٹانے سے تھوڑا سا D فرق پیدا ہوتا ہے اور بٹ B آؤٹ حاصل ہوتا ہے۔ اس عمل کو نصف سبٹریکٹر کہا جاتا ہے۔ نصف سبٹریکٹر کو بیان کرنے والے بولین فنکشنز یہ ہیں:

$$S = A \oplus B \quad C = A' B$$

مکمل سبٹریکٹر: دو سنگل بٹ بائنری قدروں، B، Cin کو سنگل بٹ ویلیو A سے گھٹانے سے تھوڑا سا فرق پیدا ہوتا ہے اور B بٹ کو قرضہ حاصل ہوتا ہے۔ اسے مکمل سبٹریکٹر کہتے ہیں۔ بولین فنکشنز جو مکمل گھٹانے والے کو بیان کرتے ہیں وہ ہیں:

$$D = (x \oplus y) \oplus Cin \quad Br = A'B + A'(Cin) + B(Cin)$$

4.4 طریقہ عمل (Procedure)

i. اجزا کو ان کے کام کرنے کے لیے چیک کریں۔

ii. IC بیس میں مناسب IC داخل کریں۔

iii. کنکشن بنائیں جیسا کہ سرکٹ ڈایاگرام میں دکھایا گیا ہے۔

iv. صداقت کی جدول کی تصدیق کریں اور نتائج کا مشاہدہ کریں۔

4.5 مشاہدہ اور تحسیب (Observations and Analysis)

مشاہدات:

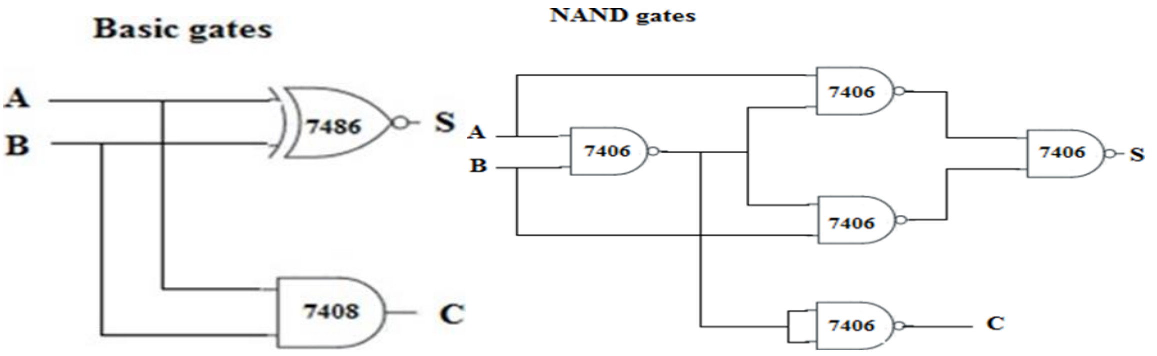
TRUTH TABLE

INPUTS		OUTPUTS	
A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

BOOLEAN EXPRESSIONS:

$S = A \oplus B$

$C = A B$

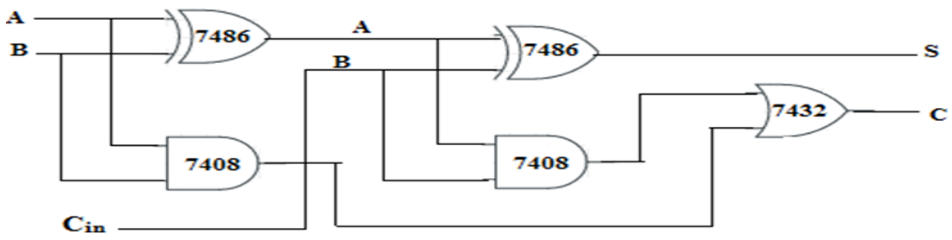


شکل (4.1)

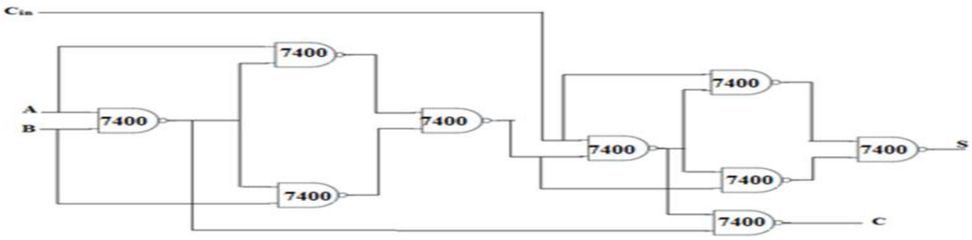
INPUTS			OUTPUTS	
A	B	Cin	S	C
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$S = A \oplus B \oplus C$

$C = A\,B + B\,C_{in} + A\,C_{in}$



شکل(4.2)



شکل(4.3)

INPUTS		OUTPUT	
A	B	D	Br
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

$D = A \oplus B$

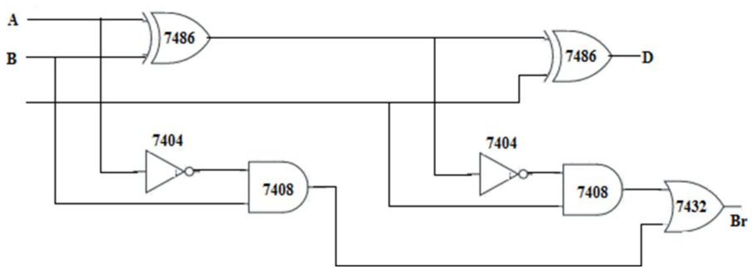
$Br = \bar{A}B$

INPUTS			OUTPUTS	
A	B	Cin	D	Br
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

$$D = A \oplus B \oplus C$$

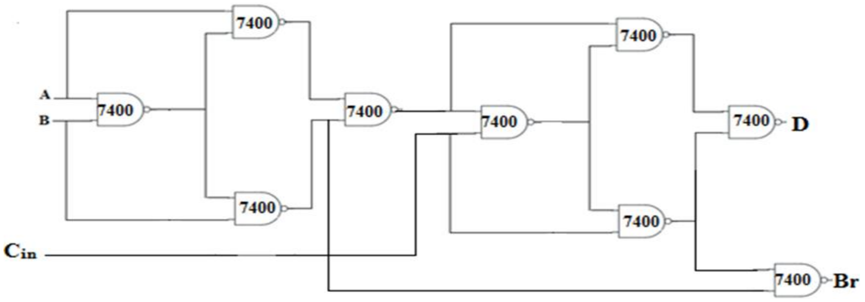
$$Br = \bar{A}\,B + B\,Cin + \bar{A}\,Cin$$

BASIC GATES



شکل(4.4)

To realize the FULL subtractor using NAND Gates only



شکل(4.5)

4.6 احتیاطی تدابیر(Precautions)

ممکنہ غلطیاں و احتیاطیں:

➢ پاور سپلائی کو چیک کیا جانا چاہیے اور تمام کنکشنز کو ٹھیک سے ملانا چاہیے۔

- NAND/NOR گیٹ IC کو ماؤنٹنگ بورڈ میں مناسب طریقے سے پن کیا جانا چاہئے اور احتیاط سے ہینڈل کرنا چاہئے۔

4.7 روزمرہ زندگی میں اس تجربے کی اہمیت (Significant of Experiment in Domestic Life)

- بہت سے کمپیوٹرز اور دیگر قسم کے پروسیسرز میں، ایڈرز کو ریاضی منطقی اکائیوں ALUs میں استعمال کیا جاتا ہے۔ وہ پروسیسر کے دوسرے حصوں میں بھی استعمال ہوتے ہیں، جہاں وہ ایڈریس، ٹیبل انڈیکس، انکریمنٹ اور ڈیکریمنٹ آپریٹرز اور اسی طرح کے آپریشنز کو معلوم نے کے لیے استعمال ہوتے ہیں۔

4.8 تجربی نتائج (Experimental Results)

نتائج:

....

4.9 کلیدی الفاظ (Key Words)

- **ہاف ایڈر:** ہاف ایڈر ایک قسم کا کمبی نیشنل لاجک سرکٹ ہے جو 1 بٹ بائنری ہندسوں میں سے دو کو جوڑتا ہے۔
- پہلے ہاف ایڈر میں دو سنگل بٹ بائنری ان پٹس A اور B ہوتے ہیں۔ جیسا کہ ہم جانتے ہیں کہ ہاف ایڈر دو آؤٹ پٹ حاصل ہوتے ہیں، یعنی سم اور کیری۔ پہلے ایڈر کا 'سم' آؤٹ پٹ دوسرے ہاف ایڈر کا پہلا ان پٹ ہوگا، اور پہلے ایڈر کا 'کیری' آؤٹ پٹ دوسرے ہاف ایڈر کا دوسرا ان پٹ ہوگا۔

اپنی معلومات کی جانچ کیجئے (Check your Information Questions)

1. ہاف ایڈر کیا ہے؟
2. فل ایڈر کیا ہے؟
3. ہاف ایڈر کا کیا مطلب ہے؟
4. نصف ایڈر کی حدود کیا ہیں؟

اکائی 5(A)۔ ایک جنکشن ڈائی وڈ کی (V-I) خصوصیات

(V-I Characteristics of Junction Diode)

اکائی کے اجزا

5.0 تمہید

5.1 مقاصد

5.2 آلات

5.2.1 تشریح آلات

5.3 نظریہ

5.4 طریقہ عمل

5.5 مشاہدہ اور تحسیب

5.6 احتیاطی تدابیر

5.7 روزمرہ زندگی میں اس تجربے کی اہمیت

5.8 تجربی نتائج

5.9 کلیدی الفاظ

5.0 تمہید (Introduction)

نیم موصلوں کی برقی موصیلیت، حاجزوں سے زائد اور موصلوں سے کم ہوتی ہے سیلکان اور جرمینیم وغیرہ، نیم موصلوں کی مثالیں ہیں۔ خالص نیم موصل چار گرفتہ (Tetravalent) عناصر ہیں۔

نیم موصلوں میں گرفتی الکٹران کی وجہ سے ہم گرفتی بندشیں تشکیل پاتی ہیں۔ نمونہ کی تپش میں اضافے سے یا کسی اور وجہ سے اگر گرفتی الکٹران کو توانائی حاصل ہو جائے، تو یہ گرفتی بندش کو توڑ دیتا ہے اور آزاد الکٹران بن جاتا ہے۔ گرفتی بندش میں آزاد الکٹران کی

چھوڑی ہوئی خالی جگہ کو سوراخ(Hole) کہا جاتا ہے اگر الکٹران منفی بھرن کا حامل ہوتا ہے تو سوراخ مثبت بھرن کا مالک ہوتا ہے۔ الکٹران اور سوراخ کی باہم مخالف سمتوں میں حرکت کی وجہ سے پیدا ہونے والی برقی روئیں۔ مجتمع ہو کر سوراخ کی حرکت کی سمت میں بہتی ہیں۔ایک خالص نیم موصل میں الکٹران اور سوراخوں کی تعداد مساوی ہوتی ہے۔

خالص نیم موصلوں کی موصیلیت کم ہوا کرتی ہے۔ لیکن خالص نیم موصل کے ساتھ لوثوں کو شامل کرنے سے اس کی موصیلیت میں بہت زیادہ اضافہ کیا جاسکتا ہے۔ لوثوں کے شمول کا یہ طریقہ ڈوپنگ(Doping)(ملاوٹ) کہلاتا ہے۔ لوثوں کے جواہر کا تعلق ایسے عناصر سے ہونا چاہئے جو یا توسہ گرفتہ ہوں یا پنج گرفتہ۔ ملاوٹی نیم موصلوں کو خارجی نیم موصلوں(Extrinsic Semiconductors) کے طور پر جانا جاتا ہے۔ ملاوٹ کے ارتکاز کا رتبہ، جرمینیم کی صورت میں اس کے ہر 10^R جواہر کے ساتھ لوث کا ایک جوہر ہوتا ہے تو سیلیکان کی صورت میں ارتکاز اس کے ہر 10^{10} جواہر کے ساتھ لوث کا ایک جوہر ہوتا ہے۔

آرسینک(Arsenic)، انٹی منی(Antimony) جیسے پنج گرفتہ جواہر والے لوث کے خارجی نیم موصلوں کو ین۔ ٹائپ کے نیم موصلوں کے طور پر جانا جاتا ہے۔ اس قسم کے نیم موصلوں میں الکٹران کی تعداد بہ نسبت سوراخوں کے زائد ہوتی ہے۔ لہٰذا ین۔ ٹائپ کے نیم موصلوں میں الیکٹران اکثریتی اور سوراخ اقلیتی حاملان برق کہلاتے ہیں۔

بالکل اسی طرح انڈیم(Indium)، گیالیم(Gallium) جیسے سہ گرفتہ جواہر والے لوث کے خارجی نیم موصلوں کو پی۔ ٹائپ کے نیم موصلوں کے طور پر جانا جاتا ہے۔ اس قسم کے نیم موصلوں میں سوراخوں کی تعداد بہ نسبت الکٹران کے زائد ہوتی ہے۔ لہٰذا پی۔ ٹائپ کے نیم موصلوں میں سوراخ اکثریتی اور الکٹران اقلیتی حاملان برقی کہلاتے ہیں۔

5.1 مقاصد(Objectives)

اس تجربہ میں ہم:

ایک جنکشن ڈائی وڈ کے وولٹ، ایمپیر(V-I) خصوصیات کا مطالعہ کرنا۔

5.2 آلات(Apparatus)

i. 0-10وولٹ کی ڈی سی پاور سپلائی

ii. 0-10وولٹ کا ڈی سی وولٹ میٹر

iii. 0-10ملی ایم کا ڈی سی ملی ایم میٹر

iv. 0-100 مائیکروایم کاڈی سی مائیکروایم میٹر

v. 0A79 جرمینیم ڈائی وڈ

vi. IN 4001 سیلیکان ڈائی وڈ

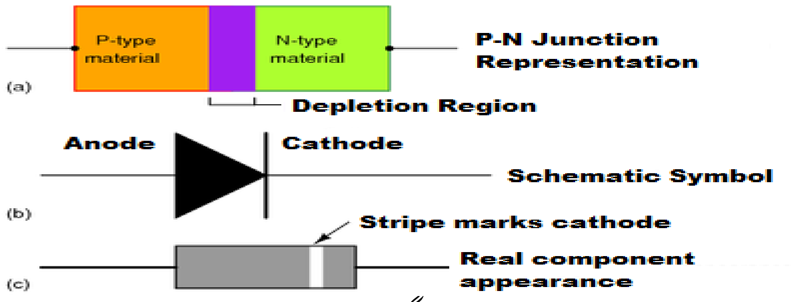
vii. 100 اوم ایک واٹ کی مزاحمت

5.2.1 تشریح آلات (Apparatus Explanation)

تجربہ کے لئے آلات کی تفصیل:

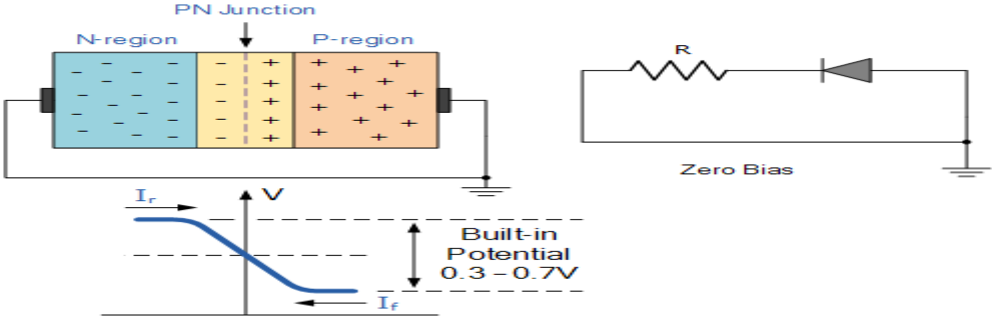
جب خالص نیم موصل کے ایک بازو میں پنج گرفتہ جواہر اور دوسرے میں سہ گرفتہ جواہر کو بطور لوث کے ملایا جاتا ہے تو اس سے حاصل ہونے والی ترکیب کو جنکشن ڈآئی وڈ کہا جاتا ہے۔اس ترکیب کے ہر سرے پر ایک برقیرہ نصب کیا جاتا ہے۔

جنکشن ڈائی وڈ سے برقی رو صرف ایک ہی سمت میں بہتی ہے، مخالف سمت میں اس سے رو کا بہاؤ نہیں ہوتا۔ شکل (5.1) میں ایک جنکشن ڈائی وڈ کے خاکہ اور اس کے دور کے نمونوں کو دکھایا گیا ہے۔

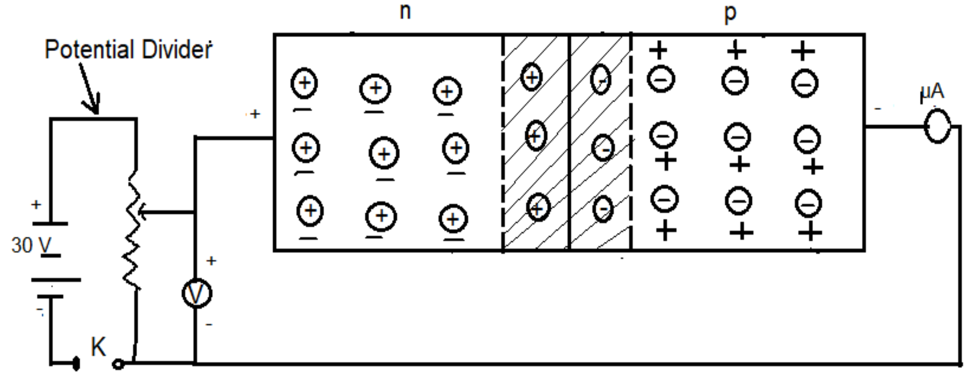


شکل (5.1):جنکشن ڈآئی وڈ کا خاکہ

1۔ کیتھوڈ　　　2۔DR ڈپلیشن پرت



شکل (5.2)



شکل(5.3):جنکشن ڈآئی وڈ کے دور کی علامت

پی۔ٹائپ کے قریب کے برقیرہ کو اینوڈ (مثبت برقیرہ)اور ین۔ٹائپ کے قریب کے برقیرہ کو کیتھوڈ (منفی برقیرہ) کہا جاتا ہے۔ برقیروں کی شناخت کے لیے کیتھوڈ کے قریب ایک نقطہ (dot)بنا دیا جاتا ہے یا پتلی پٹی چھاپ دی جاتی ہے۔

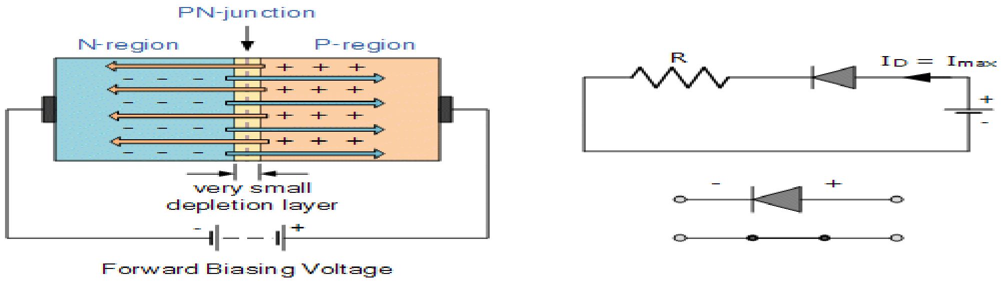
عملِ نفوذ کے دورانِ حاملان بھرن از خود اعلا ارتکاز کے منطقے سے ادنیٰ ارتکاز کے منطقے کی جانب حرکت کرتے ہیں۔ حاملانِ بھرن کی یہ حرکت اس وقت تک جاری رہتی ہے جب تک کہ ارتکازوں کا فرق گھٹ نہ جائے اور ایک یکساں ارتکاز حاصل نہ ہو جائے۔ سوراخ، جن کا ارتکاز پی۔منطقے میں بڑا رہتا ہے۔ین۔منطقے کی جانب حرکت کرتے ہیں جہاں ان کا ارتکاز کم رہتا ہے۔ بالکل اسی طرح سے الکٹران ین۔منطقے سے پی۔منطقے کی جانب حرکت کرتے ہیں۔ الکٹران اور سوراخوں کی اس حرکت کے دوران چند الکٹران سوراخوں سے مل کر طبعی (Natural)جواہر بناتے ہیں۔

پی منطقے میں نفوذ کی وجہ سے مثبت بھرن والے چند سوراخ، چوں کہ غائب ہو جاتے ہیں اس لیے چند منفی رواں (ions)بن جاتے ہیں۔اسی طرح سے ین۔منطقے ہیں الکٹران کے نفوذ کی وجہ سے چند مثبت رواں بھی بن جاتے ہیں۔ جنکشن کے ایک جانب تمام مثبت رواں اور دوسرے جانب منفی رواں، چوں کہ حالت سکون میں جمع ہو جاتے ہیں۔ اس لیے جنکشن کے مابین ایک قوہ ابھر آتا ہے۔ جنکشن کے ہر جانب کے وہ حصے جن پر ساکن مثبت اور منفی رواں قبضہ جمائے رہتے ہیں۔ ڈپلیشن پرت (Depletion Layer) کہلاتے ہیں۔ سوراخوں اور الکٹران کی مزید حرکت، ساکن روانوں سے ان پر عمل کرنے والی برقی سکونی قوت دفع کی وجہ میں تخفیف واقع ہوتی ہے۔اس طرح ایک توازنی حالت حاصل ہو جاتی۔

ایک ڈآئی وڈ میں برقی رو کو،اس پر عائد کردہ بیرونی برقی میدان سے قابو میں رکھا جاتا ہے۔

5.3 نظریہ (Theory)

پیش میلان (Forward bias)

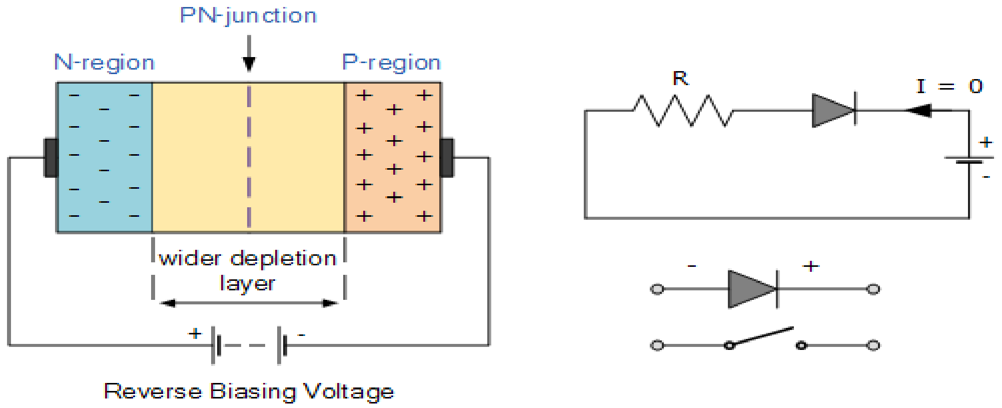


شکل (5.4)

ایک ڈآئی وڈ کو اس وقت پیش میلان (فارورڈ بیاس) کہا جاتا ہے جب کہ بیرونی بیاٹری کا مثبت برقیرہ ڈائی وڈ کے اینوڈ سے اور منفی برقیہ ڈآئی وڈ کے کیتھوڈ سے جوڑا جائے ۔ اس صورت میں عائد کردہ بیرونی وولٹیج تماسی قوہ کی مخالفت کرتا ہے اور ڈپلیشن پرت (DR) کی دبازت کو گھٹا دیتا ہے۔ اکثریتی حاملان کی ڈرفت حرکت کی افزائش کرتا ہے جس سے ایک بری رو پیدا ہو جاتی ہے۔ اس رو کو (فارورڈ کرنٹ) پیش رو کہا جاتا ہے۔ اس کی قدر چند ملی ایمپیرس کے رتبہ کی ہوتی ہے۔

معکوس میلان (Reverse bias)

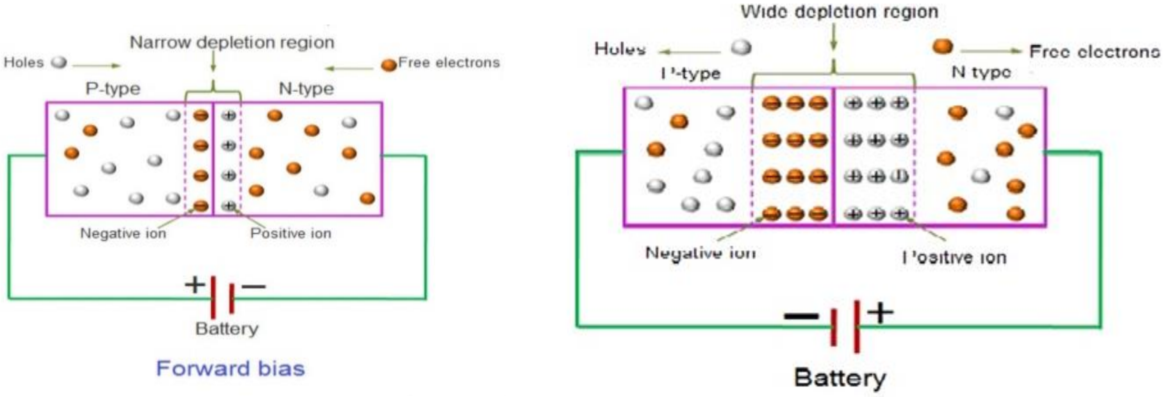
ایک ڈائی وڈ کو معکوس میلان (Reverse bias) اس وقت کہا جاتا ہے جب کہ بیرونی بیاٹری کا مثبت برقیرہ ڈائی وڈ کے کیتھوڈ سے اور منفی برقیرہ ڈائی وڈ کے اینوڈ سے جوڑا جائے۔



شکل (5.5)

اس صورت میں عائد کردہ بیرونی وولٹیج، تماسی قوہ کی سمت ہی میں عمل کرتا ہے اور ڈپلیشن پرت(DR) کی دبازت میں اضافہ کرتا ہے اور اکثریتی حاملان برقی کی حرکت کی مخالفت کرتا ہے۔ تاہم معکوس میلان کی وجہ سے اقلیتی حاملان میں ڈرفت حرکت پیدا ہوتی ہے جو نینانو(Nano)یا مائیکرو ایمپیرس کے رتبے کی ایک کمزور رو کی پیدائش کا باعث بنتی ہے یہ رو معکوس رو(Reverse current) کہلاتی ہے۔

5.4 طریقہ عمل(Procedure)



شکل(5.6):جنکشن ڈآئی وڈ(JD) کی خصوصی منحنیوں کو مرتسم کرنے کے لیے درکار برقی دور کا خاکہ

1. جنکشن ڈائی وڈ کے اینوڈ اور کیتھوڈ کے سروں کی جانچ کریجیے۔ڈائی وڈ کے کیتھوڈ کے قریب ایک نقطہ بنا رہتا ہے۔یا ایک پٹی چھپی رہتی ہے۔
2. بموجب شکل 5.6 دور کو جوڑیئے۔
3. پاور سپلائی کو اس طرح ترتیب دیجئے کہ ڈآئی وڈ کے سروں کے درمیان وولٹیج صفر رہے۔ بعد ازاں ڈائی وڈ کے وولٹیج کو 0.1وولٹ کے وقفے کے ساتھ ایک وولٹ تک بڑھاتے جایئے اور اضافے کے ہر مرحلے پر ڈائی وڈ رو کو نوٹ کرتے جایے۔ ڈائی وڈ وولٹیج(V)اور ڈائی وڈ کرنٹ(I) کو جدول(5.1) میں درج کیجئے۔اگر ڈآئی وڈ کرنٹ میں بہت غیر معمولی اضافہ ہو رہا ہو تو وولٹیج میں 0.02وولٹ کے وقفے سے اضافہ کیجئے اور ہر صورت میں ڈائی وڈ کرنٹ کو نوٹ کرتے جایئے۔
4. پیش میلان کے تحت ڈائی وڈ مزاحمت(R) کی محسوب کیجئے۔ اس کے لیے جدول(5.1) کے وولٹیج(V)اور کرنٹ(I) کے مشاہدات کو ضابطہ R=V/I میں استعمال کیجئے۔

5. گراف پیپر کے مرکز میں مبداء کو متعین کیجئے۔ محور۔x کے مثبت جانب ڈائی وڈ وولٹیج (V) اور محور۔Y کے مثبت جانب ڈآئی وڈ کرنٹ (I) کو مرتسم کیجئے۔ اس طرح کھینچی ہوئی یہ ترسیم پیش میلان (فارورڈ بیاس) والے ڈائی وڈ کی خصوصی منحنی ہوگی۔

6. منحنی کے خطی صہ کو، محور۔x کے قطع کرنے تک خارج (extrapolate) کیجئے۔ نقطہ تقاطع سے ڈائی وڈ کے کٹ، ان وولٹیج (Cut in voltage) یا ٹرن آن وولٹیج (Turn on voltage) یا دہلیزی وولٹیج (Threshold voltage) کی تعبیر ہوتی ہے۔ اس کو گراف میں دکھایا گیا ہے۔

7. شکل (5.5) میں ڈائی وڈ کے جوڑ کو متعاکس کر دیجئے۔ اب ڈآئی وڈ معکوس میلان کے تحت ہے۔

8. پاور سپلائی کو اس طرح ترتیب دیجئے کہ ڈائی وڈ کے گرد کے وولٹیج گھٹ کر صفر ہو جائے۔ ڈائی وڈ کرنٹ کی پیائش کے لیے 100-0 مائیکرو ایمپیس (mA) کا ایک ڈی۔ سی مائیکرو ایم میٹر استعمال کیجئے۔ بعد ازاں ڈآئی وڈ کے وولٹیج کو ایک وولٹ کے وقفے کے ساتھ 10 وولٹ تک بڑھاتے جایے اور ہر مرحلے پر ڈائی وڈ کرنٹ کو نوٹ کرتے جایے۔ جدول (5.2) میں بتائے نمونے پر وولٹیج (V) اور کرنٹ I کی قیمتوں کو نوٹ کیجئے۔

9. جدول (5.2) میں درج کیے گئے ڈائی وڈ وولٹیج (V) اور ڈآئی وڈ کرنٹ (I) کے مشاہدات سے ڈائی وڈ کی مزاحمت کو محسوب کیجئے۔

10. محور x کی منفی سمت کے ساتھ معکوس میلان وولٹیج (V) اور محور y کی منفی سمت کے ساتھ کرنٹ (I) کو مرتسم کیجئے۔ یہاں پر فارورڈ میلان کی صورت میں اختیار کردہ ترسیمی پیمانے سے مختلف اور ایک مناسب پیمانہ استعمال کیجئے۔ اس طرح سے حاصل کردہ گراف، معکوس بیاس کے تحت، ڈائی وڈ کے وولٹ، ایمپیر خصوصیات کو ظاہر کرتا ہے۔

5.5 مشاہدہ اور تحسیب (Observations and Analysis)

مشاہدات:

جدول (5.1)

جنکشن ڈائی وڈ کے فارورڈ میلان کے مشاہدات

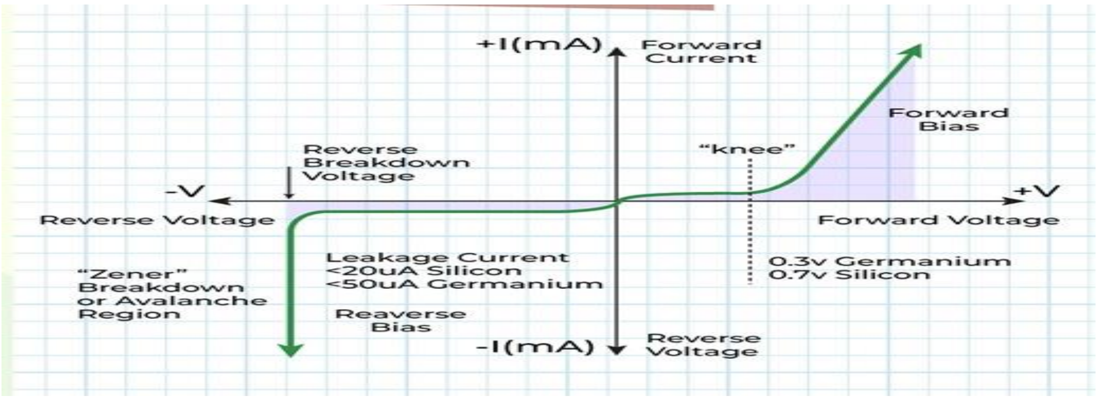
سلسلہ نشان	وولٹیج (V) وولٹس میں	کرنٹ I (mA) ملی ایمپیر میں	مزاحمت (R) اومس میں
1	0.0		
2	0.1		

3	0.2		
4	0.3		
5	0.4		
6	0.5		
7	0.6		
8	0.7		

جدول(5.2) جنکشن ڈائی وڈ کے معکوس میلان کے مشاہدات

سلسلہ نشان	وولٹیج(V)وولٹس میں	کرنٹ I(mA)ملی ایمپیر میں	مزاحمت(R)اومس میں
1	0.0		
2	0.1		
3	0.2		
4	0.3		
5	0.4		
6	0.5		
7	0.6		
8	0.7		
9	0.8		
10	0.9		
11	1.0		

گراف



5.6 احتیاطی تدابیر (Precautions)

ممکنہ غلطیاں و احتیاطیں:

- اگر ڈائی وڈ کے لیے پاور سپلائی، ملی ایم میٹر، مائیکرو ایم میٹر، وولٹ میٹر اور مزاحمت وغیرہ کے لیے ایک ہی تختے پر خانے (socket) فراہم کیے گئے ہوں تو ذیل کی احتیاطوں کو ملحوظ رکھنا نہایت ضروری ہے۔
- بیاٹری کے دو برقیروں یعنی مثبت اور منفی کو کبھی بھی ایک ہی تار سے نہ جوڑیے۔ کیوں کہ ایسا جوڑ پاور سپلائی میں قصر دور (Short circuit) پیدا کرے گا اور اندر موجود ٹرانسفارمر کو جلا دے گا۔
- بالکل اسی طرح سے کسی بھی میٹر کے دونوں برقیروں کو ایک ہی تار سے نہ جوڑیے۔ اس سے بھی قصر دور پیدا ہوتا ہے اور میٹر کوئی مشاہدہ نہیں بتائے گا۔
- پیش میلان اور معکوس میلان کے مشاہدات کو مرتسم کرنے کے دوران ان کے پیمانوں کو مختلف ہونا چاہیے۔ مبداء کو گراف کاغذ کے مرکز میں لینا چاہیے۔

متبادل اشیاء:

- اگر ایک ملٹی میٹر میسر ہو تو 1-0 وولٹ اور 10-0 وولٹ وقفے کے وولٹیجوں کی پیائش کے لیے اس کو استعمال کیا جاسکتا ہے۔ اسی طرح سے ایک دیے ہوئے کرنٹ میٹر کو، مختلف وقفوں کی روؤں کی پیائش کے لیے، موزوں کیا جاسکتا ہے۔

ایک ملٹی میٹر سے جنکشن ڈائی وڈ کی جانچ:

- ملٹی میٹر کی ڈی۔ سی ترتیب کو منتخب کیجئے۔ وقفے کے کھٹکے (رینج سوئچ)(range switch) کو Rx100 پر رکھیے۔ ملٹی میٹر کے مثبت سرے کو ڈائی وڈ کے اینوڈ سے اور اسکے مشترک سرے کو ڈائی وڈ کے کیتھوڈ سے جوڑ دیجے۔ میٹر پست مزاحمت کو ظاہر کرے گا۔ اب ڈائی وڈ فارورڈ بیاس کے تحت ہے۔ ملٹی میٹر کے سروں کے درمیان ڈآئی وڈ کو معکوس کردیجئے اور دیکھیے کہ اس صورت میں میٹر بلند مزاحمت ظاہر کرتا ہے۔ اس کا مطلب یہ ہے کہ اب ڈائی وڈ معکوس بیاس میں ہے۔ ایک ڈائی وڈ پیش بیاس اور معکوس بیاس کی صورت میں جب مزاحمت کی ایسی تبدیلی کو ظاہر کرتا ہے تو کسی بھی برقی دور میں یہ اطمینان بخش طریقہ پر کام کرے گا۔ جب کسی ڈائی وڈ پر اس کے اینوڈ یا کیتھوڈ کے شناختی نشانات موجود نہیں ہوتے ہیں تو مذکور الصدر طریقے سے اس برقیروں کی شناخت کرلی جاسکتی ہے۔

5.7 روزمرہ زندگی میں اس تجربے کی اہمیت (Significant of Experiment in Domestic Life)

- ریڈیو، ٹی۔ وی اور دیگر متعدد الکٹرانک آلات میں جنکشن ڈای وڈ کو استعمال کیا جاتا ہے۔
- پاور سپلائیز، سراغ دہندہ (detectors)، (Clippers) اور (clampers) میں جنکشن ڈآئی وڈ کو استعمال کیا جاتا ہے۔

5.8 تجربی نتائج (Experimental Results)

نتائج:

....

5.9 کلیدی الفاظ (Key Words)

- **ملاوٹ (Doping):** خالص نیم موصلوں کی موصیلیت کم ہوا کرتی ہے۔ لیکن خالص نیم موصل کے ساتھ لوثوں کو شامل کرنے سے اس کی موصیلیت میں بہت زیادہ اضافہ کیا جاسکتا ہے۔ لوثوں کے شمول کا یہ طریقہ ڈوپنگ (Doping) (ملاوٹ) کہلاتے ہیں۔

- **سوراخ اقلیتی حاملان برق:** آرسینک (Arsenic)، انٹی منی (Antimony) جیسے پنج گرفتہ جواہر والے لوث کے خارجی نیم موصلوں کو ین۔ٹائپ کے نیم موصلوں کے طور پر جانا جاتا ہے۔اس قسم کے نیم موصلوں میں الکٹران کی تعداد بہ نسبت سوراخوں کے زائد ہوتی ہے۔ لہٰذا این۔ٹائپ کے نیم موصلوں میں الیکٹران اکثریتی اور سوراخ اقلیتی حاملان برق کہلاتے ہیں۔
- **الکٹران اقلیتی حاملان برقی:** بالکل اسی طرح انڈیم (Indium)، گیالیم (Gallium) جیسے سہ گرفتہ جواہر والے لوث کے خارجی نیم موصلوں کو پی۔ٹائپ کے نیم موصلوں کے طور پر جانا جاتا ہے۔اس قسم کے نیم موصلوں میں سوراخوں کی تعداد بہ نسبت الکٹران کے زائد ہوتی ہے۔ لہٰذا پی۔ٹائپ کے نیم موصلوں میں سوراخ اکثریتی اور الکٹران اقلیتی حاملان برقی کہلاتے ہیں۔

اپنی معلومات کی جانچ کیجئے (Check your Information Questions)

1. ایک نیم موصل کیا ہوتا ہے؟ نیم موصل کی دو مثالیں دیجئے۔؟

....

....

....

2. ایک سوراخ سے کیا مراد ہے؟

....

....

....

3. ذاتیلے اور خارجی نیم موصل کیا ہوتے ہیں؟

....

....

....

4. ملاوٹ (ڈوپنگ doping) سے کیا مراد ہے؟

....

....

....

5.ڈپلیشن پرت(DR)کسے کہتے ہیں؟

....

....

....

6. اکثریتی حاملان اور اقلیتی حاملان کیا ہوتے ہیں؟مثالوں سے واضح کیجیے۔

7. سمجھایئے کہ کس طرح پی۔ٹائپ اور ین۔ٹائپ نیم موصل تیار کیے جاتے ہیں؟

8. نفوذ رو(diffusion current)سے کیا مراد ہے؟

9. ڈپلیشن پرت(DR)کسے کہتے ہیں؟

10. ایک ڈآئی وڈ کی(بیاسنگ)میلانیت کا کیا مطلب ہے؟

11. سمجھایئے کہ فارورڈ بیاس اور ریورس بیاس کی صورت میں دپلیشن پرت کی جسامت میں کس طرح تبدیلی واقع ہوتی ہے؟

12. 1ڈرفت کرنٹ سے کیا مراد ہے؟

13. (a)۔پیش میلان،(b)۔معکوس میلان کی صورت میں زیادہ تر کون سے حامل رو پیدا کرتے ہیں؟

14. کٹ۔ان وولٹیج یا ٹرن۔آن وولٹیج یا دہلیزی وولٹیج سے کیا مراد ہے؟

15. کیا جنکشن ڈائی وڈ اوم کے کلیے کی پابندی کرتا ہے؟

16. ایک ڈائی وڈ کی خصوصی منحنیوں سے کیا مراد ہے؟

17. پیش میلان کی صورت میں سمجھایئے کہ ڈآئی وڈ کی مزاحمت کس طرح تبدیل ہوتی ہے؟

اکائی (B)5۔ زینر ڈائی وڈ کی وی (V) آئی (I) خصوصیات

(V-I Characteristics of Zener Diode)

اکائی کے اجزا

5.0 تمہید

5.1 مقاصد

5.2 آلات

5.2.1 تشریح آلات

5.3 نظریہ

5.4 طریقہ عمل

5.5 مشاہدہ اور تحسیب

5.6 احتیاطی تدابیر

5.7 روزمرہ زندگی میں اس تجربے کی اہمیت

5.8 تجربی نتائج

5.9 کلیدی الفاظ

5.0 تمہید (Introduction)

نیم موصلوں کی برقی موصیلیت، حاجزوں سے زائد اور موصلوں سے کم ہوتی ہے سیلکان اور جرمینیم وغیرہ، نیم موصلوں کی مثالیں ہیں۔ خالص نیم موصل چار گرفتہ (Tetravalent) عناصر ہیں۔

نیم موصلوں میں گرفتی الکٹران کی وجہ سے ہم گرفتی بندشیں تشکیل پاتی ہیں۔ نمونہ کی تپش میں اضافے سے یا کسی اور وجہ سے اگر گرفتی الکٹران کو توانائی حاصل ہو جائے، تو یہ گرفتی بندش کو توڑ دیتا ہے اور آزاد الکٹران بن جاتا ہے۔ گرفتی بندش میں آزاد الکٹران کی چھوڑی ہوئی خالی جگہ کو سوراخ (Hole) کہا جاتا ہے اگر الکٹران منفی بھرن کا حامل ہوتا ہے تو سوراخ مثبت بھرن کا مالک ہوتا ہے۔

الکٹران اور سوراخ کی باہم مخالف سمتوں میں حرکت کی وجہ سے پیدا ہونے والی برقی روئیں۔ مجتمع ہو کر سوراخ کی حرکت کی سمت میں بہتی ہیں۔ ایک خالص نیم موصل میں الکٹران اور سوراخوں کی تعداد مساوی ہوتی ہے۔

خالص نیم موصلوں کی موصیلیت کم ہوا کرتی ہے۔ لیکن خالص نیم موصل کے ساتھ لوثوں کو شامل کرنے سے اس کی موصیلیت میں بہت زیادہ اضافہ کیا جاسکتا ہے۔ لوثوں کے شمول کا یہ طریقہ ڈوپنگ(Doping)(ملاوٹ) کہلاتا ہے۔ لوثوں کے جواہر کا تعلق ایسے عناصر سے ہونا چاہئے جو یا توسہ گرفتہ ہوں یا پنج گرفتہ۔ ملاوٹی نیم موصلوں کو خارجی نیم موصلوں(Extrinsic Semiconductors) کے طور پر جانا جاتا ہے۔ ملاوٹ کے ارتکاز کا رتبہ، جرمینیم کی صورت میں اس کے ہر 10^R جواہر کے ساتھ لوث کا ایک جوہر ہوتا ہے تو سیلیکان کی صورت میں ارتکاز اس کے ہر 10^{10} جواہر کے ساتھ لوث کا ایک جوہر ہوتا ہے۔

آرسینک(Arsenic)، انٹی منی(Antimony) جیسے پنج گرفتہ جواہر والے لوث کے خارجی نیم موصلوں کو ین۔ ٹائپ کے نیم موصلوں کے طور پر جانا جاتا ہے۔ اس قسم کے نیم موصلوں میں الکٹران کی تعداد بہ نسبت سوراخوں کے زائد ہوتی ہے۔ لہٰذا ین۔ ٹائپ کے نیم موصلوں میں الیکٹران اکثریتی اور سوراخ اقلیتی حاملان برق کہلاتے ہیں۔

بالکل اسی طرح انڈیم(Indium)، گیالیم(Gallium) جیسے بہ گرفتہ جواہر والے لوث کے خارجی نیم موصلوں کو پی۔ ٹائپ کے نیم موصلوں کے طور پر جانا جاتا ہے۔ اس قسم کے نیم موصلوں میں سوراخوں کی تعداد بہ نسبت الکٹران کے زائد ہوتی ہے۔ لہٰذا پی۔ ٹائپ کے نیم موصلوں میں سوراخ اکثریتی اور الکٹران اقلیتی حاملان برقی کہلاتے ہیں۔

5.1 مقاصد(Objectives)

اس تجربہ میں ہم:

- ایک زینر ڈآئی وڈ کی وولٹ، ایمپیر خصوصیات کا مطالعہ کرنا۔
- زینر ڈائی وڈ سے بہنے والی رو پر پیش میلان اور معکوس میلان سے ہونے والے اثرات کا مشاہدہ کرنا۔
- زینر ڈائی وڈ کے وولٹ۔ ایمپیر خصوصیات کو مرتسم کرنا۔
- زینر ڈائی وڈ کے بریک ڈاؤن وولٹیج(break down voltage) کی پیائش کرنا۔

5.2 آلات(Apparatus)

- 0-10 وولٹ کی ڈی۔ سی پاور سپلائی

- 0-10 ملی ایم کاڈی۔ سی ملی ایم میٹر
- 0-10 وولٹ کاڈی۔ سی وولٹ میٹر
- 0-1 وولٹ کاڈی۔ سی وولٹ میٹر
- 100 اوم، ایک واٹ کی مزاحمت
- FZ 6.2 V زینر ڈائی وڈ
- FZ 4.7 V زینر ڈائی وڈ
- SPST کھٹکا سوئچ(switch)اور واصل تار۔

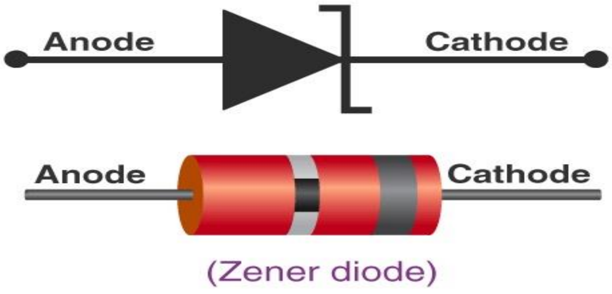
5.2.1 تشریح آلات(Apparatus Explanation)

تجربہ کے لئے آلات کی تفصیل:

ایک نیم موصل آلے(device)کے وولٹ۔ ایمپیر خصوصیات کا انحصار نیم موصل عنصر کی نوعیت، ڈوپنگ، طبعی جسامت اور آلے کی ساخت پر ہوتا ہے۔

جنگشن ڈائی وڈ کی ڈوپنگ کم ہوتی ہے۔ یہ فارورڈ بیاس میں کام کرتا ہے۔ نیم موصل ڈائی وڈ کی ایک اور قسم بھی ہوتی ہے جس میں ڈوپنگ زیادہ ہوتی ہے اور جس سے بالعموم معکوس میلان کے تحت کام لیا جاتا ہے۔ ایسے ڈائی وڈ کو زینر ڈائی وڈ کہا جاتا ہے۔

زینر ڈائی وڈ کے دور کی علامت کو شکل 5.1 میں دکھلایا گیا ہے۔



شکل(5.1):زینر ڈائی وڈ کی دوری علامت

جب ڈائی وڈ پیش میلان میں کام کرتا ہے تو اس کا عمل ایک جنگشن ڈائی وڈ کا سا ہوتا ہے اور پیش کرنٹ میں عائد کردہ وولٹیج کے اضافے کے ساتھ ساتھ اضافہ ہوتا جاتا ہے۔ ڈائی وڈ جب معکوس میلان میں ہو تو اس سے ایک خفیف رو Is بہتی ہے جس کو معکوس سیر

شدہ(revrersed saturated current) کرنٹ کہا جاتا ہے۔ یہ رو عائد کردہ معکوس وولٹیج کے بڑھانے پر بھی کم و بیش مستقل ہی رہتی ہے۔ یہی حالت ایک خاص وولٹیج تک برقرار رہتی ہے اس خاص وولٹیج کو بریک ڈاؤن وولٹیج Vz کہا جاتا ہے۔ اس بریک ڈاؤن وولٹیج کے آس پاس ڈآئی وڈ وولٹیج کے ایک خفیف سے اضافے سے رو میں ایک غیر معمولی اضافہ ہو جاتا ہے۔ رو میں یہ اضافہ یا تو(a) ذینر بریک ڈاؤن(Zener break down) یا(b) اولانشے بریک ڈاؤن(avalanche break down) یا(c) ان دونوں کے باعث عمل میں آتا ہے۔

5.3 نظریہ (Theory)

جب عائد کردہ معکوس بیاس وولٹیج 6 وولٹس سے کم ہوتا ہے تو ذینر بریک ڈاؤن واقع ہوتا ہے۔ یہ عائد کردہ بیرونی وولٹیج، ہم گرفتہ بندشوں کو توڑ دیتا ہے اور اس طرح آزاد الکٹران اور سوراخوں کی ایک بڑی تعداد کو پیدا کرتا ہے جس کی وجہ سے معکوس بیاس کی حالت میں ذینر رو میں ایک قابل لحاظ اضافہ ہو جاتا ہے۔ ذینر بریک ڈاؤن ایک سافٹ نی(soft knee) سے پہنچانا جاتا ہے۔ یہ منفی شرح تپش(temperature coefficient) کا حامل ہوتا ہے۔ یعنی وولٹیج کے اضافے سے ڈائی وڈ کی مزاحمت میں کمی ہوتی ہے۔ بریک ڈاؤن ایک معکوس عمل ہے۔

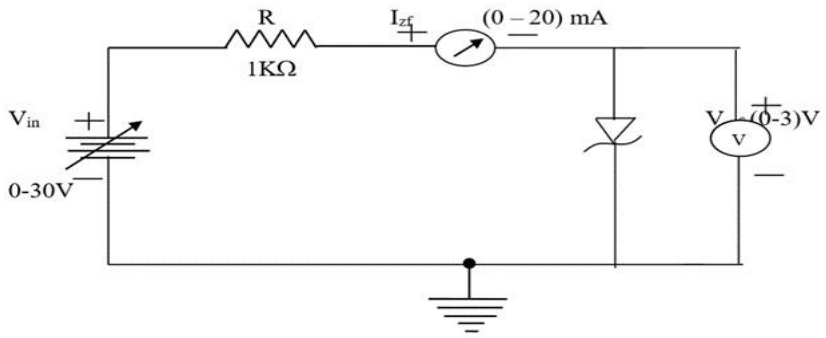
اولانشے بریک ڈاؤن(avalanche break down) کی صورت میں حرارت کے اثر سے پیدا ہوئے حاملانِ بھرن، ڈپلیشن پرت سے گزرنے کے دوران کافی زائد توانائی حاصل کرلیتے ہیں اور کرسٹل کے روانوں سے ٹکرا کر جم گرفتہ بندشوں کو توڑ دیتے ہیں۔ اسی طرح مزید چند الکٹران اور سوراخوں کو آززاد کرواتے ہیں۔ یہ چند آزاد الکٹران اور سوراخ معکوس میلان وولٹیج سے بھی کافی توانائی حاصل کرتے ہیں اور یہ بھی چند اور زائد روانوں سے ٹکراتے ہیں۔ ان ٹکروں کی وجہ سے متحرک حاملانِ بھرن کا ثانوی اخراج عمل میں آتا ہے۔ اس کے نتیجہ میں بریک ڈاؤن وولٹیج پر معکوس کرنٹ میں زبردست اضافہ ہو جاتا ہے۔ چھ(6) وولٹس سے زائد معکوس میلان وولٹیجوں پر اولانشے بریک ڈاؤن واقع ہوتا ہے۔ اولانشے بریک ڈاؤن ایک ہارڈنی(hard knee) سے پہنچانا جاتا ہے۔ یہ مثبت شرح تپش کا حامل ہے۔ یعنی وولٹیج کے اضافے سے ڈائی وڈ کی مزاحمت میں اضافہ ہوتا ہے۔

5.4 طریقہ عمل (Procedure)

1. دیے ہوئے ذینر ڈائی وڈ کے اینوڈ اور کیتھوڈ کی شناخت کریجئے۔
2. بموجب شکل(5.2) برقی دور کو مکمل کیجئے۔

3. پاور سپلائی کو اس طرح ترتیب دیجیے کہ زینر ڈائی وڈ کے مابین وولٹیج صفر رہے۔ ڈآئی وڈ کرنٹ I کی قیمت نوٹ کیجیے۔ ڈائی ووڈ وولٹیج (V) اور ڈآئی وڈ کرنٹ (I) کی قیمتوں کو جدول 5.1 میں درج کیجیے۔

4. پاور سپلائی کو ترتیب دیجیے یہاں تک کہ زینر ڈائی ووڈ وولٹیجی بڑھ کر ایک وولٹ ہو جائے۔ ڈائی وڈ کرنٹ (I) کو پیائش کیجیے اور مشاہدہ کو جدول 5.1 میں درج کیجیے۔



شکل (5.2): ایک زینر ڈائی وڈ کی خصوصی منحنیوں کو مرتسم کرنے کے لیے درکار برقی دور کا خاکہ

PS=(0-30) وولٹ کی متغیر ڈی۔ سی پاور سپلائی R=1k اوم ایک واٹ کی مزاحمت 20-0 ڈی۔ سی ملی ایم میٹر V:0-30V وولٹ دی۔ سی وولٹ میٹر ZD= زینر ڈائی وڈ

5. زینر ڈائی وڈ کے وولٹیج کو ایک ایک وولٹ کے وقفہ سے 10 وولٹ تک بڑھاتے جایے اور اضافے کے ہر مرحلے پر ڈائی ووڈ کو نوٹ کرتے جائے۔ ڈائی وڈ وولٹ وولٹیج (V) اور ڈائی وڈ کرنٹ (I) کو جدول (5.1) میں درج کیجیے۔

6. جدول 5.1 کے ہر وی۔ آئی (V-I) مشاہدے کے لیے ڈائی وڈ کی مزاحمت کو ضابطہ R=V/I استعمال کرتے ہوئے محسوب کیجیے۔

7. مبداء کو گراف کے کاغذ کے مرکز پر قائم کیجیے۔ محور x کے منفی جانب ڈائی ووڈ وولٹیج (V) اور محور y کی منفی سمت میں ڈائی وڈ کرنٹ (I) کو لیجیے۔ جدولمیں ریکارڈ کیے گئے V اور I کے مشاہدات کو مرتسم کیجیے۔ حاصل ہونے والی منحنی سے زینر ڈآئی وڈ کے معکوس میلان کی خصوصیات کا اظہار ہوتا ہے۔

8. منحنی کے خطی حصہ کو خارج کیجیے یہاں تک کہ وہ محور-x کو قطع کرے۔ نقطہ تقاطع سے زینر ڈائی وڈ کے (بریک ڈاؤن وولٹیج) (V_s) کی تعبیر ہوتی ہے۔

9. شکل 5.2 کے دور میں ڈائی وڈ کے جوڑوں کو الٹ دیجیے۔ اب زینر ڈائی وڈ۔ پیش میلان میں آجاتا ہے۔

10. پاور سپلائی کو ترتیب دیجئے تا کہ ذینر وولٹیج صفر ہو جائے۔ ڈائی وڈ کرنٹ(I) کی پیمائش کیجیے اور مشاہدات کو جدول 5.2 میں درج کیجیے۔

11. پاور سپلائی کو ترتیب دیجئے تا کہ ذینر ڈائی وڈ کا وولٹیج بڑھ کر 0.1V ہو جائے ڈائی وڈ کرنٹ کی پیمائش کیجئے اور اس قیمت کو جدول 5.2 درج کیجئے۔ ڈائی وڈ وولٹیج کو 0.1 وولٹ کے وقفے سے یہاں تک بڑھایے وہ ایک وولٹ کی اعظم قیمت تک پہنچ جائے اضافے کے ہر مرحلے پر ڈآئی ووڈ وولٹیج (V) اور اس کے متناظر ڈائی وڈ کرنٹ (I) کی قیمتوں کو جدول میں درج کرتے جایے۔ اگر ڈائی وڈ کرنٹ بہت زائد ہو جانے تو ڈآئی وڈ وولٹیج کے اضافے کے وقفے کو گھٹا کر 0.02 وولٹ کر دیجئے اور ہر مرحلے پر متناظر ڈائی وڈ کرنٹ کی قیمت کو جدول 5.2 میں درج کرتے جایے۔

12. (V) اور (I) کی ہر قیمت کے لیے فارمولے R=V/I استعمال کرتے ہوئے پیش میلان میں ڈائی وڈ کی مزاحمت محسوب کیجئے اور حاصل کردہ قیمت کو جدول کے اس سے متخانہ کالم میں درج کیجئے۔

13. محور-x کے مثبت جانب فارورڈ میلان وولٹیج (V) اور محور-y کے مثبت سمت کے ساتھ ڈآئی وڈ کرنٹ (I) کی قیمتوں کو مرتسم کیجئے۔ اس گراف کو کھینچنے کے لیے موزوں پیمانے کو استعمال کیجئے۔ اس سے پیش میلان مین ذینر ڈائی وڈ کی خصوصیات کا اظہار ہوتا ہے جیسا کہ شکل 5.2 میں بتلایا گیا ہے۔

14. منحنی کے خطی حصہ کو خارج کیجئے کہ وہ محور-x کو قطع کرے۔ نقطہ تقاطع سے ذینر ڈآئی وڈ کے کٹ۔ ان وولٹیج یا ٹرن۔ ان وولٹیج یا دبلیزی وولٹیج کا اظہار ہوتا ہے۔

5.5 مشاہدہ اور تحسیب (Observations and Analysis)

مشاہدات:

جدول (5.1)

جنکشن ڈائی وڈ کے فارورڈ میلان کے مشاہدات

S.NO	وولٹیج (V) وولٹس میں	کرنٹ I(mA) ملی ایمپیر میں	مزاحمت (R) اومس میں
1	0.0		
2	0.1		
3	0.2		

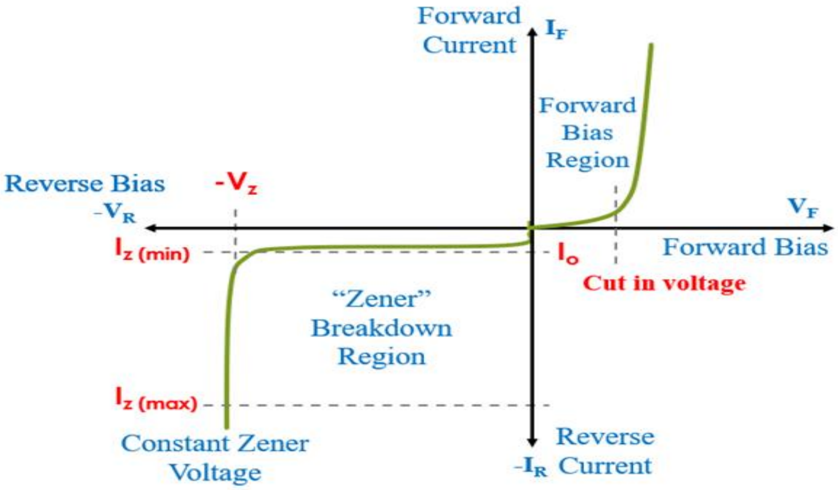
		0.3 0.4 0.5 0.6 0.7	4 5 6 7 8

جدول(5.2)

جنکشن ڈائی وڈ کے معکوس میلان کے مشاہدات

S.NO	وولٹیج(V)وولٹس میں	کرنٹI(mA)ملی ایمپیر میں	مزاحمت(R)اومس میں
1	0.0		
2	0.1		
3	0.2		
4	0.3		
5	0.4		
6	0.5		
7	0.6		
8	0.7		
9	0.8		
10	0.9		
11	1.0		

گراف



5.6 احتیاطی تدابیر (Precautions)

ممکنہ غلطیاں و احتیاطیں:

- اگر ڈآئی وڈ کے لیے پاور سپلائی، ملی ایم میٹر، وولٹ میٹر اور مزاحمت کے خانے ایک ہی تختے پر فراہم کیے گئے ہوں تو وہ تمام احتیاطوں کو ملحوظ رکھنا از حد ضروری ہے اس کو "جنکشن ڈائی" کی خصوصیات کے تجربہ میں بیان کیا گیا ہے۔
- اگر ڈائی وڈ کے لیے پاور سپلائی، ملی ایم میٹر، مائیکرو ایم میٹر، وولٹ میٹر اور مزاحمت وغیرہ کے لیے ایک ہی تختے پر خانے (socket) فراہم کیے گئے ہوں تو ذیل کی احتیاطوں کو ملحوظ رکھنا نہایت ضروری ہے۔
- بیاٹری کے دو برقیروں یعنی مثبت اور منفی کو کبھی بھی ایک ہی تار سے نہ جوڑیے۔ کیوں کہ ایسا جوڑ پاور سپلائی میں قصر دور (Short circuit) پیدا کرے گا اور اندر موجود ٹرانسفارمر کو جلا دے گا۔
- بالکل اسی طرح سے کسی بھی میٹر کے دونوں برقیروں کو ایک ہی تار سے نہ جوڑیئے۔ اس سے بھی قصر دور پیدا ہوتا ہے اور میٹر کوئی مشاہدہ نہیں بتائے گا۔
- پیش میلان اور معکوس میلان کے مشاہدات کو مرتسم کرنے کے دوران ان کے پیمانوں کو مختلف ہونا چاہیئے۔ مبداء کو گراف کاغذ کے مرکز میں لینا چاہیئے۔

متبادل اشیاء:

- تجربہ کے لیے کون سا بھی زینر ڈائی وڈ استعمال کیا جاسکتا ہے۔ اگر ملٹی میٹر ہم دست ہو سکے تو درکار میٹرس کی تعداد کو گھٹایا جاسکتا ہے۔
- اگر ایک ملٹی میٹر میسر ہو تو 1-0 وولٹ اور 10-0 وولٹ وقفے کے وولٹیجوں کی پیائش کے لیے اس کو استعمال کیا جاسکتا ہے۔ اسی طرح سے ایک دیے ہوئے کرنٹ میٹر کو، مختلف وقفوں کی رووَں کی پیائش کے لیے، موزوں کیا جاسکتا ہے۔

ایک ملٹی میٹر سے جنگشن ڈائی وڈ کی جانچ:

5.7 روزمرہ زندگی میں اس تجربے کی اہمیت(Significant of Experiment in Domestic Life)

- زینر ڈائی وڈ کو بطور ہائی وولٹیج ریگولیٹر (ناظم)، کلیپچر، لیمٹرس اور مربع موجی جنزیٹر میں استعمال کیا جاتا ہے۔
- حوالہ(reference)وولٹیجوں کے لیے انہیں بطور معیار کے استعمال کیا جاتا ہے۔
- ، سراغ دہندہ(detectors)،(Clippers)اور(clampers)میں جنگشن ڈآئی وڈ کو استعمال کیا جاتا ہے۔

5.8 تجربی نتائج(Experimental Results)

نتائج:

....

5.9 کلیدی الفاظ (Key Words)

- **ملاوٹ(Doping):** خالص نیم موصلوں کی موصلیت کم ہوا کرتی ہے۔ لیکن خالص نیم موصل کے ساتھ لوثوں کو شامل کرنے سے اس کی موصلیت میں بہت زیادہ اضافہ کیا جاسکتا ہے۔ لوثوں کے شمول کا یہ طریقہ ڈوپنگ(Doping)(ملاوٹ)
- **الکٹران اقلیتی حاملان برقی:** بالکل اسی طرح انڈیم(Indium)، گیالیم(Gallium) جیسے بہ گرفتہ جواہر والے لوث کے خارجی نیم موصلوں کو پی۔ ٹائپ کے نیم موصلوں کے طور پر جانا جاتا ہے۔ اس قسم کے نیم موصلوں میں سوراخوں کی تعداد بہ نسبت الکٹران کے زائد ہوتی ہے۔ لہٰذا پی۔ ٹائپ کے نیم موصلوں میں سوراخ اکثریتی اور الکٹران اقلیتی حاملان برقی کہلاتے ہیں۔

اپنی معلومات کی جانچ کیجیے (Check your Information Questions)

1. ایک زینر ڈائی وڈ میں بریک ڈاؤن وولٹیج سے کیا مراد ہے؟

....

....

2. زینر وولٹیج بریک ڈاؤن اور اولانشے مرکب ڈاؤن میں کیا فرق پائے جاتے ہیں؟

....

....

3. زینر ڈائی وڈ سے حاصل کردہ وولٹیج اور بیاٹری سے حاصل کردہ وولٹیج میں کوئی مشاورتیں پائی جاتی ہیں؟

....

....

4. (منضبط) ریگولیٹیڈ پاور سپلائی سے کیا مراد ہے؟

....

....

5. زینر ڈائی وڈ اور جنگشن ڈائی وڈ کی (I-V) خصوصیات میں کیا فرق پایا جاتا ہے؟

....

....

6. مزاحمت کی منفی شرح تپش سے کیا مراد ہے؟

....

....

7. بریک ڈاؤن وولٹیج اور کٹ ان وولٹیج میں کیا فرق ہوتا ہے؟

....

اکائی 6۔ ایک دو قطبی (بائی پولار) جنکشن ٹرانزیسٹر

(Bipolar Junction Transistor)

اکائی کے اجزا

6.0 تمہید

6.1 مقاصد

6.2 آلات

6.2.1 تشریح آلات

6.3 نظریہ

6.4 طریقہ عمل

6.5 مشاہدہ اور تحسیب

6.6 احتیاطی تدابیر

6.7 روز مرہ زندگی میں اس تجربے کی اہمیت

6.8 تجربی نتائج

6.9 کلیدی الفاظ

6.0 تمہید (Introduction)

تھرمیونک ٹرائیوڈ، ایک ویکیوم ٹیوب جو 1907 میں ایجاد ہوئی تھی، ایمپلیفائیڈ ریڈیو ٹیکنالوجی اور لمبی دوری کی ٹیلی فونی کو فعال کیا۔ ٹرائیوڈ، تاہم، ایک نازک ڈیوائس تھی جس نے کافی مقدار میں طاقت استعمال کی۔ 1909 میں، ماہر طبیعیات ولیم ایکلس نے کرسٹل ڈائیوڈ آسکلیٹر دریافت کیا۔ ماہر طبیعیات جولیس ایڈگر لیلین فیلڈ نے 1925 میں کینیڈا میں فیلڈ ایفیکٹ ٹرانزسٹر (FET) کے لیے پیٹنٹ دائر کیا، جس کا مقاصد ٹرائیوڈ کے لیے ٹھوس ریاست کے متبادل کے طور پر تھا۔ اس نے اور 1928 میں ریاستہائے متحدہ میں ایک جیسے پیٹنٹ

دائر کیے تھے۔ تاہم، اس نے اپنے آلات کے بارے میں کوئی تحقیقی مضمون شائع نہیں کیا اور نہ ہی اس کے پیٹنٹ نے کام کرنے والے پروٹوٹائپ کی کوئی خاص مثال پیش کی۔ چونکہ اعلیٰ معیار کے سیمی کنڈکٹر مواد کی تیاری میں ابھی کئی دہائیاں باقی تھیں، للینفیلڈ کے سالڈ اسٹیٹ ایمپلیفائر کے آئیڈیاز کو 1920 اور 1930 کی دہائیوں میں عملی طور پر استعمال نہیں کیا جاتا، چاہے ایسا کوئی آلہ بنایا گیا ہو۔ 1934 میں، موجد اوسکر ہیل نے یورپ میں اسی طرح کے ایک آلے کو بنایا۔

6.1 مقاصد (Objectives)

اس تجربہ میں ہم:

ایک بائی پولار جنکشن ٹرانزیسٹر کے درآمدی (Input) اور برآمدی (Output) وولٹ ایمپیئر خصوصیات کا مطالعہ کرنا۔

i. ایک ٹرانزیسٹر کے خارج کنندہ (emitter) قاعدے (base) اور محصل (collector) کے سروں کی شناخت کرنا۔

ii. ایک ٹرانزیسٹر کے ان پٹ اور آؤٹ پٹ خصوصیات کو ترسیم کرنا۔

iii. ایک ٹرانزیسٹر کے مخلوط مقادیر (hybrid parameters) $h_i c$ اور $h_f c$ کی تخمین کرنا۔

6.2 آلات (Apparatus)

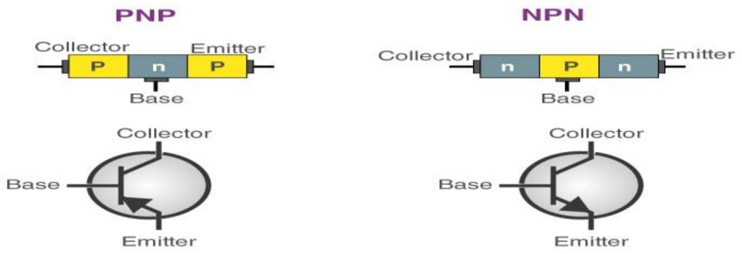
- پی این پی ٹرانزیسٹر AC 128 یا اس کا اس معادل
- 10V وولٹ کی معینہ ڈی سی وولٹیج سپلائی
- 0-10V وولٹ کی متغیر ڈی سی پاور سپلائی
- 0-100μA مائیکرو ایم کا مائیکرو ایم میٹر
- 0-10mA ملی ایم کا ٹی ایم میٹر
- 0-1V وولٹ کا ڈی سی وولٹ میٹر
- 0-10V وولٹ کا ڈی سی وولٹ میٹر
- ایک وولٹ اور 100 اوم کی مزاحمت
- 100-Kilo ohm کلو اوم کی مزاحمت
- ایک میگاوم (Mega – ohm) کا قوہ پیما

- واصل تار کا قاعدہ جس میں ٹرانزیسٹر کو نصب کیا جاتا ہے وغیرہ

6.2.1 تشریح آلات(Apparatus Explanation)

ایک ٹرانزیسٹر سگنل کرنٹ کو کم مزاحمت والے دور سے زیادہ مزاحمت والے دور میں منتقل کرتا ہے اس لیے اس کو منتقل کرنے والی مزاحمت(transfer resistance)کہا جاتا ہے جس کا مخفف ٹرانزیسٹر کیا گیا ہے۔

ٹرانزیسٹر تین سروں(terminal)پر مشتمل ایک آلہ ہے ان سروں کو ان کے افعال کی بنیاد پر خارج کنندہ، قاعدہ اور محصل کہا جاتا ہے۔ اگر قاعدہ ین۔ ٹائپ نیم موصل ہو تو خارج کنندہ اور محصل کو پی ٹائپ نیم موصل سے بنایا جاتا ہے۔ اس قسم کا ٹرانزیسٹر پی ین پی ٹرانزیسٹر کہلاتا ہے اسی طرح قاعدہ اگر پی۔ ٹائپ نیم موصل ہو تو خارج کنندہ اور محصل کو ین۔ ٹائپ نیم موصل سے بنایا جاتا ہے ایسا ٹرانزیسٹر ین پی ین ٹرانزیسٹر کہلاتا ہے۔ ان تینوں منطقوں یعنی خارج کنندہ قاعدہ اور محصل پر برقیر سے فراہم کر دیے جاتے ہیں تاکہ حسب ضرورت انہیں کسی بھی برقی دور سے جوڑا جا سکے۔ ذیل کی شکل 6.1 میں پی ین پی اور ین پی ین ٹرانزیسٹروں کے خاکوں اور ان کی دوری علامتوں کو بتایا گیا ہے۔



پی ین پی   ین پی ین

شکل(6.1)

(a)۔پی ین پی ٹرانزیسٹر کا خاکہ	Emittes = E(خارج کنندہ)
(b)۔ین پی ین ٹرانزیسٹر کا خاکہ	Base = B(قاعدہ)
(c)۔ین پی ین ٹرانزیسٹر کی دوری علامت	Collector = C(محض)
(d)۔ین پی ین ٹرانزیسٹر کی دوری علامت	

برقی دور کی علامت میں خارج کنندہ کے سرے پر باہر کی جانب رخ کیے ہوئے تیر کا نشان ظاہر کرتا ہے کہ یہ ین پی ین ٹرانزیسٹر ہے۔ اگر تیر کے نشان کا رخ اندر کی جانب ہو تو یہ پی ین پی ٹرانزیسٹر کی علامت کو ظاہر کرتا ہے۔

ایک ٹرانزیسٹر میں خارج کنندہ قاعدہ، جنکشن، خارج کنندہ جنکشن (Emitter Junctions) کہلاتا ہے اور محصل، قاعدہ جنکشن، محصل جنکشن (Collector Junction) کہلاتا ہے۔ ٹرانزیسٹر کو فعال منطقے میں رکھنے کے لیے خارج کنندہ جنکشن پیش میلان میں اور محصل جنکشن معکوس میلان میں رکھا جاتا ہے۔ ڈوپنگ (ملاوٹ) کا ارتکاز قاعدہ کے منطقے کے مقابلے میں خارج کنندہ اور محصل منطقوں میں زیادہ ہوتا ہے۔ قاعدہ کے منطقے کی دبازت، خارج کنندہ اور محصل منطقوں کی دبازت کے مقابلے میں بہت کم ہوتی ہے اور اس کا رتبہ عموماً 0.001 انچ کا ہوتا ہے۔

ایک پی ین پی ٹرانزیسٹر میں میلان کیوں کہ پیش (فارورڈ) اس لیے خارج کنندہ سے سوراخ آزاد ہوتے ہیں۔ یہ سوراخ جنکشن سے گزرتے ہوئے قاعدہ کی جانب سفر کرتے ہیں محصل جنکشن کی عدم موجودگی میں خارج کنندہ جنکشن کا طرز عمل بالکل جنکشن ڈائی وڈ کے مانند ہوتا ہے۔ لیکن معکوس میلان والے محصل جنکشن کی موجودی، اس سے گزرنے والی برقی رو میں نمایاں تبدیلی کا موجب ہوتی ہے۔ قاعدہ کے منطقے میں اس کی کم چوڑائی کی وجہ سے بہت ہی تھوڑے سوراخ الکٹران سے دوبارہ جڑ جاتے ہیں۔ 95٪ سے زائد سوراخ محصل منطقے میں پہونچ جاتے ہیں۔ اگر خارج کنندہ جنکشن کے جس میلان وولٹیج میں اضافہ کیا جاتا جائے تو محصل اور خارج کنندہ دونوں کی رووں میں اضافہ ہو جاتا ہے اس طرح ایک ٹرانزیسٹر، تک خارج کنندہ پر کا فارورڈ میلان محصل کرنٹ کو قابو میں رکھتا ہے۔

ٹرانزیسٹر کے سروں کی پہچان

چند ٹرانزیسٹروں میں تینوں سرے ایک ہی خط مستقیم میں رہتے ہیں درمیانی سرا قاعدہ ہوتا ہے۔ قاعدہ سے قریب کا سرا خارج کنندہ اور اس سے دور کا سرا محصل ہوتا ہے۔ بعض ٹرانزیسٹروں میں محصل کے سرے کے قریب ایک دھبہ یا نشان (dot) چھاپ دیا جاتا ہے۔ محصل سے قریب تر سرا قاعدہ اور دوسرا سرا خارج کنندہ ہوتے ہیں۔ اگر ٹرانزیسٹر پر انہیں پہچاننے کی کوئی سہولت نہیں دی گئی ہے تو استعمال کرنے والے کو چاہئے کہ اس سے متعلق کتابچہ سے رجوع ہوں (جیسے نیشنل سیمی کنڈکٹر مینول) (National Semiconductor Manual)۔

6.3 نظریہ (Theory)

ایک ٹرانزیسٹر کی مناسب کارکردگی کے امتحان اور اس کے خارج کنندہ قاعدے اور محصل کی پہچان کے لیے ملٹی میٹر کو بھی استعمال کیا جاسکتا ہے۔ ملٹی میٹر کو چالو کرنے والے کھٹکے (فنکشن سوئچ) (function switch) کو ڈی سی پر رکھیے۔ اس کے بعد اپنے کام کے لیے

Rx100 وقفے کو کھٹکے کو منتخب کیجئے۔ ملٹی میٹر کی بیاٹری کی مدد سے پہلے خارج کنندہ جنگشن کو پیش میلان میں لایا جاتا ہے تب میٹر ایک پست مزاحمت کو بتلاتا ہے۔اب خارج کنندہ جنگشن کو معکوس میلان میں لایا جاتا ہے تب میٹر اعظم مزاحمت کو بتلاتا ہے۔اس سے یہ ظاہر ہوتا ہے کہ خارج کنندہ، قاعدہ، جنگشن عمدگی کے ساتھ کام کررہا ہے۔ اسی طرح سے دونوں پیش اور معکوس میلانوں کے لیے محصل جنگشن کی مزاحمت کا امتحان کرلیا جاتا ہے۔ خارج کنندہ اور محصل سروں کے مابین مزاحمت کو اونچی ہونا چاہئے۔ یہ پہنچاننے کے لیے کہ ایک خاص ٹرانزیسٹر یاپی ین پی ٹائپ ہے یاین پی ین یہ طریقہ ہماری مدد کرتا ہے۔

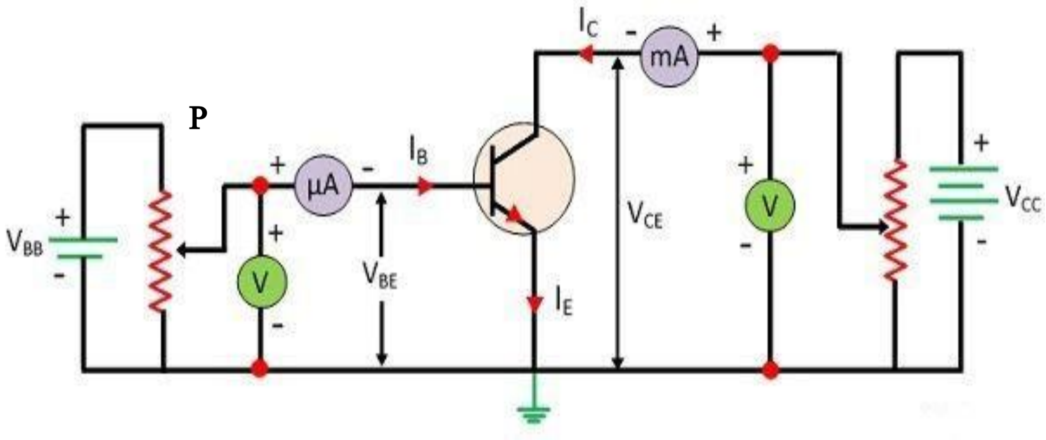
ٹرانزیسٹر کی ترتیبیں(Transistor Configurations):

ٹرانزیسٹر کے تین سرے ہوتے ہیں۔ ایک سرے کو درآمدی سگنل سے دوسرے کو برآمدی سگنل سے اور تیسرے سرے کو درآمدی اور برآمدی سگنلوں کی مشترکہ لائن سے جوڑ دیا جاتا ہے۔دور کی ترتیب کا نام اس وبر قیرہ کے نام کے ساتھ رکھا جاتا ہے۔جو ان پٹ اور آوٹ پٹ سگنلوں کے لیے مشترک رہتا ہے۔ مشترکہ خارج کنندہ(CE)common emitter))ترتیب میں خارج کنندہ دونوں یعنی درآمدی اور برآمدی سگنلوں کے ساتھ مشترک رہتا ہے۔ اسی طرح دیگر ترتیبیں بھی ہوتی ہیں جنہیں مشترکہ محصل (common (CC)collector))ترتیب اور مشترکہ قاعدہ(CB)common base))ترتیب کہا جاتا ہے۔

6.4 طریقہ عمل(Procedure)

---

1) پی ین پی ٹرانزیسٹر کے درآمدی(Input) خصوصیات کی ترسیم بنانا:



Source:https://circuitglobe.com/common-emitter-connection-or-ce-configuration.html

شکل(6.2):ایک ٹرانزیسٹر کے درآمدی اور برآمدی خصوصیات کو مرتسم کرنے کے لیے درکار برقی دور کا خاکہ

V_{BB}ڈی سی10 وولٹ کا معینہ پاور سپلائی

V_{CC}ڈی سی(0-10)وولٹ کا متغیر پاور سپلائی

ایک میگا اوم کو قوہ پیما

I_Bڈی سی(0-100)مائیکرو ایم میٹر

V_{BE}ڈی سی(0-10V)وولٹ کا وولٹ میٹر

پی این پی اے سی128 ٹرانزیسٹر

I_Cڈی سی(0-10)ملی ایم میٹر

V_{CE}ڈی سی(0-10V)وولٹ کا وولٹ میٹر

ایک ٹرانزیسٹر کے ان پٹ خصوصیات ان تبدیلیوں کو ظاہر کرتے ہیں جو قاعدہ۔ خارج کنندہ کرنٹ (I_B) میں قاعدہ، خارج کنندہ وولٹیج (V_{BE}) کی وجہ سے پیدا ہوتی ہیں جب کہ محصل، خارج کنندہ وولٹیج (V_{CE}) مستقل رہتا ہے ٹرانزیسٹر کو مشترکہ خارج کنندہ(CE)ترتیب میں استعمال کیا جاتا ہے جیسا کہ شکل(6.2)دکھایا گیا ہے۔

i. ٹرانزیسٹر میں خارج کنندہ قاعدہ اور محصل کے سروں کی شناخت کر لیجئے۔

ii. دور کو بمطابق شکل6.2 مکمل کیجئے۔

iii. (0-10)وولٹ کی پاور سپلائی (V_{CC}) کو ترتیب دیجئے اس طرح کہ محصل، خارج کنندہ سروں کے مابین کا تفاوت قوہ(وولٹیج)صفر ہو جائے یعنی ($V_{CE} = 0$)

iv. معینہ 10V وولٹ کی پاور سپلائی (V_{BB}) سے جڑے ہوئے قوہ پیما(P)کو ترتیب دیجئے یہاں تک کہ قاعدہ کرنٹ (I_B) کی قیمت 10 مائیکرو ایم ہو جائے۔ اب قاعدہ، خارج کنندہ کے مابین وولٹیج (V_{BE}) کو نوٹ کیجئے قاعدہ کرنٹ (I_B) اور قاعدہ۔ خارج کنندہ وولٹیج (V_{BE}) کی قیمتوں کو ذیل میں کے جدول(5.1)میں درج کیجئے۔

v. V_{CE} کی قیمت کو معین یعنی ($V_{CE} = 0$) رکھتے ہوئے قاعدہ کرنٹ (I_B) کو $10\mu A$ کے وقفے کے ساتھ بڑھاتے جایے یہاں تک کہ اس کی قیمت $100\mu A$ مائیکرو ایمپس تک پہونچ جائے۔ ہر قاعدہ کرنٹ کے متناظر قاعدہ۔ خارج کنندہ وولٹیج (V_{BE}) کی پیمائش کیجئے۔ تمام مشاہدات کو جدول 6.1 میں درج کیجئے۔

vi. پاور سپلائی (V_{CC}) کو ترتیب دیجئے تاکہ محصل اور خارج کنندہ سروں کے مابین وولٹیج یعنی (V_{CE}) 0 سے 0.1 وولٹ ہو جائے اور اس کی یہ قیمت قائم رکھیے۔ قوہ پیما(P) کو ترتیب دیجئے تاکہ قاعدہ کرنٹ $10\mu A$ مائیکرو ایم ہو جائے وولٹیج V_{BE} کی پیمائش

کیجیے۔ I_B اور V_{BE} کی قیمتوں کو جدول 6.1 میں درج کیجیے۔ قاعدہ کرنٹ $10\mu A$ مائیکرو ایم کے مرحلے کے ساتھ بڑھاتے جایے یہاں تک اس کی قیمت $100\mu A$ مائیکرو ایم ہو جائے اور اضافے کے ہر مرحلے پر V_{BE} کی پیمائش کیجیے۔ I_B اور V_{BE} کے ان مشاہدات کو جدول (5.1) میں درج کیجیے۔

vii. اسی طرح سے $V_{CE} = 0.5V$ کو اضافہ کیجیے اور اس کو اس ہی قیمت پر قائم رکھیے۔ I_B کی قیمتوں کو $10\mu A$ سے شروع کرتے ہوئے $100\mu A$ کے تدریجی اضافے کے ساتھ $10\mu A$ مائیکرو ایم تک بڑھایئے اور اضافے کے ہر مرحلے پر V_{BE} کی پیمائش کیجیے۔ ان مشاہدات کو جدول (5.1) میں درج کیجیے قاعدہ کرنٹ (I_B) کو محور-x پر اور قاعدہ۔ خارج کنندہ وولٹیج V_{BE} کو محور-y پر لے کر V_{CE} کی ہر قیمت کے لیے ایک ترسیم کھینچے یہ منحنیاں، ٹرانزیسٹر کی ان پٹ خصوصیات کو ظاہر کرتی ہیں۔ یہ منحنیاں شکل 6.2 کے مطابق ہوتی ہے۔

viii. (V_{CE}) کی ایک منتخبہ قیمت کے لیے کسی کارگر نقطہ (operating point) پر منحنی کا مماس کھینچے۔ اس مماس کے ڈھلان سے ٹرانزیسٹر کی ان پٹ مزاحمت (h_a) حاصل ہوتی ہے۔

2) ٹرانزیسٹر کی برآمدی خصوصیات کی ترسیم بنانا:

ایک ٹرانزیسٹر کے آؤٹ پٹ خصوصیات سے ان تبدیلیوں کا اظہار ہوتا ہے جو محصل کرنٹ (I_C) میں محصل خارج کنندہ وولٹیج (V_{CE}) کی وجہ سے پیدا ہوتی ہیں جب کہ قاعدہ کرنٹ (I_B) مستقل رہتی ہے۔

i. شکل 6.2 کے مطابق دور کو مکمل کیجیے۔ محصل اور خارج کنندہ کے مابین وولٹیج کی پیمائش کے لیے ایک 10V وولٹ کا ڈی سی وولٹ میٹر استعمال کیجیے۔

ii. قوہ پیما (P) کو ترتیب دیجیے تا کہ قاعدہ کرنٹ I_B $10\ \mu A$ مائیکرو ایم ہو جائے۔

iii. پاور سپلائی (V_{CC}) کو ترتیب دیجیے۔ یہاں تک کہ محصل اور خارج کنندہ کے مابین وولٹیج صفر ہو جائے (یعنی $V_{CE} = 0$) محصل کرنٹ (I_C) کی پیمائش کیجیے۔ جدول 6.2 میں دکھائے گئے طریقے سے مشاہدات کو نوٹ کیجیے۔

iv. I_B کو $10\mu_A$ مائیکرو ایم پر قائم رکھتے ہوئے۔ V_{CE} میں 0.1V وولٹ کے تدریجی اضافے کے ساتھ ایک اعظم قیمت 1.0 وولٹ اور پھر IV وولٹ کے تدریجی اضافے کے ساتھ اعظم قیمت 10 وولٹ تک اضافہ کرتے ہوئے۔ V_{CE} کی ہر قیمت کے لیے محصل کرنٹ I_C کی پیمائش کیجیے۔ مشاہدات کو جدول 6.2 میں درج کیجیے۔

v. قاعدہ کرنٹ میں $20\mu A$ مائیکرو ایم تک اضافے کیجئے اور اس قیمت کو قائم رکھیے جیسا کہ اوپر سمجھایا جاچکا ہے V_{CE} کی قیمت میں صفر سے 10V وولٹ تک اضافہ کیجئے اور V_{CE} کی ہر قیمت کے لیے I_C کی قیمتوں کو نوٹ کرتے جایے اور اپنے مشاہدات کو جدول 6.2 میں درج کیجئے۔

vi. I_B کو $30\mu A$ مائیکرو ایم تک بڑھادیجئے اور V_{CE}۔ اور I_C کی متعدد قیمتوں کی جدول میں درج کیجئے۔

vii. V_{CE} کو محور-x پر I_C کو محور-y پر لے کر I_B کی تمام قیمتوں کے لیے V_{CE} اور I_C میں تعلق بتلانے والی ترایسم کھینچے۔ یہ منحنیاں، ٹرانزیسٹر کی آؤٹ پٹ خصوصیات کے طور پر جانی جاتی ہیں اور شکل کے مشابہ ہیں۔

viii. V_{CE} کی کسی معینہ قیمت پر قاعدہ کرنٹ کی ایک چھوٹی سی تفرقی مقدار (ΔI_B) کے متناظر محصل کرنٹ کی تفرقی مقدار (ΔI_C) کو نوٹ کیجئے۔ (ΔI_C) اور (ΔI_B) میں پائی جانے والی نسبت یعنی $[((\Delta I_C)/(\Delta I_B))]$ کو ٹرانزیسٹر کے پیش رو کی افزائش (Forward current gain) یا ٹرانزیسٹر کا β (بیٹا) (Beta) کہا جاتا ہے۔

6.5 مشاہدہ اور تحسیب (Observations and Analysis)

مشاہدات:

جدول (6.1): ایک ٹرانزیسٹر کے ان پٹ خصوصیات

سلسلہ نشان	قاعدہ کرنٹ I_B مائیکرو ایم میں	$V_{CB}=0V$ / V_{DK} وولٹس میں	$V_{CE}=-0.1V$ / V_{BE} وولٹس میں	$V_{CB}=0.5V$ / V_{BR} وولٹس میں
1.	10			
2.	20			
3.	30			
4.	40			
5	50			

جدول(6.2):ایک ٹرانزیسٹر کے ان پٹ خصوصیات

$V_{CB}=0.5V$ / V_{BR} وولٹس میں	$V_{CE}=-0.1V$ / V_{BE} وولٹس میں	$V_{CB}=0V$ / V_{DK} وولٹس میں	قاعدہ کرنا I_B مائیکرو ایم میں	سلسلہ نشان
			10	1.
			20	2.
			30	3.
			40	4.
			50	5

6.6 احتیاطی تدابیر (Precautions)

ممکنہ غلطیاں و احتیاطیں:

1. ٹرانزیسٹر کے خارج کنندہ، قاعدہ اور محصل کے سروں کو صحیح طریقہ پر پہنچایے ورنہ غیر موزوں وولٹیج کے عائد کرنے پر جنکشنوں کے ضائع ہونے کا امکان پیدا ہو جاتا ہے۔
2. اگر پاور سپلائیوں، مائیکرو ایم سیٹروں، کی ایم میٹروں، وولٹ میٹروں اور مزاحمتوں وغیرہ ایک ہی بورڈ پر مہیا کیے ہوئے ہوں تو ان تمام احتیاطوں کو ملحوظ رکھنا ضروری ہے جن کا ذکر جنکشن ڈائی وڈ کی خصوصیات کے تجربہ میں کیا گیا ہے۔

6.7 روزمرہ زندگی میں اس تجربے کی اہمیت (Significant of Experiment in Domestic Life)

- وولٹیج، کرنٹ آور پاور کے چھوٹے سگنلوں کی افزائش کے لیے ٹرانزیسٹر استعمال کیا جاتا ہے۔ ٹرانزیسٹر کو ایک اہتزازیہ (Oscillator) کے طور پر اور ایک کھٹکے کے مانند بھی استعمال کیا جاتا ہے۔
- کمپیوٹروں، ٹی۔وی اور ریڈیو میں ٹرانزیسٹر مستعمل ہیں۔ دیگر متعدد الکٹرانک ادوار میں ان کو استعمال کیا جاتا ہے۔

6.8 تجربی نتائج (Experimental Results)

نتائج:

....

6.9 کلیدی الفاظ (Key Words)

- **موصلیت:** دیئے گئے تار کے مادے کا نوعی ایصالیت یا σ کے لئے ضابطہ مزاحمت کے مقلوب موصلیت کہلاتی ہے۔

اپنی معلومات کی جانچ کیجئے (Check your Information Questions)

1. سمجھایئے کہ ایک ٹرانزیسٹر کو "ٹرانزیسٹر" کیوں کہا جاتا ہے؟

....

2. ٹرانزیسٹر کے تین سروں کو بیان کیجئے؟

....

3. ایک ٹرانزیسٹر کے مختلف جنکشن کیا ہوتے ہیں؟

....

4. سمجھایئے کہ کس طرح یاک ٹرانزیسٹر کے مختلف جنکشنوں میں مختلف میلانوں کو پیدا کیا جاسکتا ہے؟
5. ٹرانزیسٹر پر گول نشان کا چھاپہ اس کے کس سرے کو ظاہر کرتا ہے؟
6. ٹرانزیسٹر کی مختلف ترتیبیں کیا ہوتی ہیں؟
7. ٹرانزیسٹر کو ہمیشہ مشترکہ، خارج کنندہ ترتیب میں کیوں استعمال کیا جاتا ہے؟
8. ایک ٹرانزیسٹر کے ان پٹ خصوصیات سے کیا مراد ہے؟
9. ایک ٹرانزیسٹر کی ان پٹ مزاحمت کو کس طرح محسوب کیا جاتا ہے؟
10. ایک ٹرانزیسٹر کی آوٹ پٹ خصوصیات کیا ہوتی ہیں؟

اکائی 7۔ کامن ایمیٹر ٹرانزسٹر ایمپلیفائر سرکٹ

(Common Emitter Transistor Amplifier circuit)

اکائی کے اجزا

7.0 تمہید

7.1 مقاصد

7.2 آلات

7.2.1 تشریح آلات

7.3 نظریہ

7.4 طریقہ عمل

7.5 مشاہدہ اور تحسیب

7.6 احتیاطی تدابیر

7.7 روزمرہ زندگی میں اس تجربے کی اہمیت

7.8 تجربی نتائج

7.9 کلیدی الفاظ

7.0 تمہید (Introduction)

NPN ٹرانجسٹر کے لیے سب سے عام سرکٹ کنفیگریشن کامن ایمیٹر ایمپلیفائر کی ہے اور یہ کہ منحنی خطوط کا ایک خاندان جسے عام طور پر آؤٹ پٹ کرنٹ کروز کے نام سے جانا جاتا ہے، کلیکٹر کرنٹ I_C کو آؤٹ پٹ یا کلکٹر وولٹیج V_{CE} سے جوڑتا ہے۔ بیس کرنٹ I_B کی قدریں۔ تمام قسم کے ٹرانزسٹر ایمپلیفائر AC سگنل ان پٹ کا استعمال کرتے ہوئے کام کرتے ہیں جو مثبت قدر اور منفی قدر کے درمیان متبادل ہوتے ہیں۔ ان دو زیادہ سے زیادہ یا چوٹی اقدار کے درمیان کام کرنے کے لیے ایمپلیفائر سرکٹ کو پہلے سے سیٹ کرنا ایک عمل کا

استعمال کرتے ہوئے حاصل کیا جاتا ہے جسے Biasing کہا جاتا ہے۔ ایمپلیفائر ڈیزائن میں بائیسنگ بہت اہم ہے کیونکہ یہ سگنلز حاصل کرنے کے لیے تیار ٹرانجسٹر ایمپلیفائر کا درست آپریٹنگ پوائنٹ قائم کرتا ہے، اس طرح آؤٹ پٹ سگنل میں کسی قسم کی تحریف کو کم کرتا ہے۔

7.1 مقاصد (Objectives)

اس تجربہ میں ہم:

(i) ایک عام ایمیٹر ٹرانزسٹر NPN ایمپلیفائر سرکٹ ڈیزائن کرنا۔

(ii) ایمپلیفائر کی فریکوئنسی رسپانس کو حاصل کرنا اور درمیانی تعدد کو محسوب کرنا۔

7.2 آلات (Apparatus)

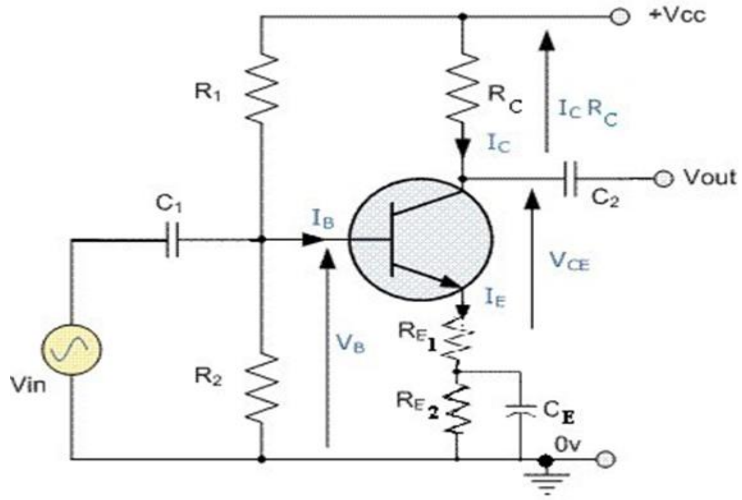
- ٹرانزسٹر NPN
- ریزسٹرس: R_1 KΩ، R_2= (4.7+0.22) KΩ، RC = 3.9KΩ، R_{E1}=470 Ω R_E = 1kΩ، R_{E2}=560 Ω
- $C_1 = C_2 = 1\ \mu F$:، CE = 100μF
- پاور سپلای کی فراہمی V_{CC} = 12V
- اوسکیلوسکوپ
- فنکشن جنریٹر ~100−200 mV pp
- بریڈبورڈ
- تاروں کو جوڑنا

7.2.1 تشریح آلات (Apparatus Explanation)

سرکٹ ڈایاگرام:

کپلنگ اور بائی پاس کنڈنسرز:

CE ایمپلیفائر سرکٹس میں، C_1 Capacitors اور C_2 کو AC سگنلز کو DC بائیسنگ وولٹیج سے الگ کرنے کے لیے Coupling Capacitors کے طور پر استعمال کیا جاتا ہے۔ مکثوفیں صرف AC سگنلز پاس کریں گے اور کسی بھی DC جزو کو بلاک کریں گے۔ اس طرح وہ AC سگنل کو اس کے Q پوائنٹ کو پریشان کیے بغیر ایمپلیفائر مرحلے میں جوڑنے کی اجازت دیتے ہیں۔ اس کے بعد آوٹ پٹ AC سگنل کو درج ذیل مراحل کے تعصب پر سپرد کیا جاتا ہے۔ نیز ایک بائی پاس مکثوفہ، CE ایمیٹر ٹنگ سرکٹ میں شامل ہے۔ یہ مکثوفہ DC تعصب کے لیے ایک اوپن سرکٹ کا جزو ہے، مطلب یہ ہے کہ بائزنگ کرنٹ اور وولٹیجز اچھی Q- پوائنٹ استحکام کو برقرار رکھنے والے مکثوفہ کے اضافے سے متاثر نہیں ہوتے ہیں۔ تاہم، یہ بائی پاس مکثوفہ ہائی فریکوئنسی سگنلز پر ایمیٹر ریزسٹر کے پار ایک شارٹ سرکٹ پاتھ کے طور پر کام کرتا ہے جس سے وولٹیج کو زیادہ سے زیادہ بڑھ جاتا ہے۔ عام طور پر، بائی پاس کیپیسیٹر کی قدر، CE کو زیادہ سے زیادہ ری ایکٹنس فراہم کرنے کے لیے منتخب کیا جاتا ہے، کم سے کم آپریٹنگ سگنل فریکوئنسی پر R_E کی قدر کا 1/10 واں۔



شکل(7.1)

یمپلیفائر آپریشن:

ایک بار جب Q- پوائنٹ DC تعصب کے ذریعے طے ہو جاتا ہے، کپلنگ مکثوفہ C_1 کا استعمال کرتے ہوئے ان پٹ پر AC سگنل لگایا جاتا ہے۔ سگنل کے مثبت نصف سائیکل کے دوران V_{BE} بڑھ جاتا ہے جس کی وجہ سے I_B میں اضافہ ہوتا ہے۔ لہذا I_C β گنا بڑھتا ہے جس کی وجہ سے آوٹ پٹ وولٹیج میں کمی واقع ہوتی ہے،

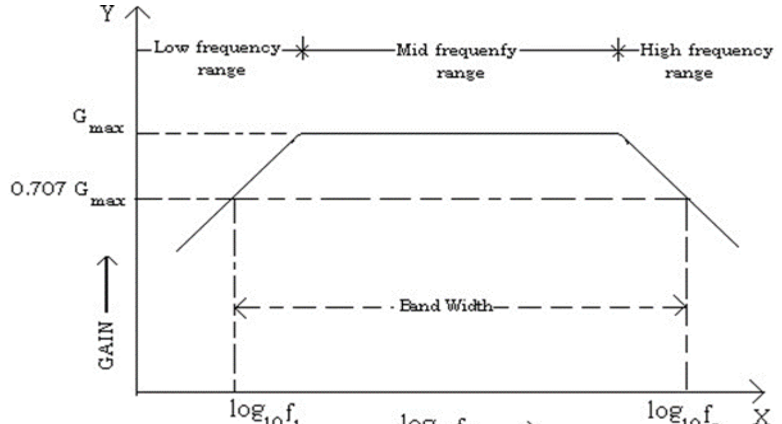
وی سی ای اس طرح سی ای ایمپلیفائر فیز ریورسل کے ساتھ ایک ایمپلیفائیڈ آؤٹ پٹ تیار کرتا ہے۔ کامن ایمیٹر ایمپلیفائر کا وولٹیج گین آؤٹ پٹ وولٹیج میں تبدیلی اور ان پٹ وولٹیج میں تبدیلی کے تناسب کے برابر ہے۔ اس طرح،

سرکٹ کے ان پٹ Zi اور آؤٹ پٹ Zo رکاوٹوں کو اس صورت میں شمار کیا جاسکتا ہے جب RE (emitter Resistor) کو مکشوفہ، CE سے مکمل طور پر نظر انداز کیا جاتا ہے:

$$Zi = R_1 \parallel R_2 \parallel \beta re \text{ and } Zo = RC \parallel ro$$

تعدد رسپانس وکر:

ایک یمپلیفائر کی کارکردگی اس کے فریکوئنسی رسپانس وکر سے نمایاں ہوتی ہے جو آؤٹ پٹ ایمپلیٹیوڈ (یا زیادہ کثرت سے، وولٹیج حاصل) کو پلاٹ شدہ بمقابلہ فریکوئنسی (اکثر لاگ اسکیل میں) دکھاتا ہے۔ ایک یمپلیفائر بمقابلہ فریکوئنسی کے وولٹیج حاصل کرنے کا عام پلاٹ نیچے دی گئی شکل 7.2 میں دکھایا گیا ہے۔ ایک یمپلیفائر کے فریکوئنسی ردعمل کو تین فریکوئنسی رینجز میں تقسیم کیا جاسکتا ہے۔



شکل (7.2)

فریکوئنسی رسپانس 0 ہرٹز اور لوئر کٹ آف فریکوئنسی کے درمیان نامزد کم فریکوئنسی رینج سے شروع ہوتا ہے۔ کم کٹ آف فریکوئنسی پر، fL، فائدہ 0.707Gmax کے برابر ہے۔ ایک مستقل مڈ بینڈ گین ہے جو درمیانی تعدد کی حد سے حاصل کیا جاتا ہے۔ تیسرا، اعلی تعدد کی حد اوپری کٹ آف فریکوئنسی اور اس سے اوپر کے درمیان تعدد کا احاطہ کرتی ہے۔ اسی طرح، زیادہ کٹ آف فریکوئنسی، fH، پر، فائدہ 0.707Gmax کے برابر ہے۔ اس کے علاوہ تعدد میں اضافے کے ساتھ فائدہ کم ہوتا ہے۔

نچلی تعدد کی حد:

چونکہ فریکوئنسی کم ہوتے ہی کپلنگ مکثوفیں کی رکاوٹ بڑھ جاتی ہے، اس لیے فریکوئنسی کم ہونے پر BJT یمپلیفائر کا وولٹیج حاصل کم ہوتا ہے۔ بہت کم تعدد پر، کپلنگ مکثوفیں کا کیپیسی ٹیوری ایکٹنس اتنا بڑا ہو سکتا ہے کہ کچھ ان پٹ وولٹیج یا آوٹ پٹ وولٹیج کو گرا سکے۔ اس کے علاوہ، ایمیٹر بائی پاس کیپیسیٹر کافی بڑا ہو سکتا ہے تاکہ یہ ایمیٹر ریزسٹر کو زمین پر شارٹ نہ کرے۔

اعلی تعدد کی حد:

فریکوئنسی بڑھنے کے ساتھ ہی مکثوفہ کا کیپیسیٹوری ایکٹینس کم ہو جاتا ہے۔ یہ ہائی فریکوئنسی ایمپلیفی کیشن کے لیے استعمال ہونے والے ایمپلیفائرز کے لیے مسائل کا باعث بن سکتا ہے۔ ایمپلیفائر کی ہائی کٹ آف فریکوئنسی کا تعین ہر جزو اور فزیکل وائرنگ کے ساتھ منسلک فزیکل کیپیسی ٹینس سے ہوتا ہے۔ ٹرانزسٹروں میں اندرونی گنجائش ہوتی ہے جو سگنل کے راستوں کو بند کر دیتی ہے اس طرح فائدہ کم ہوتا ہے۔ اعلی کٹ آف فریکوئنسی کا تعلق شنٹ ٹائم مستقل سے ہوتا ہے جو ایک نوڈ سے وابستہ مزاحمت اور اہلیت کے ذریعہ تشکیل پاتا ہے۔

ڈیزائن:

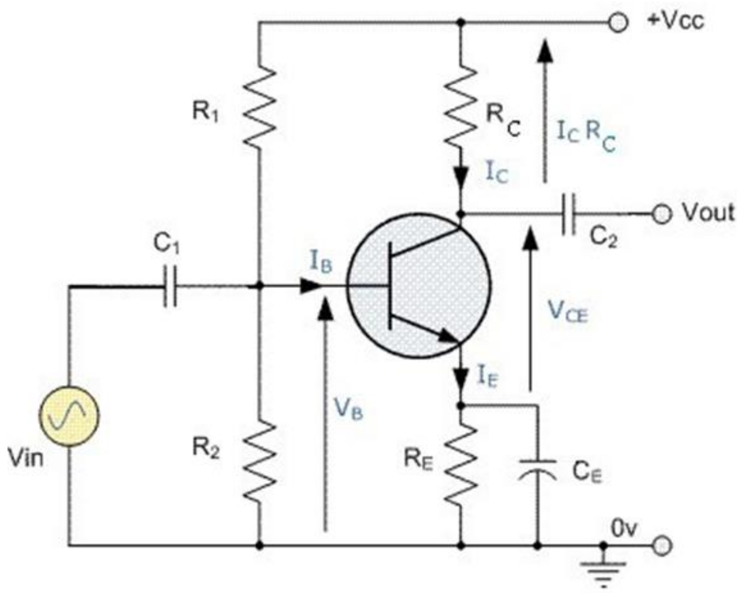
سرکٹ کو ڈیزائن کرنے سے پہلے، کسی کو سرکٹ کی ضروریات یا وضاحتیں جاننے کی ضرورت ہے۔ سرکٹ عام طور پر V_{CE} کے لیے ایک مخصوص کلیکٹر کرنٹ کے ساتھ لوڈ لائن کے وسط پوائنٹ پر متعصب ہوتا ہے۔ اس کے علاوہ، کسی کو سپلائی وولٹیج V_{CC} کی قدر اور استعمال کیے جانے والے ٹرانزسٹر کے لیے β کی رینج جاننے کی ضرورت ہے۔

7.3 نظریہ (Theory)

ذیل میں دکھایا گیا سنگل اسٹیج کامن ایمیٹر ایمپلیفائر سرکٹ استعمال کرتا ہے جسے عام طور پر "وولٹیج ڈیوائیڈر بائیسنگ" کہا جاتا ہے۔ بیس وولٹیج V_B کا حساب ذیل کے سادہ وولٹیج ڈیوائیڈر فارمولے سے کیا جا سکتا ہے:

$$V_R = \frac{V_{cc}R_2}{R_1 + R_2}$$

اس طرح بیس وولٹیج کو بائیسنگ کے ذریعے طے کیا جاتا ہے اور یہ بیس کرنٹ سے آزاد ہوتا ہے جب تک کہ ڈیوائیڈر سرکٹ میں کرنٹ بیس کرنٹ کے مقابلے میں بڑا ہو۔ اس طرح $I_B \approx 0$ فرض کرتے ہوئے، کوئی بھی استعمال کیے بغیر وولٹیج ڈیوائیڈر نیٹ ورک کا تخمینی تجزیہ کر سکتا ہے۔



شکل(7.3)

ٹرانزسٹر حاصل،β، حساب میں۔ نوٹ کریں کہ درج ذیل شرط پوری ہونے پر تخمینی نقطہ نظر کو اعلیٰ درجے کی درستگی کے ساتھ لاگو کیا جاسکتا ہے:

$$\beta R_E \geq 10R_2$$

لوڈلائن اور کیو پوائنٹ:

ٹرانزسٹر کے تمام ممکنہ آپریٹنگ پوائنٹس کو مکمل طور پر"($I_C = V_{CC}/(R_C + R_E)$) "ON سے مکمل طور پر"(I_C) "OFF تک دکھانے کے لیے ٹرانزسٹر کے آؤٹ پٹ خصوصیات کے منحنی خطوط پر ایک جامد یاDCلوڈلائن کھینچی جاسکتی ہے۔ آپریٹنگ پوائنٹ یا Q-پوائنٹ اس لوڈلائن پر ایک نقطہ ہے جوI_CاورV_{CE}کی اقدار کی نمائندگی کرتا ہے جو سرکٹ میں موجود ہوتے ہیں جب کوئی ان پٹ سگنل لاگو نہیں ہوتا ہے۔ سرکٹ کے آپریٹنگ پوائنٹ کو تلاش کرنے کے لیےV_B،I_CاورV_{CE}کو جاننے کی مساوات:

$$V_E = V_B - V_{BE}$$

$$\text{and } V_{CE} = V_{CC} - I_C\,(R_C + R_E)$$

یہاں یہ نوٹ کیا جاسکتا ہے کہ مساوات کی ترتیب کو β کے علم کی ضرورت نہیں ہے۔ اور I_B کا مساوات نہیں ہے۔ لہذا کیو پوائنٹ ٹرانزسٹر کے کسی بھی متبادل کے خلاف مستحکم ہے۔ چونکہ کسی بھی چھوٹے سگنل ایمپلیفائر کا مقاصد آؤٹ پٹ پر کم سے کم مسخ کے ساتھ

ایک ایمپلیفائیڈ ان پٹ سگنل پیدا کرنا ہوتا ہے، اس لیے اس Q- پوائنٹ کے لیے بہترین پوزیشن ممکنہ حد تک لوڈ لائن کی سنٹر پوزیشن کے قریب ہے، اس طرح ایک کلاس تیار ہوتی ہے۔ ایک قسم کا ایمپلیفائر آپریشن، یعنی $V_{CE} = \frac{1}{2}V_{CC}$ ۔

7.4 طریقہ عمل (Procedure)

1. ملٹی میٹر کا استعمال کرتے ہوئے ٹرانزسٹر کی مزاحمت اور اہلیت اور β کی تمام قدار کی پیمائش اور ریکارڈ کریں۔ خاکہ کے مطابق سرکٹ کو ترتیب دیں۔
2. سرکٹ پر سپلائی وولٹیج لگائیں۔ AC سگنل کی غیر موجودگی میں ٹیبل 7.1 میں درج تمام dc پیرامیٹرز کی پیمائش اور ریکارڈ کریں۔
3. اگلا، فنکشن جنریٹر کو 20Hz فریکونسی "رینج میں سیٹ کریں۔ اس کے علاوہ، 40dB پر Atenuation بٹن سیٹ کریں۔ آؤٹ پٹ کو آسیلوسکوپ سے جوڑیں اور جب تک آپ کو سائنوسائیڈل ان پٹ سگنل، $V_i \approx 100\text{–}200$ mV چوٹی سے چوٹی کی قیمت حاصل نہ ہو تب تک Amplitude نوب کو ایڈجسٹ کریں۔ تجربے کے دوران اس ترتیب کو تبدیل نہ کریں۔
4. اب اس ان پٹ سگنل کو اس سرکٹ پر لگائیں جو آپ نے اوسیلوسکوپ سے کنکشن کو برقرار رکھتے ہوئے بنایا ہے۔ سرکٹ کے آؤٹ پٹ کو آسیلوسکوپ کے دوسرے چینل میں فیڈ کریں۔ تمام گراؤنڈ پنوں کو عام بنانے کا خیال رکھیں۔
5. ان پٹ سگنل کے طول و عرض کے ساتھ ہمیشہ مسلسل، سگنل فریکوئنسی کو آہستہ آہستہ بڑھائیں۔ آؤٹ پٹ وولٹیج کا مشاہدہ کریں، پیمائش کریں اور ریکارڈ کریں، Vo کی حد 20 Hz - 2 MHz میں پوری فریکوئنسی کو اسکین کریں۔ آپ کو Vi کی پیمائش کرنا پڑ سکتی ہے اور ہر بار Vo/V کا تناسب لینا پڑ سکتا ہے اگر ان پٹ کے تار چڑھاؤ مسلسل رکھنے کے لیے بہت بڑا ہو۔
6. ہر فریکوئنسی کے لیے وولٹیج حاصل کا حساب لگائیں۔ آؤٹ پٹ کا مشاہدہ کریں۔
7. فریکوئنسی رسپانس گراف کو پلاٹ کریں، یعنی سیمی لاگ گراف شیٹ پر فریکوئنسی بمقابلہ ڈی بی میں وولٹیج کا اضافہ۔
8. درمیانی تعدد حاصل کرنے کا اندازہ لگائیں اور نچلی اور زیادہ کٹ آف فریکوئنسی اور اس وجہ سے بینڈوتھ کا اندازہ لگائیں۔

7.5 مشاہدہ اور تحسیب (Observations and Analysis)

مشاہدات:

β = ___________ _

R1= _ R2=__ , RC= _____ , RE= ___ , CE= _____ , C2= ___ , C1= ___ ;

Table 7.1: D.C. analysis of the circuit

V_{CC} = 12V

Parameter	Computed value	Observed value
V_B (V)		
V_E (V)		
$I_C \approx I_E$ (mA)		
V_{CE} (V)		

Q-point is at (_V, __mA)

Table 7.2: Frequency response

mV____V_i(pp) =

Sl. No.	Frequency ,f (kHz)	V_0(pp) (Volt)	Gain,A_V= $\frac{V_o\,(pp)}{V_i\,(pp)}$	Gain (dB)
1				
2				
..				
..				

7.6 احتیاطی تدابیر (Precautions)

- ان پٹ سگنل فریکوئنسی کو آہستہ آہستہ تبدیل کریں۔
- الیکٹرولائٹک مکثوفیں کو احتیاط سے جوڑیں۔

7.7 روزمرہ زندگی میں اس تجربے کی اہمیت (Significant of Experiment in Domestic Life)

- عام ایمیٹرز کے لیے سب سے مشہور ایپلی کیشنز میں سے ایک آڈیو ایمپلی فیکیشن ہے۔ آڈیو ایمپلیفائر عام طور پر نچلے درجے کے سگنل کو بڑھانے کے لیے استعمال ہوتے ہیں، جیسے کہ مائیکروفون یا میوزک پلییئر سے۔ عام ایمیٹرز پاور ایمپلیفائر میں بھی استعمال ہوتے ہیں۔

7.8 تجربی نتائج (Experimental Results)

نتائج:

re = , Zi = _ , Zo = _

درمیانی تعدد کی حد میں Av کی نظریاتی قدر= ....

گراف:

فریکوئنسی رسپانس گراف (سیمی لاگ پلاٹ) کو پلاٹ کریں اور کٹ آف فریکوئنسی، بینڈ وتھ اور درمیانی تعدد حاصل کا تعین کریں۔

7.9 کلیدی الفاظ (Key Words)

- **کامن ایمیٹر ایمپلیفائر:** الیکٹرانکس میں، ایک کامن ایمیٹر ایمپلیفائر تین بنیادی سنگل سٹیج بائپولر جنکشن-ٹرانزسٹر BJT ایمپلیفائر میں سے ایک ہے، جو عام طور پر وولٹیج یمپلیفائر کے طور پر استعمال ہوتا ہے۔
- **عام بیس یمپلیفائر:** عام بیس یمپلیفائر کو گراؤنڈ بیس یمپلیفائر کے نام سے بھی جانا جاتا ہے۔

اپنی معلومات کی جانچ کیجئے (Check your Information Questions)

1. یمپلیفائر کیا ہے؟
2. ایک کامن ایمیٹر ایمپلیفائر کیا ہے؟
3. ایک NPN سلیکون ٹرانزسٹر میں، $\alpha=0.995$، $I_E=10mA$ اور لیکیج کرنٹ $I_{CBO}=0.5\mu A$۔ آئی سی ای او I_{CEO} کا تعین کریں۔
4. α اور β کے درمیان تعلق ________ ہے؟
5. آئی سی ای او I_{CEO} میں، سب اسکرپٹ 'سی ای او' کا کیا مطلب ہے؟

اکائی 8- Op Amp انورٹنگ نان اور انورٹنگ یمپلیفائر

(OP- Amp as Inverting and Non-Inverting amplifier)

اکائی کے اجزا

8.0 تمہید

8.1 مقاصد

8.2 آلات

8.2.1 تشریح آلات

8.3 نظریہ

8.4 طریقہ عمل

8.5 مشاہدہ اور تحسیب

8.6 احتیاطی تدابیر

8.7 روزمرہ زندگی میں اس تجربے کی اہمیت

8.8 تجربی نتائج

8.9 کلیدی الفاظ

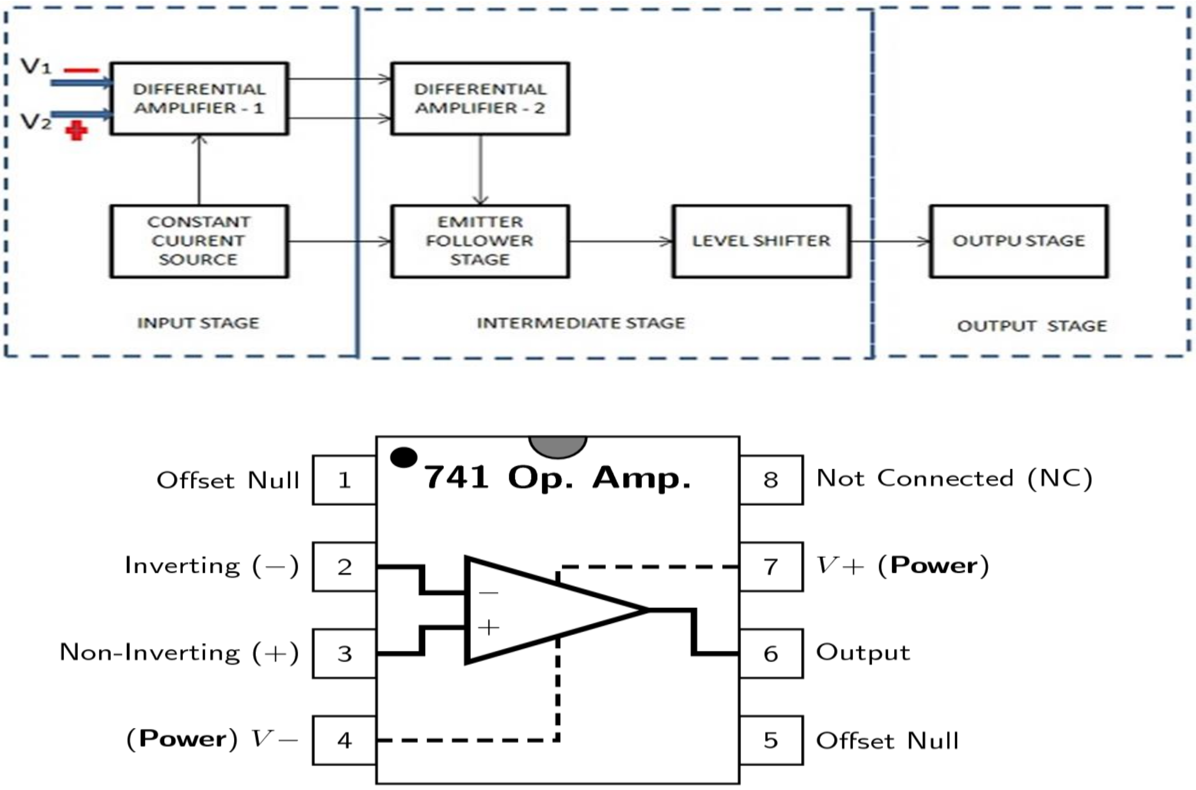
8.0 تمہید (Introduction)

ایک عملی افزوں گر بہت اونچی افزائش (gain)، اونچی ان پٹ مقادمت، پٹی کی بڑی چوڑائی (large band width) اور پست آوٹ پٹ مقادمت کا حامل ہوتا ہے۔ یہ ایک راست جوڑ کی افزوں گر (direct coupled amplifier) ہے۔

ابتداءاس کو تمثیلی کمپیوٹر (analog computer) میں استعمال کیا گیا تا کہ حسابی عمل جیسے جمع، تشریق اور تکمیل وغیرہ کو انجام دیا جاسکے۔ اسی لیے اس کو عملی افزوں گر کا نام دیا گیا جس کو اختصارا "OP AMP" کہا جاتا ہے۔

اس op amp کو دیگر کئی اطلاقات کے لیے استعمال کیا جاسکتا ہے جیسے ضابط وولٹیج (voltage regulators)، سگنل جنریٹرس، فلٹرس، عددی کو تمثیلی تبدیلی گروپ (digital to analog converters) تمثیلی کو عددی تبدیل گروں (analog to digital converters) اور سمعی افزوں گر وغیرہ۔ اس کو ہمہ گیر افزوں گر کے طور پر جانا جاتا ہے۔

ایک (Integrated circuit) (I_C) میں پورے دور جو ٹرانزیسٹر، ڈائی وڈس، مکثفوں وغیرہ پر مشتمل ہوتا ہے۔ سیلکا کی ایک چپٹی پرت (chip) پر کنندہ کر دیا جاتا ہے۔ اوپی اے یم پی آئی سی (I_C) کی ایک مثال ہے۔



Source:https://en-academic.com/dic.nsf/enwiki/13910

شکل (8.1): ایک اوپی اے یم پی کا بلاک خاکہ

(1) تعاکس پذیر ان پٹ (2) غیر تعاکس پذیر ان پٹ (3) مستقل رو کا مبداء

(4) پہلا تفرقی افزوں گر (5) دوسرا تفرقی افزوں کو (6) تعاقب کرنے والا خارج کنندہ

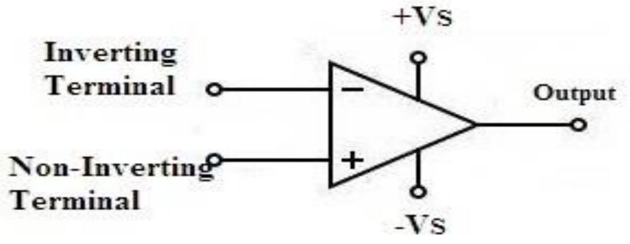
(7) لیول بدلنے والا (8) آؤٹ پٹ نکالنے والا (Output driver)

جیسا کہ شکل 8.1 میں دکھایا گیا ہے ایک اوپیپ۔ اے یم پی کے تمام ادوار کو اجمالی طور پر تین اسٹیجس میں تقسیم کیا جاسکتا ہے یعنی (1) درآمدی اسٹیج (2) درمیانی اسٹیج (3) برآمدی درائیور اسٹیج۔

ابتداء میں (I_C) کا سب سے اہم حصہ تفرقی افزوں گر ہے۔ تفرقی افزوں گر کے دو سرے ہوتے ہیں جنہیں تعاکس پذیر اور غیر تعاکس پذیر درآمدی (Input) سرے کہا جاتا ہے۔ آؤٹ پٹ سگنل اور تعاکس پذیر درآمدی (Input) پر عائد کردہ سگنل کے درمیان 180^0 کا تفاوت ہئیت ہوتا ہے یعنی دونوں کی ہئیت مخالف ہوتی ہے۔ برآمدی (Output) سگنل اور غیر تعاکس پذیر سرے پر عائد کردہ سگنل دونوں ہم ہئیت ہوتے ہیں۔

ابتدائی اسٹیج کے تفرقی افزوں گر کا برآمدی (Output) سگنل درمیانی اسٹیج میں تفرقی افزوں گر کے ان پٹ سروں کے طور پر کام کرتا ہے۔ اس درمیانی اسٹیج کے برآمدی (Output) کو تعاقب کرنے والے خارج کنندہ (emitter follower) اور لیول بدلنے والے (level shifter) ادوار سے گزارتے ہوئے تیسرے درجہ کے برآمدی (Output) ڈرائیور پر عائد کیا جاتا ہے۔ ابتدائی اسٹیج میں کیوں کہ مستقل رو کا مبداء موجود ہوتا ہے۔ اس لئے آخری اسٹیج میں رو بہت بڑی ہو جاتی ہے۔

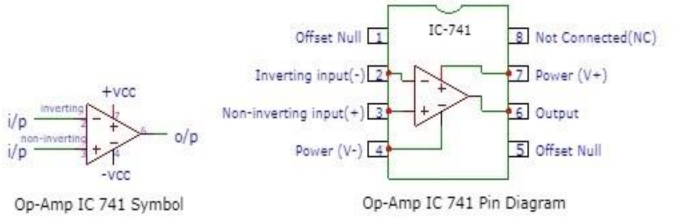
اوپی اے ایم پی کے دور کی علامت کو شکل (8.2) میں دکھایا گیا ہے۔



Source:https://www.watelectronics.com/basics-of-operational-amplifier-op-amp-types-and-uses/

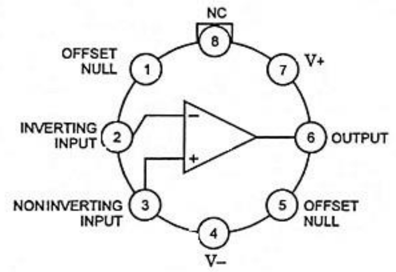
شکل (8.2): اوپی اے یم پی کے دور کی علامت

پندرہ، پندرہ وولٹ کے دو ڈی سی بیاٹریاں یا (-15V, 15V) کی ایک دوہری (dual) پاور سپلائی کی مدد سے عملی افزوں گر کو سرگرم عمل بنایا جاتا ہے۔ آئی سی (741) کو آٹھ پن (pins) ہوتے ہیں۔ آئی سی کو دو نہیرے خط والے صندوقچے (dual in line package) کے طور پر یا دھاتی ڈبے (can) پر مشتمل (TO) ٹائپ صندوقچے (To-type package) کے طور پر بنایا جاتا ہے۔ دونوں صندوقچوں کے لیے آئی سی (741) کے پنوں کی ترتیب کی علی الترتیب 8.4,8.3 میں دکھایا گیا ہے۔



شکل(8.3): آٹھ سرے رکھنے والا دوہرے خط کا صندوقچہ

(1)۔Offset null،(2)۔ تعاکس پذیر ان پٹ،(3)۔ غیر تعاکس پذیر ان پٹ،(4)۔ $V-$(5)،Offset null،(6)۔ آؤٹ پٹ، (7)۔ V^+(8)۔ کوئی جوڑ نہیں۔no connection



شکل(8.4): دھاتی ڈبے پر مشتمل صندوقچے کا اپری منظر

(1)۔Offset null،(2)۔ تعاکس پذیر ان پٹ،(3)۔ غیر تعاکس پذیر ان پٹ،(4)۔ V^-(5)،Offset null،(6)۔ آؤٹ پٹ، (7)۔ V^+(8)۔ کوئی جوڑ نہیں(no connection)

ایک کامل عملی افزوں گر کی خصوصیات حسب ذیل ہیں:

1. کھلے حلقہ کی افزائش $\text{Open Loop gain } (A_0) = \infty$
2. در آمدی مقادمت $\text{Input Impedance } (Z_i) = \infty$
3. بر آمدی مقادمت $\text{Output impedance } (Z_0) = 0$
4. پٹی کی چوڑائی بی۔ڈبلیو $\text{Band} - \text{width, BW} = \infty$

8.1 مقاصد (Objectives)

اس تجربہ میں ہم:

- عملی افزوں گر کی خصوصیات کا مطالعہ کرنا۔

8.2 آلات ((Apparatus

- دوہری (dual) پاور سپلائی (-15V, +15V DC, 1A)
- عملی افزوں گر (IC 741)
- پن والا (IC) قاعدہ
- اہتزاز نما، (DC to 5MHz)
- اہتزاز یہ، (1 Hz to 100 KHz)
- مزاحمتیں
  - 100 اوہمس (4)
  - 100K کلواوہمس (3)
  - 1K کلواوہم (1)
- 10K کلواوہمس (1)
- کپیسٹر $10\mu F$ مائیکروفراڈ (2)
- $1\mu F$ مائیکروفراڈ (2)

8.2.1 تشریح آلات (Apparatus Explanation)

آپریشنل Inverting ایمپلیفائر

اسے Inverting کہا جاتا ہے کیونکہ op Amp ان پٹ سگنل کے حوالے سے آؤٹ پٹ سگنل کے فیز اینگل کو فیز سے بالکل 180 کو تبدیل کرتا ہے۔ ہم فیڈبیک سرکٹ بنانے اور ایمپلیفائر میں بند لوپ سرکٹ بنانے کے لیے دو ریزسٹرس کا استعمال کرتے ہیں۔ غیر الٹا ان پٹ گراؤنڈ ہے۔

سرکٹ ڈایاگرام

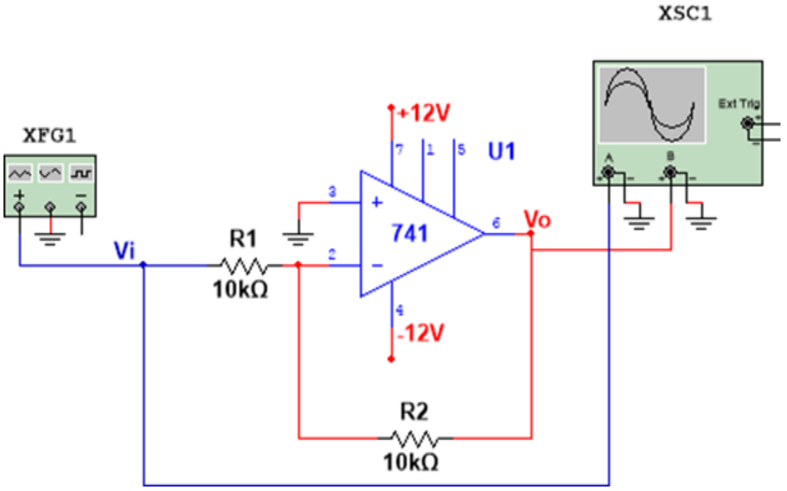


Figure 7.1: Inverting Operational Amplifier

شکل(8.5)

نان انورٹنگ ایمپلیفائر:

اسے Non-Inverting op Amp کہا جاتا ہے کیونکہ ان پٹ اور آؤٹ پٹ سگنل کے درمیان کوئی مرحلہ الٹا نہیں ہوتا ہے۔

ہم فیڈ بیک سرکٹ بنانے اور ایمپلیفائر میں بند لوپ سرکٹ بنانے کے لیے دو ریز سٹرس کا استعمال کرتے ہیں۔ اس صورت میں Inverting ان پٹ کو گراؤنڈ کیا جاتا ہے اور غیر Inverting ان پٹ پر ان پٹ سگنل لاگو ہوتا ہے۔

سرکٹ ڈایاگرام:

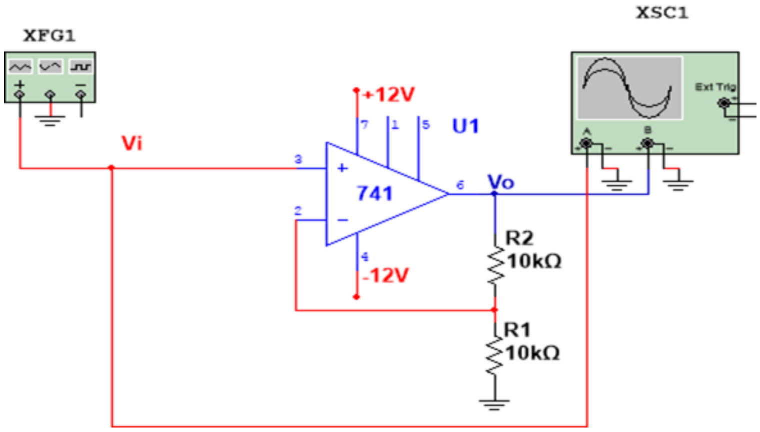


Figure 7.2: Non-Inverting Operational Amplifier

شکل(8.6)

8.3 نظریہ (Theory)

ایک آپریشنل ایمپلیفائر ڈی سی کے ساتھ مل کر ہائی گین الیکٹرونک وولٹیج یمپلیفائر ہوتا ہے جس میں ڈیفرینشل ان پٹ اور عام طور پر سنگل اینڈڈ آؤٹ پٹ ہوتا ہے۔ اس یمپلیفائر میں، تفریق ان پٹ ایک غیر الٹی اور الٹی ان پٹ پر مشتمل ہے۔ مثالی طور پر op Amp صرف دو کے درمیان وولٹیج کے فرق کو بڑھاتا ہے جسے ڈیفرینشل ان پٹ وولٹیج کہا جاتا ہے۔ آؤٹ پٹ وولٹیج (8.1) کے مطابق دیا گیا ہے۔

$$Vout = A_{OL}(V+ - V-) \quad \text{.....} 8.1$$

8.4 طریقہ عمل (Procedure)

i. شکل 8.5 میں دکھائے گئے سرکٹ کے مطابق سرکٹ ڈایاگرام کو جوڑیں۔

ii. V_{p-p} کے طول وعرض کے ساتھ f=500Hz کا استعمال کرتے ہوئے سائن ویو ان پٹ سگنل لگائیں۔

iii. آکسیلو سکوپ کا استعمال کرتے ہوئے آؤٹ پٹ سگنل کی پیمائش کریں اور ٹیبل میں ریکارڈ کریں۔

iv. پیک-پیک کی پیمائش کریں

v. اس مساوات کا استعمال کرتے ہوئے وولٹیج حاصل کریں۔

$$A_V = -R_f / RA$$

ان پٹ سگنل لیول کو 1 Vp-p f=500Hz and پر R_f کی قدریں تبدیل کریں اور نتائج کو ریکارڈ کریں۔

8.5 مشاہدہ اور تحسیب (Observations and Analysis)

مشاہدات:

جدول (8.1)

Rf (k-ohm)	10	20	47	68
Vo (Theoretical)				
Vo (Practical)				

جدول(8.2)

Rf (k-ohm)	10	20	47	68
Vo (Theoretical)				
Vo (Practical)				

8.6 احتیاطی تدابیر (Precautions)

- (I_C) کے پنوں کی ترتیب کی صحیح شناخت کرنا چاہئے ورنہ زائد وولٹیجوں اور رووں کی وجہ سے آئی سی کو نقصان پہنچ سکتا ہے۔
- اہتزازیہ، اہتزازپیما اور برقی دور کے ارضیہ کے سروں کو ایک دوسرے سے جوڑنا چاہئے۔
- اہتزازیہ اور اہتزازیہ پیما کے وقفہ کے سوئچوں (range switches) کو ان کے اپنے اپنے مقام پر لازمی طور پر چست رکھنا چاہئے ورنہ مشاہدہ کردہ قیمتوں اور اصلی قیمتوں میں فرق آنے کا خدشہ رہتا ہے۔
- پاور سپلائی کے مثبت اور منفی برقیروں کو عملی افزوں گر کے ان سے متعلقہ پنوں کے نمبر سے جوڑنا نہ بھولیے برقی دور کے چند خاکوں میں ان جوڑوں کو ڈرائینگ کی سہولت کے خاطر نظر انداز کردیا جاتا ہے۔ لیکن ان جوڑوں کو بھولنا نہیں چاہئے بلکہ بہت ہی احتیاط کے ساتھ ان کے جوڑ ملانا چاہئے۔

8.7 روزمرہ زندگی میں اس تجربے کی اہمیت (Significant of Experiment in Domestic Life)

- کمپیوٹرس میں، حسابی اعمال جیسے جمع، تفرق اور تکمل وغیرہ کرنے کے لیے عملی افزوں گر استعمال کیا جاتا ہے۔ اس ہی مناسبت سے اس کو عملی افزوں گر (Operational amplifier) کہا جاتا ہے۔
- عملی افزوں گر کو، سمعی افزوں گر، مقادمت کے جوڑ ملانے والے اجزا ضابطہ وولٹیج اور سگنل جنریٹر کے طور پر استعمال کیا جاتا ہے۔
- عملی افزوں گر کو وولٹیج مقابلہ گر، تمثیلی ہندسوں میں اور ہندسوں کو تمثیلی میں تبدیل کرنے والے کے طور پر بھی استعمال کیا جاتا ہے۔

8.8 تجربی نتائج (Experimental Results)

نتائج:

....

8.9 کلیدی الفاظ (Key Words)

- **"OP AMP"**: ابتداءاس کو تمثیلی کمپیوٹر(analog computer)میں استعمال کیا گیا تا کہ حسابی عمل جیسے جمع، تشریق اور تکمیل وغیرہ کو انجام دیا جاسکے۔ اسی لیے اس کو عملی افزوں گر کا نام دیا گیا جس کو اختصارا"OP AMP" کہا جاتا ہے۔
- **برآمدی کا ابتدائی وولٹیج**: درآمدی اسٹیج کے عدم توازن کی وجہ سے دونوں ان پٹ سروں پر کسی درآمدی سگنل کے موجود نہ ہونے پر بھی۔ عملی افزوں گر کے برآمدی سرے پر کچھ وولٹیج رونما ہو جاتا ہے۔ یہ وولٹیج، برآمدی کا ابتدائی وولٹیج(Out offset voltage) کہلاتا ہے۔

اپنی معلومات کی جانچ کیجئے (Check your Information Questions)

1. عملی افزوں گر واقعتاً کیا ہوتا ہے؟

....

....

2. عملی افزوں گر کی ترتیب کے مختلف اسٹیجس کونسے ہیں؟

....

....

3. کس قسم کے دور کو(IC) کہا جاتا ہے؟

....

4. برآمد(Output)کے ابتدائی وولٹیج سے کیا مراد ہے؟

....

5. ایک عملی افزوں گر کا اخری اسٹیج کیا ہوتا ہے؟

....

اکائی (A)9۔ سادہ حسابی اعمال کے لیے عملی افزوں گر

(Op-Amplifier for Simple Mathematical Operations)

اکائی کے اجزا

9.0 تمہید

9.1 مقاصد

9.2 آلات

9.2.1 تشریح آلات

9.3 نظریہ

9.4 طریقہ عمل

9.5 مشاہدہ اور تحسیب

9.6 احتیاطی تدابیر

9.7 روزمرہ زندگی میں اس تجربے کی اہمیت

9.8 تجربی نتائج

9.9 کلیدی الفاظ

9.0 تمہید(Introduction)

ان تجربات کا مقاصد تمام اینالاگ بلڈنگ بلاکس میں سب سے اہم کو متعارف کرانا ہے، آپریشنل یمپلیفائر مختصر کے لیے-op "amp"۔ یہ ہینڈ آوٹ ان کا تعارف پیش کرتا ہے۔ یمپلیفائرز اور مختلف کنفیگریشنز کا ایک ٹکڑا جس میں ان کا استعمال کیا جا سکتا ہے۔ ان کے علاوہ یمپلیفائر کے طور پر سب سے زیادہ عام استعمال (انورٹنگ اور نان انورٹنگ دونوں)، وہ اپلی کیشنز کو بھی تلاش کرتے ہیں بفرز (لوڈ آئسولیٹر)، جوڑنے والے، گھٹانے والے، انٹیگریٹرز، لوگاریتھمک امپلیفائر، رکاوٹ کنورٹرز، فلٹرز (لو پاس، ہائی پاس، بینڈ پاس، بینڈ ریجیکٹ یا نوچ)، اور ڈیفرینشل ایمپلیفائر۔ تو آیئے op-amps کے ساتھ ایک تفریحی مہم جوئی کے لیے تیار ہو جائیں!

ایک آپریشنل ایمپلیفائر اکثر-op-amp DC کپلڈ ہائی گین الیکٹرانک وولٹیج یمپلیفائر ہوتا ہے جس میں ایک ڈیفرینشل ان پٹ ہوتا ہے اور عموماً سنگل اینڈڈ آوٹ پٹ ہوتا ہے۔ اس کنفیگریشن میں، ایک op-amp ایک آوٹ پٹ پوٹینشل (سرکٹ گراونڈ کے نسبت) پیدا کرتا ہے جو عام طور پر اس کے ان پٹ ٹرمینلز کے درمیان ممکنہ فرق سے 100,000 گنا بڑا ہوتا ہے۔ آپریشنل ایمپلیفائر اپنی اصلیت اور نام کا پتہ ینالاگ کمپیوٹرز سے لگاتا ہے، جہاں وہ خطی، غیر خطی، اور فریکوئنسی پر منحصر سرکٹس میں ریاضی کی کارروائیوں کو انجام دینے کے لیے استعمال ہوتے تھے۔

op-amps آج کل الیکٹرانک آلات میں بڑے پیمانے پر استعمال ہوتے ہیں، بشمول صارفین، صنعتی اور سائنسی آلات کی ایک وسیع صف۔ بہت سے معیاری انٹیگریٹڈ سرکٹ op-amps کی قیمت صرف چند سینٹ ہے۔ تاہم، خاص کارکردگی کی خصوصیات کے ساتھ کچھ مربوط یا ہائبرڈ آپریشنل امپلیفائر کی قیمت کم مقدار میں US$100 سے زیادہ ہو سکتی ہے۔ op-amps کو اجزا کے طور پر پیک کیا جا سکتا ہے یا زیادہ پیچیدہ انٹیگریٹڈ سرکٹس کے عناصر کے طور پر استعمال کیا جا سکتا ہے۔

Op-amp ایک قسم کا تفریق یمپلیفائر ہے۔ تفریق یمپلیفائر کی دیگر اقسام میں مکمل طور پر تفریق یمپلیفائر شامل ہیں (ایک op amp جس میں واحد اختتامی آوٹ پٹ کے بجائے تفریق ہے)، آلہ سازی یمپلیفائر (عام طور پر تین op-amps سے بنایا جاتا ہے)، تنہائی یمپلیفائر (ان پٹ اور آوٹ پٹ کے درمیان galvanic تنہائی کے ساتھ)، اور منفی فیڈ بیک یمپلیفائر (عام طور پر ایک یا ایک سے زیادہ op amps اور ایک مزاحمتی فیڈ بیک نیٹ ورک سے بنایا جاتا ہے)۔

ینالاگ سرکٹس میں ایک بلڈنگ بلاک کے طور پر op-amp کی مقبولیت اس کی استعداد کی وجہ سے ہے۔ منفی تاثرات کا استعمال کرتے ہوئے، op-amp سرکٹ کی خصوصیات، اس کا فائدہ، ان پٹ اور آوٹ پٹ مائبادا، بینڈ وتھ وغیرہ کا تعین بیرونی اجزا سے کیا جاتا ہے اور اس کا درجہ حرارت کے گتانکوں یا op-amp میں ہی انجینئرنگ رواداری پر بہت کم انحصار ہوتا ہے۔

9.1 مقاصد (Objectives)

اس تجربہ میں ہم:

سادہ حسابی اعمال کے لیے عملی افزوں گر کو استعمال کرتے ہویں۔

a. الٹا کر دینے والے عملی افزوں گر کو محسوب کرنا۔

b. جمع کرنے والے افزوں گر کو معلوم کرنا۔

9.2 آلات (Apparatus)

دوہری پاور سپلائی (15-0-15V DC)، آئی سی 741 عملی افزوں گر معہ قاعدہ، ڈآئیل ٹائپ مزاحمت کا ڈبہ (100 to 1000 اوہمس)۔

- مزاحمتیں (0.5W)۔

10K	:	تین عدد
100K	:	ایک عدد
1M	:	دو عدد
270	:	ایک عدد

- مکثفے

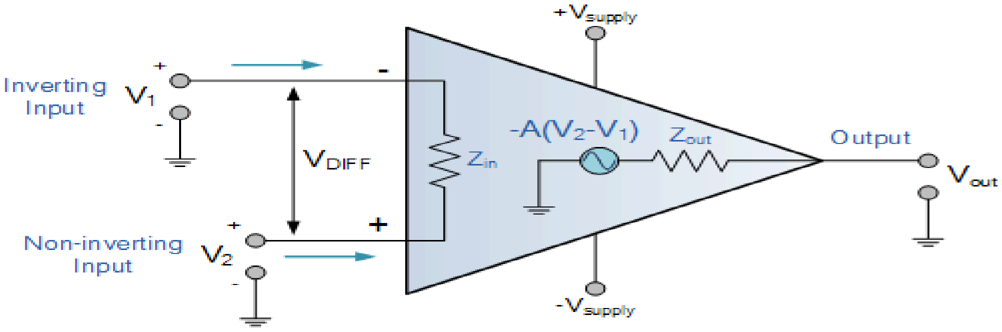
4μF	:	مائیکرو فراڈ ایک عدد
0.1μF	:	مائیکرو فراڈ ایک عدد
0.0027μF	:	مائیکرو فراڈ ایک عدد

- بیاٹری سلس (1.5V) معہ ہولڈرس : دو عدد
- قوہ پیما 10Kohm : دو عدد

9.2.1 تشریح آلات (Apparatus Explanation)

تجربہ کے لئے آلات کی تفصیل:

A. عمل افزوں گر کو الٹانے والے کے طور پر اور پیمانہ بدلنے والے کے طور پر استعمال کرنا:



عملی افزوں کو الٹانے کا برقی دور کا خاکہ

شکل(9.1)

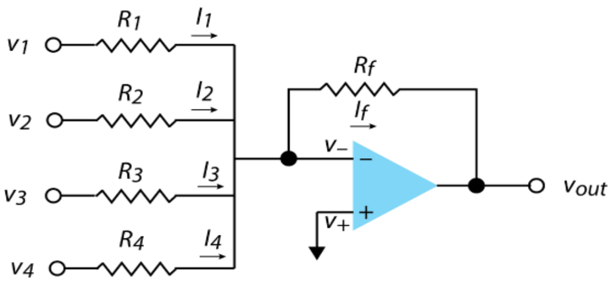
ان پٹ وولٹیج $V_{in} = Input\ voltage$

$V_{out} = Output\ voltage$ آؤٹ پٹ وولٹیج

دس کلو اوہم مزاحمت کا صندوق $R_F = 10\ Kilo\ ohm\ Resistance\ box$

ڈآئیل ٹائپ 100 اوہم تا 100 کلو $R_i = Dual\ type\ resistance\ box\ from\ 100\ ohms$
اوہم کی مزاحمت پر مشتمل ایک صندوق

B. عملی افزوں گر کو جمع کرنے والے افزوں گر کے طور پر استعمال کرنا۔



عملی افزوں گر کو جمع کرنے والے افزوں گر کا برقی دور کا خاکہ

شکل(9.2)

1.5 وولٹ کے برقی خانے $V_1 = V_2$ *cells of* 1.5 *volts*

R_2 ڈائیل ٹائپ مزاحمت ایک صندوق *Dual type resistande bus*

V_{out} آؤٹ پٹ وولٹیج $= Output\ voltage$

10 R_pR_1 کلواوہم کی مزاحمتیں 10 *Kilo ohm Resistance*

بموجب شکل(9.2)برقی دور مکمل کیجئے۔ R_f اور R_1 10 *Kohm* کلواوہم کی مزاحمتوں میں اور ڈائیل ٹائپ مزاحمت کے ساتھ10 کلواوہم کی مزاحمت کو بھی شریک کیا گیا ہے۔

9.3 نظریہ(Theory)

جیسا کہ گزشتہ کے تجربہ میں بیان کیا گیا تھا کہ عملی افزوں گر کو کمپیوٹرس میں حسابی اعمال کے انجام دینے کے لیے استعمال کیا جاتا ہے۔اب ہم معلوم کریں گے کہ اس تجربہ میں ایک عملی افزوں گر کو حسب ذیل حسابی اعمال انجام دینے کے لئے کس طرح استعمال کیا جاتا ہے۔

1. الٹا کرنا۔
2. summing amplifier جمع کرنا۔

ان تمام مذکور الصدر اعمال کے لیے عملی افزوں گر مجازی مساوات کے اصول پر کام کرتا ہے۔

علاوہ اس کے جیسا کہ شکل(9.1) میں بتلایا گیا ہے کہ باز افرائش کے ذریعہ ایک عملی افزوں گر کے وولٹیج کی افزائش (A_{vf}) (gain)کا انحصار صرف مقادمتوں Zاور Z_1 کی نسبت پر ہوتا ہے یعنی

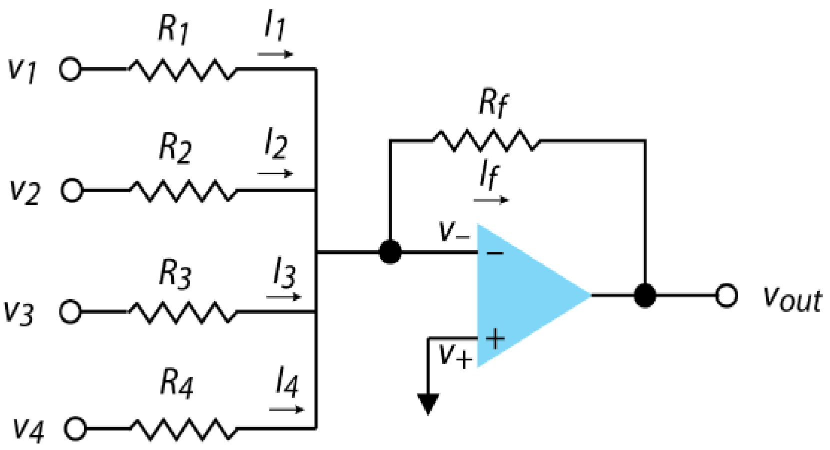
$$A_{vf} = \frac{V_v}{V_1} = -\frac{Z'}{Z} \qquad \text{------------(9.1)}$$

اس مساوات کی بنیاد پر عملی افزوں گر کو مذکورہ بالا ریاضیاتی اعمال کے انجام دینے کے لیے استعمال کیا جاتا ہے۔

1. الٹا کرنا والے کے طور پر(As inverter)

مساوات(9.1) میں اگر مقادمتیں `Z اور Z مساوی ہوں تو باز افزائش کے ذریعہ وولٹیج میں افزائش $A_{vf} = -1$ کے برابر ہوگی (یعنی $A_{vf} = -1$) اس لیے آؤٹ پٹ وولٹیج(V_0) اور ان پٹ سگنل وولٹیج (V_s) ایک دوسرے کے مساوی ہوں گے لیکن قطبیت مخالف ہوگی۔ایک مثبت ان پٹ سگنل آؤٹ پٹ سرے پر منفی سگنل میں بدل جاتا ہے۔

2. جمع کرنے والا (Summing amplifier)



عملی افزوں گر کو جمع کرنے والے افزوں گر کا برقی دور کا خاک

شکل (9.3)

$V_1, V_2, V_3 - - V_n = Signal\ Souorces$ سنگل کے مبدے

$R_1, R_2, R_3 - -R_n, R_F = resistance$ مزاحمتیں

جب ایک عملی افزوں گر کو جمع کرنے والے افزوں گر کے طور پر استعمال کیا جاتا ہے تو بر آمدی وولٹیج (V_0) بموجب شکل (9.3) متعدد ان پٹ سگنلوں کے خطی اجتماع کے مساوی ہوتا ہے۔ غیر تعاکس پذیر درآمدی کو چوں کہ ارضیہ سے جوڑ دیا گیا ہے اس لیے تعاکس پذیر درآمدی سرے پر ایک مجازی ارضیہ موجود رہتا ہے۔

$$i = \frac{V_1}{R_1} + \frac{V_2}{R_2} + - - - - \frac{V_n}{R_n} \qquad \text{----------}(9.2)$$

آؤٹ پٹ وولٹیج (V_0) ہو گا۔

$$V_0 = -i.R_f \qquad \text{----------}(9.3)$$

مساوات (9.2) اور (9.3) سے

$$V_0 = -R_f \left[\frac{V_1}{R_1} + \frac{V_2}{R_2} + - - - - \frac{V_n}{R_n}\right] \qquad \text{----------}(9.4)$$

مساوات (9.4) میں اگر

$R_1 = R_2 = - - - -= R_n = R_1$ ہو جائے تو

$$V_0 = -\frac{R_f}{R}[V_1 + V_2 + - - - - - + V_n] \qquad \text{--------}(9.5)$$

اس طرح آؤٹ پٹ وولٹیج (V_0) انفرادی سگنل وولٹیجوں کے مجموعہ کے متناسب ہوتا ہے اور اگر $R_f = R$ ہو تو آؤٹ پٹ وولٹیج ان پٹ وولٹیجوں کے جبری مجموعہ کے برابر ہوتا ہے۔

9.4 طریقہ عمل (Procedure)

A. عمل افزوں گر کو الٹانے والے کے طور پر اور پیمانہ بدلنے والے کے طور پر استعمال کرنا:

1. شکل 9.1 کے مطابق برقی دور مکمل کیجئے۔
2. 10Kohm کلواوہم کی مزاحمت کو بطور R_f سے جوڑیئے اور ڈائیل ٹائپ مزاحمت کو ترتیب دینے کے لیے 10 کلواوہم کی مزاحمت دے R_f اور R_i کی قیمت کو جدول (9.1) میں درج کیجئے۔
3. اہتزازیہ کو 1KHz کلوہرٹز کی جیبی موج کے لیے ترتیب دیجئے۔
4. ان پٹ سگنل کے حیطہ کو یہاں تک بڑھاتے جایئے کہ بغیر بگاڑ کا اعظم ترین آؤٹ پٹ سنگل پیدا ہو۔ آؤٹ پٹ سگنل کا چوٹی تا چوٹی وولٹیج (V_0) کی اہتزازیہ پیما کے ذریعہ پیمائش کیجئے۔ اسی طرح ان پٹ سگنل کا چوٹی تار، چوٹی وولٹیج (V_i) ناپ کی پیمائش کر لیجئے مشاہدات کو جدول (9.1) میں درج کیجئے۔
5. V_0 اور V_i کی نسبت سے افزائش اور اسکیلنگ فیا کٹر بھی حاصل ہوتے ہیں۔ نسبت کو جدول (9.1) میں درج کیجئے۔
6. اہتزازپیما کی مدد سے ان پٹ اور آؤٹ پٹ سگنلوں کے درمیان ہیٔت کی تبدیلی کو بھی نوٹ کیجئے۔
7. R_f کی قیمت کو 10K اوہمس پر برقرار رکھتے ہوئے ڈائیل مزاحمت R_i کو 30.0, 20.0, 10.0, 1.0, 2.5, 3.3, 5.0 کلو اوہمس کے لیے بدلتے جائے اور ہر صورت میں V_0 اور V_i کی پیمائش کیجئے۔ اسکیلنگ فیا کٹر محسوب کیجئے اور تفاوت ہیٔت کا مشاہدہ کیجئے۔ ان مشاہدات کو جدول (9.1) میں درج کیجئے۔ جدول (9.1) سے یہ دیکھا جاسکتا ہے کہ (i) اسکیلنگ فیا کٹر کا انحصار صرف مزاحمتوں R_f اور R_i کی نسبت پر ہے اور (ii) اس ترتیب میں تفاوت ہیٔت ہمیشہ 180^0 کا رہتا ہے۔

غیر تعاکس پذیر ان پٹ سرے سے سگنل وک جوڑتے ہوئے تجربہ کو دہرایئے۔ تجربی طور پر یہ ثابت کیا جاسکتا ہے کہ (i) اسکیلنگ فیا کٹر نسبت سے ایک زائد ہے یعنی $\left[\left(1 + \frac{R_f}{R_i}\right)\right]$ (ii) تفاوت ہیٔت صفر ہے۔

B. عملی افزوں گر کو جمع کرنے والے افزوں گر کے طور پر استعمال کرنا۔

1. اہتزازیہ پیما کو ڈی سی وولٹیج کی پیمائش کے لیے ترتیب دیجئے۔

2. سوئچس S_1 اور S_2 کو کھلا رکھیے۔ ان حالات کے تحت دونوں ان پٹ وولٹیجوں V_1 اور V_2 صفر ہوتے ہیں۔ اہتزازیہ پیما کی مدد سے آؤٹ پٹ وولٹیج V_0 کی پیمائش کیجئے۔ V_2 ، V_1 اور (V_0) کی قیمتوں کی جدول (9.2) میں درج کیجئے۔

3. سوئچ S_2 کھول دیجئے اور سوئچ S_1 بند کر دیجئے۔ اہتزازیہ پیما کی مدد سے وولٹیجوں V_1 ، V_2 اور V_0 کی پیمائش کیجئے۔ ان وولٹیجوں کو جدول (9.2) میں درج کیجئے۔

4. اہتزازپیما کی مدد سے وولٹیجوں V_1 اور V_0 کی قطبیت کو نوٹ کیجئے۔ مثبت قوہ کو (+) کے علامت اور منفی قوہ کو (-) علامت کے ساتھ جدول (9.2) میں درج کیجئے۔

5. سوئچ S_1 کھول دیجئے اور سوئچ S_2 بند کر دیجئے وولٹیجوں V_1 ، V_2 اور V_0 کو علی الترتیب ان کی علامتوں کے ساتھ پیمائش کیجئے اور انہیں جدول (9.2) میں درج کیجئے۔

6. دونوں سچوں S_1 اور S_2 بند کر دیجئے وولٹیجوں V_1 ، V_2 اور V_0 کو علی الترتیب ان کی علامتوں کے ساتھ پیمائش کیجئے اور انہیں جدول (9.2) میں درج کیجئے۔

7. سوئچ S_2 کھول دیجئے اور خانے کو الٹا دیجئے۔ سوئچ S_2 بند کیجئے۔ وولٹیجوں V_1 ، V_2 اور V_0 کی پیمائش کیجئے اور انہیں جدول (9.2) میں درج کیجئے۔

8. بعد ازاں سوئچ S_2 کھول دیجئے اور خانے کو دوبارہ الٹا دیجئے تب سوئچ S_2 بند کر دیجئے۔

9. مزاحمتوں R_f اور R_1 کو بالکل اس طرح برقرار رکھیے۔ ڈائیل ٹائپ مزاحمت کی مدد سے مزاحمت R_2 کی قیمت کو (5) کلواوہم تک تبدیل کر دیجئے۔ وولٹیجوں V_1 ، V_2 اور V_0 کی پیمائش کیجئے اور انہیں جدول (9.2) میں درج کیجئے۔

10. سوئچ S_2 کھول دیجئے۔ خانے کو الٹا دیجئے۔ سوئچ کو بند کر دیجئے۔ وولٹیجوں V_1 ، V_2 اور V_0 کی پیمائش کیجئے اور انہیں جدول (9.2) میں درج کیجئے۔

مزاحمت S_2 کو مستقل رکھتے ہوئے اور مزاحمتوں R_1 اور R_2 کو بدلتے ہوئے مطلوبہ برآمدی (Output) وولٹیجوں کے حاصل ہونے تک تجربہ دہرایا جاسکتا ہے۔

9.5 مشاہدہ اور تحسیب (Observations and Analysis)

مشاہدات:

جدول(9.1): عملی افزوں گر کا الٹانے والے کے طور پر اور پیمانہ بدلنے والے کے طور پر استعمال

تفاوت ہیئت درجوں میں	Gain or افزائش scaling Factor = $[V_o/V_i]$	چوٹی تا چوٹی Peak to Peak		R_i (K)	R_f (K)	سلسلہ نشان
		درآمدی وولٹیج	برآمدی وولٹیج			
				10.0	10	1.
				5.0	10	2.
				3.3	10	3.
				2.5	10	4.
				1.0	10	5.
				20.0	10	6.

جدول(9.2): عملی افزوں گر کو جمع کرنے والے افزوں گر کی طرح استعمال کرنا۔

$$R_F = \quad \dots\dots\dots\dots\dots\dots..\ K\ ohms$$
$$R_1 = \cdots \dots\dots\dots\dots\dots\dots..\ Kohms$$

برآمدی وولٹیج V_o وولٹس	درآمدی وولٹیجس		R_2 K کلواوہمس	سلسلہ نشان
	V_2 وولٹس	V_1 وولٹس		
				1.
				2.
				3.
				4.
				5.
				6.

9.6 احتیاطی تدابیر (Precautions)

ممکنہ غلطیاں و احتیاطیں:

- اس بات کو یقینی بنانے کے لیے احتیاطی تدابیر اختیار کی جانی چاہئیں کہ آپریشنل ایمپلیفائر کو پاور کی سپلائی پولرٹی میں کبھی الٹ نہ جائے۔ مثبت سپلائی پن پر ان پٹ وولٹیج منفی سپلائی پن پر ان پٹ وولٹیج سے زیادہ ہونا چاہیے۔
- بیاٹری کے دو برقیروں یعنی مثبت اور منفی کو کبھی بھی ایک ہی تار سے نہ جوڑیے۔ کیوں کہ ایسا جوڑ پاور سپلائی میں قصر دور (Short circuit) پیدا کرے گا اور اندر موجود ٹرانسفارمر کو جلا دے گا۔
- بالکل اسی طرح سے کسی بھی میٹر کے دونوں برقیروں کو ایک ہی تار سے نہ جوڑیے۔ اس سے بھی قصر دور پیدا ہوتا ہے اور میٹر کوئی مشاہدہ نہیں بتائے گا۔
- عملی افزوں گر جب تکمل گر کی طور پر استعمال کیا جاتا ہے تو ابتدائی وولٹیج (offset voltage) کو ساقط کرنا چاہئے اس کے لیے 10 کلو اوم کے قوہ پیما کو پنوں (1) (5) اور (4) کے درمیان جورنا چاہئے اور تجربہ کے آغاز سے قبل ہی اس کو مرتب کرلینا چاہئے۔
- ابتدائی وولٹیج اور میلانی رو کو ایک بڑی گنجائش والے مکثفہ (C) اور چھوٹی مزاحمت (R) کے استعمال سے بہت کم کیا جاسکتا ہے۔

متبادل اشیاء:

- دوہری پاور سپلائی، آئی سی قاعدہ (IC base) وغیرہ کے لیے وہی متبادل آلات کو استعمال کرنا ہوگا۔
- اس تجربہ میں بیان کردہ تمام حسابی اعمال کو انجام دینے کے لیے دونوں یعنی ڈی سی وولٹیجوں اور اہتزازیہ سے پیدا کردہ مربع موجوں استعمال کیا جاسکتا ہے۔
- اگر ڈائیل ٹائپ مزاحمت کا صندوق ہم دست نہ ہو سکے تو ڈاٹ کنجی والا مزاحمت کا صندوق یا پھر 5٪ قوت برداشت (tolerance) والی کاربن کی مزاحمت کو استعمال کیجئے۔
- R_f, R_i, R_1, R_2, C_1 اور C_2 کی قیمتیں جو اس تجربہ میں دی گئی ہیں وہ صرف نموتا ایسے متعین اجتماعات کو انتخاب کرنا چاہئے۔ لیکن سب سے اہم بات یہ ہے کہ ان تمام قیمتوں کو تجربہ میں بیان کردہ شرائط اور نسبتوں کو کرنا چاہئے۔

9.7 روزمرہ زندگی میں اس تجربے کی اہمیت (Significant of Experiment in Domestic Life)

- تمام تمثیلی (analog) نظاموں میں عملی افزوں گر ایک اہم حصہ ادا کرتا ہے۔

- عملی افزوں گر کو بطور (invertor) کے استعمال کیا جاتا ہے۔ ایسے دو ہم سلسلہ جوڑے ہوئے (invertors) کے آؤٹ پٹس مقدار میں مساوی اور ہیئت میں مخالف ہوتے ہیں۔ ایسے نظام کو (paraphrase) افزوں گر کہا جاتا ہے۔
- عملی افزوں گر جب پیمانے کو بدلنے والے کے طور پر استعمال کرتے ہیں تو مزاحمتوں R_f اور R_i کی موزوں قیمتوں کے انتخاب سے آؤٹ پٹ سگنل کی مقدار میں مطلوبہ قیمت تک اضافہ کیا جاسکتا ہے۔
- مناسب قیمتوں کے مکثفوں اور مزاحمتوں کے استعمال سے (output)، سگنل اور (Input) سگنل کے درمیان، صفر درجہ سے 360^o درجہ کے وقفے میں تفاوت ہیئت حاصل کیا جاسکتا ہے۔
- عملی افزوں گر جمع کرنے والے افزوں گر کے طور پر بھی استعمال کیا جاسکتا ہے اس صورت میں یہ افزوں گر متعدد انفرادی ان پٹ سگنلوں کے خطی اجتماع کو بطور (Output) وولٹیج کے پیدا کرتا ہے۔ تعاکس پذیر ان پٹ پر چوں کہ مجازی ارضیہ بن جاتی ہے اس لیے مختلف ان پٹ سگنلوں کے مبداؤں کے درمیان باہمی عمل اقل ترین ہو جاتا ہے۔

9.8 تجربی نتائج (Experimental Results)

نتائج:

....

9.9 کلیدی الفاظ (Key Words)

➢ **آپریشنل ایمپلیفائر:** ایک آپریشنل ایمپلیفائر op-amp ایک مربوط سرکٹ IC ہے جو دو ان پٹ کے درمیان وولٹیج کے فرق کو بڑھاتا ہے۔۔

اپنی معلومات کی جانچ کیجیے (Check your Information Questions)

1. عملی افزوں گر سے جو مختلف حسابی اعمال کیے جاتے ہیں انہیں بیان کیجیے؟

....

....

....

2. Invertor کیا ہوتا ہے؟

....

....

....

3. ایک عملی افزوں گر کو جمع کرنے والے افزوں گر کے طور پر کس طرح استعمال کیا جاتا ہے؟

....

....

....

4. جمع کرنے والے افزوں گر میں مجازہ ارضیہ کیا فائدہ ہے؟

....

....

5. ایک عملی افزوں گر کا (input) سگنل ڈی سی وولٹیج ہو تو (output) پر حاصل ہونے والی موج کی شکل کیسی ہوتی ہے؟

....

....

6. پیمانہ تبدیل کرنے والا (scale changer) کیا ہوتا ہے؟

....

....

اکائی (B)9۔ سادہ حسابی اعمال کے لیے عملی افزوں گر

(Op-Amplifier for Simple Mathematical Operations)

اکائی کے اجزا

9.0 تمہید

9.1 مقاصد

9.2 آلات

9.2.1 تشریح آلات

9.3 نظریہ

9.4 طریقہ عمل

9.5 مشاہدہ اور تحسیب

9.6 احتیاطی تدابیر

9.7 روزمرہ زندگی میں اس تجربے کی اہمیت

9.8 تجربی نتائج

9.9 کلیدی الفاظ

9.0 تمہید (Introduction)

op amp ایک قسم کا تفریق یمپلیفائر ہے۔ تفریق یمپلیفائر کی دیگر اقسام میں مکمل طور پر تفریق یمپلیفائر شامل ہیں (ایک op amp جس میں واحد اختتامی آؤٹ پٹ کے بجائے تفریق ہے)، آلہ سازی یمپلیفائر (عام طور پر تین op amps سے بنایا جاتا ہے)، تنہائی یمپلیفائر (ان پٹ اور آؤٹ پٹ کے درمیان galvanic تنہائی کے ساتھ)، اور منفی فیڈ بیک یمپلیفائر (عام طور پر ایک یا ایک سے زیادہ op amps اور ایک مزاحمتی فیڈ بیک نیٹ ورک سے بنایا جاتا ہے)۔

ینالاگ سرکٹس میں ایک بلڈنگ بلاک کے طور پر op amp کی مقبولیت اس کی استعداد کی وجہ سے ہے۔ منفی تاثرات کا استعمال کرتے ہوئے، op-amp سرکٹ کی خصوصیات، اس کا فائدہ، ان پٹ اور آؤٹ پٹ مائباداء، بینڈوتھ وغیرہ کا تعین بیرونی اجزا سے کیا جاتا ہے اور اس کا درجہ حرارت کے گتانکوں یا op amp میں ہی انجینئرنگ رواداری پر بہت کم انحصار ہوتا ہے۔

9.1 مقاصد (Objectives)

اس تجربہ میں ہم:

ایک عملی افزوں گر سے

a. تکمل عملی افزوں کو محسوب کرنا۔

b. تفرق عملی افزوں کو محسوب کرنا۔

9.2 آلات (Apparatus)

دوہری پاور سپلائی (15-0-15V DC)، آئی سی 741 عملی افزوں گر معہ قاعدہ، ڈآئیل ٹائپ مزاحمت کا ڈبہ (100 to 1000 اوہمس)۔

- مزاحمتیں (0.5W)۔

10K	:	تین عدد
100K	:	ایک عدد
1M	:	دو عدد
270	:	ایک عدد

- مکثفے

4µF	:	مائیکروفراڈ ایک عدد
0.1µF	:	مائیکروفراڈ ایک عدد
0.0027µF	:	مائیکروفراڈ ایک عدد

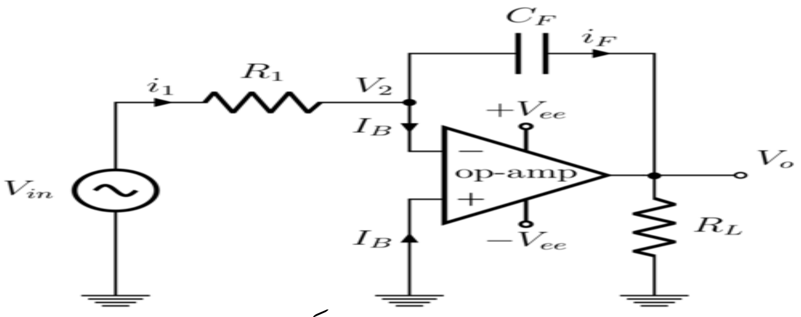
- بیاٹری سلس (1.5V) معہ ہولڈرس : دو عدد

▪ قوہ پیما 10Kohm : دو عدد

9.2.1 تشریح آلات (Apparatus Explanation)

تجربہ کے لئے آلات کی تفصیل:

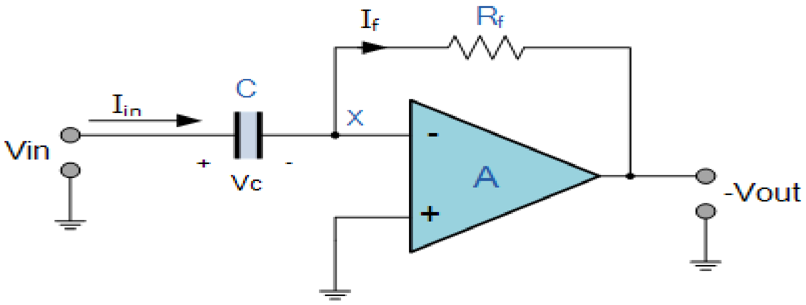
i. عملی افزوں گر کو تکمل



شکل (9.1): عملی افزوں گر کو تکملی برقی دور کا خاکہ

$R = 100$ Kilo ohms کلو اوہم $C = 4/LF$ مائیکرو فراڈ

ii. عملی افزوں گر کو تفرق کرنے والا



شکل (9.2): عملی افزوں گر کو تفرقی برقی دور کا خاکہ

9.3 نظریہ (Theory)

تکمل کرنے والا (Integrator):

مشابہ سگنلوں(analog signals)کو پیدا کرنے کے لیے عملی افزوں گر کو تکمل کرنے والے(Integrator)طور پر استعمال کیا جاتا ہے۔

بموجب شکل 9.1ایک عملی افزوں گر کو حسابی تکملے حل کرنے کے لیے بھی استعمال کیا جاسکتا ہے جس کے لیے مزاحمت(R)کو بطور مقادمت(Z)اور مکثفے(C)کو بطور مقادمت Z' رکھنا ہو گا۔

ایک آر سی(RC)دور میں مکثفے کے گرد کا وولٹیج تکملی بر آمدی وولٹیج کہلاتا ہے۔اس بر آمدی وولٹیج میں وقت کے ساتھ تدریجی طور پر اضافہ ہوتا جاتا ہے اور یہ ایک اعظم قیمت اختیار کرلیتا ہے اس دور میں(R)اور(C)کی قیمتوں کا انتخاب کچھ اس طرح کیا جاتا ہے کہ وقت کا مستقل متوسط(Medium)یا طویل ہو۔

آؤٹ پٹ سرے اور خاکس پذیر درآمدی سرے کے درمیان جوڑا گیا مکثفہ تکمل کرنے والے(Integrator)کے طور پر کام کرتا ہے۔ایک مربع موج(Square wave)کو درآمدی سگنل کے طور پر استعمال کیا جاتا ہے۔

تعاکس پذیر ان پٹ سرے پر رد ہو گی۔

$$i = {V_i}/_{R} \qquad \text{-----------}(9.1)$$

آؤٹ پٹ وولٹیج (V_0) فرن(Q)اور گنجائش(C)میں پائی جانے والی نسبت کے برابر ہوتا ہے یعنی

$$V_0 = -Q/C \qquad \text{-----------}(9.2)$$

لیکن بھرن(Q)ہوتا ہے۔

$$Q = \int_0^t i.dt \qquad \text{------------}(9.3)$$

مساوات(9.3)میں مساوات(9.2)سے حاصل کردہ(i)کی قیمت درج کرنے سے ہمیں حاصل ہوتا ہے۔

$$Q = \int_0^t [V_i/R].dt$$

مساوات(9.3)میں مساوات(9.1)سے حاصل کردہ(Q)کی قیمت درج کرنے سے ہمیں حاصل ہوتا ہے۔

$$V_0 = -\frac{I}{C}\int_0^t [V_i/R].dt$$

مزاحمت(R)بھی چوں کہ ایک مستقل ہے اس لیے

$$V_0 = \frac{1}{RC}\int_0^t V_i.dt \qquad \text{---------}(9.4)$$

مساوات(9.4)سے یہ ظاہر ہے کہ آؤٹ پٹ وولٹیج (V_0) ان پٹ وولٹیج (V_i) کے تکملے کے متناسب ہے۔

اگر ان پٹ وولٹیج ایک مستقل(DC)وولٹیج ہو تو آؤٹ پٹ وولٹیج ہوتا ہے۔

$$V_0 = -Vt/RC \qquad \text{---------}(9.5)$$

وقت کے ساتھ ساتھ آؤٹ پٹ وولٹیج میں اضافہ ہوتا ہے اور یہ ایک اعظم قیمت حاصل کرلیتا ہے۔اگر درآمدی وولٹیج منفی ہوتو برآمدی وولٹیج مثبت ہوتا ہے وقت کے ساتھ بڑھتے ہوئے ایک اعظم قیمت کرلیتا ہے۔اگر درآمدی وولٹیج مثبت ہوتو برآمدی وولٹیج منفی ہوتا ہے اور وقت کے ساتھ گھٹتے ہوئے ایک اقل قیمت اختیار کرلیتا ہے۔

تفرق کرنے والا(Differentiator):

آر سی(RC)دور میں(R)کے گرد کے وولٹیج کو تفرقی آؤٹ پٹ وولٹیج کہا جاتا ہے۔ تفرقایا گیا(differentiated)برآمدی وولٹیج، عائد کردہ وولٹیج کے ساتھ آنی طور پر(instantaneously)بدلتا رہتا ہے۔بخلاف اس کے تکملائے(integrated)، برآمدی وولٹیج کی صورت میں تبدیلی وقت کے ایک خاص وقفے میں وقوع پذیر ہوتی ہے۔ تفرقائے دور میں وقت کا مستقل(time constant)مختصر ہوتا ہے۔اس لیے باریک میخیں(spikes)پیدا ہوتی ہیں۔

جیسا کہ شکل9.2میں دکھایا گیا ہے کہ مقادمت(Z)کے طور پر ایک مکثفہ(C)کو اور مقادمت 'Zکے طور پر ایک مزاحمت(R)کا استعمال کیا گیا ہے ان پٹ سگنل کو مکثفہ(C)کے ذریعہ تعاکس پذیر ان پٹ سرے پر عائد کیا گیا ہے۔ آؤٹ پٹ سرے اور تعاکس پذیر ان پٹ سرے کے درمیان جوڑی ہوئی مزاحمت(R)سے تفرق کے عمل کی انجام دہی ہوتی ہے۔

مکثفہ(C)میں جمع شدہ بھرن(Q)ہوتا ہے۔

$$Q = CV_1$$

$$\frac{dQ}{dt} = C.\frac{dV_1}{dt}$$

لیکن dQ/dtسے رو۔۔۔حاصل ہوتی ہے اس لیے

$$i = C\frac{dV_1}{dt} \qquad (9.6)$$

آؤٹ پٹ وولٹیج V_0ہوتا ہے۔

$$V_0 = -R.i \qquad (9.7)$$

مساوات(9.6)سے(i)کی قیمت کو مساوات(9.7)میں درج کرنے سے ہمیں حاصل ہوتا ہے۔

$$V_0 = -RC.\frac{dV_1}{dt} \qquad (9.8)$$

مساوات(9.8)سے یہ صاف ظاہر ہے کہ برآمدی وولٹیج (V_0) ان پٹ وولٹیج کے تفرقی سر بلحاظ وقت (time derivative)کے متناسب ہوتا ہے۔اس کے علاوہ تفرقائے گئے اوٹ پٹ وولٹیج کی مقدار ان پٹ سگنل کے تعدد کے ساتھ خطی طور پر

بڑھتے جاتی ہے اگر ان پٹ سگنل اونچے تعدد کے شور (nois) کے سگنل پر مشتمل ہو تو آؤٹ پٹ ورن میں شور کی مقدار بہت زیادہ ہو جاتی ہے جو خود سگنل کو بھی چھپا لے سکتی ہے۔

اس اثر کو گھٹانے کے لیے حسب ذیل تعدار کی تدابیر اختیار کیے جاتے ہیں۔

اونچے تعدد افزائش کو کم کرنے کے لیے ایک چھوٹی مزاحمت (R_2) مکثفہ (C_1) کے ساتھ ہم سلسلہ جوڑی جاتی ہے۔

9.4 طریقہ عمل (Procedure)

1. بموجب شکل 9.1 دور کو مکمل کیجئے۔
2. اہتزازپیما کو ڈی سی (DC) وولٹیجوں کی پیمائش کے لئے مرتب کرلیجئے۔
3. سوئچ (S) کو بند کرتے ہوئے اور عملی افزوں گر کے دونوں ان پٹ سروں کا تعلق ارضیہ سے کرتے ہوئے آؤٹ پٹ کا بتدائی وولٹیج (output offset voltage) کی پیمائش کیجئے ایک 10K کلو اوہم کے قوہ پیما کو پٹوں ماؤں ایک اور پانچ کے درمیان جوڑتے ہوئے اس کے وائپر کو پن نمبر (4) سے ملحق کرتے ہوئے آؤٹ پٹ وولٹیج کو صفر ہونے تک اس کو ترتیب دیتے ہوئے ابتدائی وولٹیج کو ساقط کر دیجئے۔
4. تعاکس پذیر ان پٹ پر (0.2) وولٹس کے ڈی سی کو عائد کیجئے۔
5. سوئچ (S) کھول دیجئے۔ اہتزازپیما کے چار خانے (graticule) پر آپ دیکھیں گے کہ برآمدی وولٹیج آہستگی کے ساتھ صفر سے ایک اعظم ترین قیمت تک بڑھتا ہے۔ انتصابی افزوں گر کی افزائش (gain) کو ترتیب دیجئے اور ہر پانچ سکنڈس کے وقف سے برآمدی وولٹیج کی پیمائش کیجئے اور قیمتوں کو جدول 9.1 میں درج کیجئے۔
6. وقت کو محور -x پر اور آؤٹ پٹ وولٹیج (V_0) کو محور $y-$ پر لیے ہوئے وقت وولٹیج میں ایک ترمیم کھینچے ترسیم ایک مائلہ (ramp) ہے۔ اعظم ترین آؤٹ پٹ وولٹیج اور ان پٹ وولٹیج کے مابین کی نسبت سے عملی افزوں گر کی افزائش (A)(gain) حاصل ہوتی ہے۔
7. بڑی قیمت کے مکثفے ($C = 10\mu F$) کے ساتھ تجربہ کو دہرائیے۔ اب وولٹیج میں اضافہ بہت آہستہ آہستہ ہو گا۔ ایک دیے گئے ان پٹ وولٹیج (V_i) افزائش (A)، آؤٹ پٹ وولٹیج کو اعظم ترین قیمت تک پہونچنے کے لیے درکار وقت (t) اور مزاحمت (R) سے مکثفے کی گنجائش (C) کی قیمت حسب ذیل مساوات سے معلوم کی جاتی ہے۔

$$C = \frac{\int_0^t V_i . dt}{A . R . V_i}$$

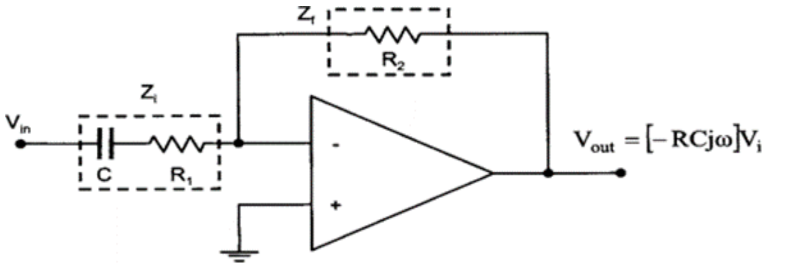
8. تجربہ کو صرف ڈی سی وولٹیج سے بلکہ مربع موج کے وولٹیج کے ساتھ بھی انجام دیا جاسکتا ہے۔ اگر ان پٹ سگنل ایک مربع موج ہے تو آؤٹ پٹ سگنل مثال ہوتا ہے۔

9. بموجب شکل 9.1 صرف آر سی (R.C) جال کے ساتھ تکمل کرنے والے کے لیے درکار برقی دور کو مکمل کر لیجئے۔ ہر پانچ سکنڈ کے وقفہ سے آؤٹ پٹ وولٹیج (V_0) کی پیمائش کیجئے اور وقت وولٹیج گراف کھینچئے۔ شکل کا یہ دوسرا دور منفعل تکمل گر (passive integrator) کے دور سے جانا جاتا ہے۔ اگر چہ کہ یہ بطور تکمل گر کے کام کرتا ہے۔ اس دور کا نمایاں اور اہم فرق حسب ذیل ہے۔

دوسرے دور میں چارجنگ رو (charging current) میں وقت کے لحاظ سے زوال آتا ہے۔ اس طرح آؤٹ پٹ موج کی شکل مثلثی نہیں ہوتی۔ اس کی بجائے یہ ایسی دکھائی دیتی ہے کہ اس میں وقت کے لحاظ قوت نمائی طور پر زوال واقع ہو رہا ہے۔

بخلاف اس کے شکل 9.1 کے مطابق عامل تکمل گر (active integrator) کے پہلے دور میں چارجنگ رو، وقت کے لحاظ سے مستقل رہتی ہے اس طرح اوٹ پٹ مکمل مثلثی موج پر مشتمل ہوگا۔ عملی افزوں گر کی موجودگی کی وجہ سے چارجنگ رو مستقل رہتی ہے اور یہی ایک نمایاں اور اہم فرق ہے۔

عملی افزوں گر کو ایک تفرقی کرنے والے کے طور پر:



شکل (9.3): عملی افزوں گر کو تفرقی برقی دور کا خاکہ

$R_1 = 10\ kilo\ ohm$	10 کلواوم
$C_1 = 0.1\mu F$	مائیکروفیراڈ
$R_2 = 270\ ohms$	270 اوہمس
$C_2 = 0.0002\mu$	مائیکروفیراڈ
$R_3 = 10\ kilo$	10 کلواوہمس

1. دور کو بمطابق شکل 9.3 مکمل کیجئے۔

2. R_1, R_2, C_1 اور C_2 کی ایسی قیمتیں منتخب کی جائیں کہ مساوات $R_2C_1 = R_1C_2$ کی شرط تکمیل ہو جائے۔

3. اہتزاز پیما کی مدد سے بر آمدی موج کی شکل ملاحظہ فرمایئے۔ Input سگنل کے تعدد میں بتدریج اضافہ کرتے جایے یہاں تک کے آؤٹ پٹ پر بموجب شکل 9.3 باریک میخیس (spikes) بن جائیں۔ ان باریک میخوں کا تعلق تفرقی آؤٹ پٹ سے ہوتا ہے۔ اہتزاز پیما کی مدد سے ان میخوں کے تعدد کی تخمین کیجئے (ان میخوں کا تعدد وہی ہوتا ہے جو کہ اتہزازیہ سے نکلنے والی موجوں کا ہے)۔

4. ذیل کے فارمولے سے ان تفرقائے ہوئے میخوں کا تعدد محسوب کیا جاسکتا ہے۔

$$f = 1/(2\pi R_2C_1) \qquad \text{---------}(9.9)$$

لیکن اوپر کے تعدد (f) $(1/10)$ th کے لیے بھی ایسی باریک میخیں بنتی ہیں۔

9.5 مشاہدہ اور تحسیب (Observations and Analysis)

مشاہدات:

جدول (9.1): عملی افزوں گر کو تکمل کرنے والے کے طور پر:

درآمدی وولٹیج =0.2V ڈی سی، مزاحمت R=100Kohm کلواوہمس اور گنجائش C=4 مائیکروفراڈ

تفاوت ہئیت درجوں میں	بر آمدی وولٹیج V_o وولٹس میں	وقت (T) سکنڈس میں	سلسلہ نشان
		0	1.
		5	2.
		10	3.
		15	4.
		20	5.
		25	6.

جدول(9.2): عملی افزوں گر کو تفرق کرنے والے کے طور پر:

درآمدی وولٹیج=0.2V ڈی سی، مزاحمت R=100Kohm کلواوہمس اور گنجائش C=4 مائیکروفراڈ

سلسلہ نشان	وقت(T) سکنڈس میں	برآمدی وولٹیج V_o وولٹس میں	تفاوت ہئیت درجوں میں
1.	0		
2.	5		
3.	10		
4.	15		
5.	20		
6.	25		
7.	30		

9.6 احتیاطی تدابیر (Precautions)

ممکنہ غلطیاں و احتیاطیں:

- اس بات کو یقینی بنانے کے لیے احتیاطی تدابیر اختیار کی جانی چاہئیں کہ آپریشنل ایمپلیفائر کو پاور کی سپلائی پولرٹی میں کبھی الٹ نہ جائے۔ مثبت سپلائی پن پر ان پٹ وولٹیج منفی سپلائی پن پر ان پٹ وولٹیج سے زیادہ ہونا چاہیے۔
- بیاٹری کے دو برقیروں یعنی مثبت اور منفی کو کبھی بھی ایک ہی تار سے نہ جوڑیے۔ کیوں کہ ایسا جوڑ پاور سپلائی میں قصر دور (Short circuit) پیدا کرے گا اور اندر موجود ٹرانسفارمر کو جلادے گا۔
- بالکل اسی طرح سے کسی بھی میٹر کے دونوں برقیروں کو ایک ہی تار سے نہ جوڑیے۔ اس سے بھی قصر دور پیدا ہوتا ہے اور میٹر کوئی مشاہدہ نہیں بتائے گا۔
- عملی افزوں گر جب تکمل گر کی طور پر استعمال کیا جاتا ہے تو ابتدائی وولٹیج (offset voltage) کو ساقط کرنا چاہئے اس کے لیے 10 کلواوم کے قوہ پیما کو پنوں (1)(5) اور (4) کے درمیان جورنا چاہئے اور تجربہ کے آغاز سے قبل ہی اس کو مرتب کرلینا چاہئے۔

- ابتدائی وولٹیج اور میلانی رو کو ایک بڑی گنجائش والے مکثفہ (C) اور چھوٹی مزاحمت (R) کے استعمال سے بہت کم کیا جاسکتا ہے۔

متبادل اشیاء:

- دوہری پاور سپلائی، آئی سی قاعدہ (IC base) وغیرہ کے لیے وہی متبادل آلات کو استعمال کرنا ہوگا۔ تجربہ نمبر (13) میں بیان کیئے گئے۔
- اس تجربہ میں بیان کردہ تمام حسابی اعمال کو انجام دینے کے لیے دونوں یعنی ڈی سی وولٹیجوں اور اہتزازیہ سے پیدا کردہ مربع موجوں استعمال کیا جاسکتا ہے۔
- اگر ڈآئیل ٹائپ مزاحمت کا صندوق ہم دست نہ ہوسکے تو ڈاٹ کنجی والا مزاحمت کا صندوق یا پھر 5% قوت برداشت (tolerance) والی کاربن کی مزاحمت کو استعمال کیجئے۔
- R_f, R_i, R_1, R_2, C_1 اور C_2 کی قیمتیں جو اس تجربہ میں دی گئی ہیں وہ صرف نموتا ایسے متعین اجتماعات کو انتخاب کرنا چاہئے۔ لیکن سب سے اہم بات یہ ہے کہ ان تمام قیمتوں کو تجربہ میں بیان کردہ شرائط اور نسبتوں کو کرنا چاہئے۔

9.7 روزمرہ زندگی میں اس تجربے کی اہمیت (Significant of Experiment in Domestic Life)

- تمام تمثیلی (analog) نظاموں میں عملی افزوں گر ایک اہم حصہ ادا کرتا ہے۔
- عملی افزوں گر کو بطور (invertor) کے استعمال کیا جاتا ہے۔ ایسے دو ہم سلسلہ جوڑے ہوئے (invertors) کے آؤٹ پٹس مقدار میں مساوی اور ہیئت میں مخالف ہوتے ہیں۔ ایسے نظام کو (paraphrase) افزوں گر کہا جاتا ہے۔
- عملی افزوں گر جب پیمانے کو بدلنے والے کے طور پر استعمال کرتے ہیں تو مزاحمتوں R_f اور R_i کی موزوں قیمتوں کے انتخاب سے آؤٹ پٹ سگنل کی مقدار میں مطلوبہ قیمت تک اضافہ کیا جاسکتا ہے۔
- مناسب قیمتوں کے مکثفوں اور مزاحمتوں کے استعمال سے (output)، سگنل اور (Input) سگنل کے درمیان، صفر درجہ سے 360^{o} درجہ کے وقفے میں تفاوت ہیئت حاصل کیا جاسکتا ہے۔

9.8 تجربی نتائج (Experimental Results)

نتائج:

....

9.9 کلیدی الفاظ (Key Words)

- **op-amp:** ایک آپریشنل ایمپلیفائر op-amp ایک مربوط سرکٹ IC ہے جو دو ان پٹ کے درمیان وولٹیج کے فرق کو بڑھاتا ہے۔

اپنی معلومات کی جانچ کیجئے (Check your Information Questions)

1. ایک تکمل کرنے والے (integrator) میں (Output) اور (Input) سگنلوں کے درمیان کیا تعلق ہوتا ہے؟

....

2. ایک تفرق کرنے والے (differentiator) میں (Output) اور (Input) سگنلوں کے مقداروں میں کیا تعلق ہوتا ہے؟

....

3. ایک عملی افزوں گر کو جمع کرنے والے افزوں گر کے طور پر کس طرح استعمال کیا جاتا ہے؟

....

4. ایک عملی افزوں گر تکمل گر میں میلانی رو اور ابتدائی وولٹیج کی وجہ سے پیدا ہونے والے غلطیوں کا تدارک کس طرح کیا جاتا ہے؟

....

5. ایک کمپیوٹر میں تفرقی مساوات کو حل کرنے کے لیے افزوں گر کو کتنے طریقوں سے استعمال کیا جاتا ہے؟

....

....

6. ایک آر سی (RC) دور میں ان پٹ سگنل کے مقابلے میں؟

    i. تکملائے آوٹ پٹ امواج

    ii. تفرقائے آوٹ پٹ امواج

اکائی 10۔ وین برج آسکیلیٹر

(Wien Bridge Oscillator)

اکائی کے اجزا

10.0 تمہید
10.1 مقاصد
10.2 آلات
10.2.1 تشریح آلات
10.3 نظریہ
10.4 طریقہ عمل
10.5 مشاہدہ اور تحسیب
10.6 احتیاطی تدابیر
10.7 روزمرہ زندگی میں اس تجربے کی اہمیت
10.8 تجربی نتائج
10.9 کلیدی الفاظ

10.0 تمہید (Introduction)

ٹمپریچر ٹرانسڈیوسرز تھرمو عنصر یا ریزسٹر کے ذریعے ماحولیاتی یا سطح کے درجہ حرارت کو برقی سگنل میں تبدیل کرسکتے ہیں۔ کنٹرول ڈیوائس سے منسلک ایک درجہ حرارت ٹرانسڈیوسر کسی عمل کو کنٹرول کرسکتا ہے۔ درجہ حرارت ٹرانسڈیوسرز اکثر HVAC اور بلڈنگ آٹومیشن سسٹم میں استعمال ہوتے ہیں، جہاں وہ حرارتی، کولنگ اور وینٹی لیشن سسٹم کو کنٹرول کرنے کے لیے درجہ حرارت اور نمی کی پیمائش کرتے ہیں۔ حرارت کی براہ راست پیمائش نہیں کی جاسکتی ہے لیکن پیمائش کے آلے پر درجہ حرارت کی تبدیلی کے اثرات کا مشاہدہ

کر کے اس کی پیمائش کی جاسکتی ہے۔ تجارتی درجہ حرارت کے کنٹرول میں تین قسم کے سینسر استعمال کیے جاتے ہیں: تھرمسٹر، تھرموکوپل، اور مزاحمتی تھرمل ڈیوائسز (RTDs) ۔ درجہ حرارت ٹرانسڈیوسر کا استعمال ہوا کے درجہ حرارت کی پیمائش کرنے کے لیے کیا جاتا ہے تاکہ کئی کنٹرول سسٹمز جیسے ایئر کنڈیشننگ، ہیٹنگ، وینٹیلیشن وغیرہ کے درجہ حرارت کو کنٹرول کیا جاسکے۔

10.1 مقاصد (Objectives)

اس تجربے میں ہم:

آپریشنل ایمپلیفائر 741 کا استعمال کرتے ہوئے وین برج آسکیلیٹر بنانا۔ دولن کی فریکوئنسی کی پیمائش اور نظریاتی قدر سے اس کا موازنہ کرنا۔

10.2 آلات (Apparatus)

- آپریشنل ایمپلیفائر 741، CRO،
- دو متغیر کپیسیٹرز (C_1,C_2)،
- تین متغیر نان انڈکٹیو ریزسٹرز R_1, R_2 اور R_3
- ایک فکسڈ ریزسٹر،
- دو پاور سپلائیز اور کنیکٹنگ ٹرمینلز۔

10.2.1 تشریح آلات (Apparatus Explanation)

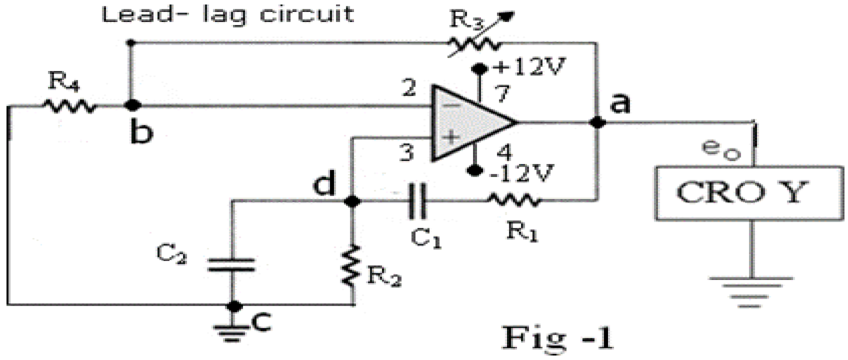


Fig -1

شکل (10.1)

OR

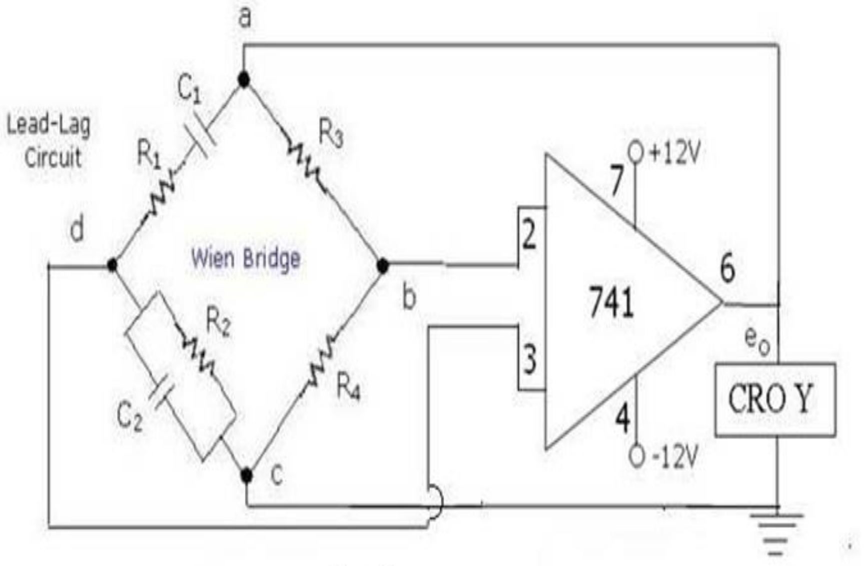


Fig-2

شکل (10.2)

Fig-1and 2 Wien bridge oscillator کا سرکٹ ہے (کیونکہ یہ دونوں سرکٹس ایک جیسے ہیں)۔ ایک ریزسٹر R_4 زمین سے آپریشنل ایمپلیفائر کے الٹنے والے ٹرمینل 2 سے جڑا ہوا ہے۔ اسی طرح ایک مزاحمتی R_2 اور ایک capacitor C_2 کا ایک متوازی امتزاج زمین سے آپریشنل ایمپلیفائر کے نان انورٹنگ ٹرمینل 3 سے جڑا ہوا ہے۔ ایمپلیفائر کے آؤٹ پٹ ٹرمینل 6 کو ایک متغیر ریزسٹر R_3 کے ذریعے الٹنے والے ٹرمینل 2 کو واپس دیا جاتا ہے۔ ایک مزاحمتی R_1 اور ایک مکثوفہ C_1 کا ایک سلسلہ مجموعہ نان انورٹنگ ٹرمینل 3 اور آپریشنل ایمپلیفائر کے آؤٹ پٹ کے درمیان جڑا ہوا ہے۔ آؤٹ پٹ ویو فارم کا مشاہدہ کرنے کے لیے، آؤٹ پٹ ٹرمینل 6 CRO Y- پلیٹس فیز ٹرمینل سے منسلک ہے اور CRO کا دوسرا ٹرمینل گراؤنڈ ہے۔ آپشن کے ٹرمینلز 7 اور 4۔ amp ڈی سی پاور سپلائیز کے + 12 V اور - 12 V سے الگ الگ منسلک ہیں۔

10.3 نظریہ (Theory)

اے۔ سی برج میں استعمال ہونے والی مقادمتوں کی مختلف اقسام

i. **خالص مزاحمت (R):**

ایک مقادمت کے طور پر ایک غیر امالی (non inductive) خالص مزاحمت ہی کو استعمال کیا جاتا ہے۔ متبادل رو (AC) اور راست رو (DC) کے بہاؤ کے لیے ایک ایسی مزاحمت کے رویے میں ایک فرق پایا جاتا ہے۔ راست رو مزاحمت کی ساری تراش عمودی پر یکساں طور پر منقسم رہتی ہے۔ لیکن متبادل رو، مزاحمت کی جملہ تراش عمودی میں سے گزرنے کی بجائے مزاحمت کی صرف اوپری سطح ہی سے گزرنے کی کوشش کرتی ہے۔ اس رجحان کو سطحی اثر (skin effect) کہا جاتا ہے۔ جیسے جیسے عائد کردہ وولٹیج کے تعداد میں اضافہ ہوتا ہے۔ سطحی اثر بھی بڑھتا جاتا ہے۔ سطحی اثر کی وجہ سے مزاحمت میں اضافہ ہوتا ہے۔

لچھے کی تار کو مخالف سمت میں لپیٹنے سے ذاتی امالیت (self inductance) ساقط ہو جاتی ہے۔ اس قسم کی مزاحمت غیر امالی مزاحمت کہلاتی ہے۔

ii. امالیت (Inductance):

ایک امالیت دراصل تار کے چند چکروں پر مشتمل ایک دائروی لچھا ہوتی ہے۔ یہ ایک قلیل اوہمی مزاحمت رکھتی ہے۔ متبادل رو کے بہاؤ پر ایک امالیت اپنی اوہمی قیمت (ohmic value) سے زیادہ مزاحمت ڈالتی ہے۔ یہ لچھے کی ذاتی امالیت کی وجہ سے ہوتا ہے۔

ذاتی امالیت کے باعث لچھے میں ایک امالہ شدہ ق۔م۔ب (emf) پیدا ہوتا ہے۔ یہ امالہ شدہ ق۔م۔ب۔ عائد کردہ وولٹیج کی مخالفت کرتا ہے۔ اس طرح امالیت کو امالی متعاملیت (inductive reactance) کہا جاتا ہے۔ امالی متعاملیت (X_L) کا انحصار لچھے کی ذاتی امالیت (L) اور عائد کردہ وولٹیج کے تعدد (frequency) پر ہوتا ہے۔

$$X_L = 2\pi f L$$

لچھے کہ گرد وولٹیج اسے گزرنے والی رو (current) ہیئتی زاویہ میں 90° آگے رہتا ہے۔ امالی متعاملیت (X_L) کی مقدار اور ہیئتی زاویہ کو $j\omega L$ سے تعبیر کیا جاتا ہے۔ یہاں آپریٹر (operator) j، +90° کو تعبیر کرتا ہے۔ ω زاوی تعدد (angular frequency) ہے۔ ج $2\pi f L$ کے مساوی ہوتا ہے۔

iii. مکثفہ (Capacitance or Condenser):

ایک مکثفے پر مشتمل برقی دور سے اگر ایک برقی رو (I) وقت کے وقفے (dt) کے لیے گزرتی ہے تو مکثفے کی ایک پلیٹ برقیی بھرن (dQ) حاصل کرلیتی ہے جو رو اور وقت کے وقفے کے حاصل ضرب کے مساوی ہوتی ہے۔ وقت کے اس وقفی کے دوران مکثفے کی دوسری بلیٹ بھی بھرن حاصل کرلیتی ہے جو اس مقدار کے برابر ہوتی ہے۔۔

دور پر عائد کردہ متبادل وولٹیج (V) کو حسب ذیل طور پر لکھا جاسکتا ہے۔

$$V = V_a e^{j\omega t} \qquad \text{---------}(10.1)$$

اوپر کی مساوات میں V_a اعظم وولٹیج ہے ۔ V آنی (instantaneous) وولٹیج اور ω زاوی تعدد ہے۔ اوپر کی مساوات کا تفرقانے سے حاصل ہوتا ہے۔

$$\frac{dV}{dt} = j\omega V_a e^{j\omega t}$$

$$\frac{dV}{dt} = j\omega V \qquad \text{-------(10.2)}$$

فرض کیجئے کہ مکثفے کی گنجائش (Capacitance) "C" ہے اور اس کی حاصل کردہ بھرن "dQ" ہے۔ تب اس کی دو پلیٹوں کے درمیانی تفاوت قوہ (potential difference) کو یوں ظاہر کیا جاسکتا ہے۔

$$dV = \frac{dQ}{C} \qquad \text{--------(10.3)}$$

لیکن

$$dQ = I.dt$$

اس لیے

$$dV = \frac{I.dt}{C}$$

$$\frac{dV}{dt} = \frac{I}{C} \qquad \text{----------(10.4)}$$

مساوات (10.2) اور مساوات (10.4) سے ہمیں حاصل ہوتا ہے۔

$$j\omega V = \frac{I}{C}$$

$$\frac{V}{I} = \frac{I}{j\omega C}$$

لیکن (V/I) اس مزاحمت کی تعبیر کرتا ہے جو مکثفہ رو کے بہاؤ پر عائد کرتا ہے۔ اس مزاحمت کی گنجائشی متعاملیت (capacitative reactance) کہا جاتا ہے۔ لہٰذا

$$\text{گنجائشی متعاملیت } X_C = 1/[j\omega C] \qquad \text{-------(10.5)}$$

مساوات (10.5) سے یہ واضح ہے کہ گنجائشی متعاملیت، گنجائش (C) اور زاوی تعدد (ω) سے معکوس متناسب ہوتی ہے۔ ایک پست گنجائش والے مکثفے کی گنجائشی متعاملیت (X_c) بلند ہوگی۔ مکثفے پر وولٹیج دور سے گزرنے والی رو سے (90) درجے پیچھے رہے گا۔

خالص مزاحمت (R)، امالی متعاملیت (X_L) اور گنجائشی متعاملیت (X_c) کی اوہم (Ohms) ہی میں پیمائش کی جاتی ہے۔

مزاحمت (R) اور امالیت (L) کی ہم سلسلہ ترتیب سے پیدا ہونے والی مقاومت (impedance)(Z) مساوی ہوتی ہے۔ $[R + X_L]$ یا $[R + j\omega L]$ کے۔ اسی طرح مزاحمت (R) اور گنجائش (C) کی ہم سلسلہ ترتیب کے باعث واقع ہونے والی مقاومت (Z) مساوی

ہو$[R + X_C]$یا$[R + 1/(j\omega C)]$کے۔ اسی طور پر مزاحمت اور امالیت کے علاوہ مزاحمت اور گنجائش کی ہم توازی(parallel)ترتیبوں کے لیے مقاد متوں کو محسوب کیا جاسکتا ہے۔

ایک آسکلیٹر ایک یمپلیفائر اور فیڈ بیک نیٹ ورک پر مشتمل ہوتا ہے۔

a. 'ایکٹوڈیوائس'یعنی Op Amp کو ایمپلیفائر کے طور پر استعمال کیا جاتا ہے۔

b. غیر فعال اجزا جیسے R-C یا L-C کے امتزاج کو فیڈ بیک نیٹ ورک کے طور پر استعمال کیا جاتا ہے۔

مسلسل طول و عرض کے ساتھ دولن شروع کرنے کے لیے، مثبت آراء ہی کافی شرط نہیں ہے۔ آسکلیٹر سرکٹ کو مندرجہ ذیل دو شرائط کو پورا کرنا چاہیے جسے برخاؤسن حالات کہا جاتا ہے:

i. پہلی شرط یہ ہے کہ لوپ گین $(A\beta) = 1$ A = یمپلیفائر گین اور β = فیڈ بیک گین کی شدت۔

ii. دوسری شرط یہ ہے کہ لوپ کے گرد فیز شفٹ $360°$ یا $0°$ ہونا چاہیے۔

فیڈ بیک سگنل کوئی فیز شفٹ پیدا نہیں کرتا ہے۔ یہ "وین برج آسکلیٹر کا بنیادی اصول" ہے۔

لیڈ-لیگ سرکٹ: دیا گیا سرکٹ وین برج آسکلیٹر میں استعمال ہونے والے RC امتزاج کو ظاہر کرتا ہے۔ اس سرکٹ کو لیڈ-لیگ سرکٹ بھی کہا جاتا ہے۔ یہاں، ریزسٹر R_1 اور capacitor C_1 سیریز میں جڑے ہوئے ہیں جبکہ ریزسٹر R_2 اور capacitor C_2 متوازی طور پر جڑے ہوئے ہیں۔

لیڈ-لیگ سرکٹ کا کام کرنا:- اعلی تعدد پر، مکثوفیے C_1 اور C_2 کا ردعمل صفر تک پہنچ جاتا ہے۔ اس کی وجہ سے C_1 اور C_2 مختصر دکھائی دیتا ہے۔ یہاں، Capacitor C_2 ریزسٹر R_2 کو شارٹ کرتا ہے۔ لہذا، آؤٹ پٹ وولٹیج Vo صفر ہو جائے گا کیونکہ آؤٹ پٹ کو R_2 اور C_2 کے امتزاج میں لیا جاتا ہے۔ لہذا، اعلی تعدد پر، سرکٹ 'لیگ سرکٹ' کے طور پر کام کرتا ہے۔

کم تعدد پر، دونوں مکثوفیں کھلے کے طور پر کام کرتے ہیں کیونکہ مکثوفہ بہت زیادہ ردعمل پیش کرتا ہے۔ ایک بار پھر آؤٹ پٹ وولٹیج صفر ہو جائے گا کیونکہ ان پٹ سگنل R_1 اور C_1 کے امتزاج میں گرا ہوا ہے۔ یہاں، سرکٹ ایک 'لیڈ سرکٹ' کی طرح کام کرتا ہے۔

لیکن دو انتہاؤں کے درمیان ایک خاص فریکوئنسی پر، آؤٹ پٹ وولٹیج زیادہ سے زیادہ قدر تک پہنچ جاتا ہے۔ صرف اس فریکوئنسی پر، مزاحمتی قدر capacitive reactance کے برابر ہو جاتی ہے اور زیادہ سے زیادہ آؤٹ پٹ دیتی ہے۔ لہذا، اس خاص تعدد کو گونجنے والی فریکوئنسی یا oscillating فریکوئنسی کے نام سے جانا جاتا ہے۔

زیادہ سے زیادہ آؤٹ پٹ تیار کیا جائے گا اگر $R = Xc$۔

$R_1 = R_2 = R$ اگر $R = Xc = \frac{1}{2\pi f C}$

اور $C_1 = C_2 = C$

پھر گونجنے والی تعدد $f = \frac{1}{2\pi RC}\ Hz$

op-amp کی حدود کی وجہ سے، 1MHz سے اوپر کی تعدد قابل حصول نہیں ہے۔

وین پل کے بنیادی ورژن کے چار بازو ہیں۔ دونوں بازو خالص طور پر مزاحمتی ہیں اور دوسرے دو بازو فریکوئنسی حساس بازو ہیں۔ یہ دونوں بازو لیڈ لیگ سرکٹ کے سوا کچھ نہیں ہیں۔ R_1 اور C_1 کی سیریز کا مجموعہ ٹرمینل a اور d کے درمیان جڑا ہوا ہے۔ R_2 اور C_2 کا متوازی مجموعہ ٹرمینل d اور c کے درمیان جڑا ہوا ہے۔ تو دو سرکٹس Fig.1 اور Fig.2 شکل کے علاوہ ایک جیسے ہیں۔

یہاں، پل دوغلی فریکوئنسی پر فیز شفٹ فراہم نہیں کرتا ہے کیونکہ ایک بازو لیڈ سرکٹ پر مشتمل ہوتا ہے اور دوسرا بازو وقفہ سرکٹ پر مشتمل ہوتا ہے۔ آپریشنل یمپلیفائر کے ذریعے فیز شفٹ متعارف کرانے کی ضرورت نہیں ہے۔ لہذا، غیر inverting یمپلیفائر استعمال کیا جاتا ہے۔

10.4 طریقہ عمل (Procedure)

سرکٹ کو جوڑیں جیسا کہ شکل میں دکھایا گیا ہے۔ مزاحمت اور مکثوفہ کی قدریں $R_1 = R_2 = R$ اور $C_1 = C_2 = C$ رکھیں اور پاور آن کریں۔ وولٹیج حساسیت والے بینڈ سوئچ اور ٹائم کو ایڈجسٹ کریں۔ بیس بینڈ سوئچ اس طرح کہ CRO کی اسکرین پر کم از کم دو یا زیادہ مکمل سائن موجوں کا مشاہدہ کیا جائے۔ نیز مزاحمتی R_3 قدر کو ایڈجسٹ کریں جب تک کہ CRO اسکرین پر بننے والی موج سا کن نہ ہو۔ ٹیبل میں R اور C کی قدریں نوٹ کریں اور چوٹی سے چوٹی کی پیائش کریں۔

ایک سائن موج کی افقی لمبائی (l) ۔ اس قدر کو متعلقہ ٹائم بیس (t) قدر سے ضرب دیں۔ یہ مصنوعہ (l x t) پیدا شدہ سائن ویو کا وقت کی مدت (T) دیتا ہے۔ وقتی مدت کا باہمی تعدد سائن موج کی تجرباتی تعدد دیتا ہے۔ مندرجہ بالا مساوات میں رینڈ سی اقدار کے متبادل پر، یہ نظریاتی تعدد دیتا ہے۔ نظریاتی اور تجرباتی تعدد برابر ہیں۔ تجربہ R یا C کی قدر کو تبدیل کر کے دہرایا جاتا ہے۔

10.5 مشاہدہ اور تحسیب (Observations and Analysis)

مشاہدات:

جدول (10.1)

وین کے ہم سلسلہ مزاحمتوں کے برج کو استعمال کر کے گنجائش معلوم کرنا

S.No.	Theoretical frequency			Measurement of out put frequency			
	$R_1 = R_2 =$ R(Ω)	$C_1 = C_2 =$ C(μF)	$f = \frac{1}{2\pi RC} Hz$	Peak to peak Horizontal length (l) (Divisions)	Time base(t) Sec/div	Period T=(l x t)Sec	Frequenc yf = $\frac{1}{T}$ Hz

10.6 احتیاطی تدابیر (Precautions)

- کنیکٹنگ ٹرمینلز کو جوڑنے سے پہلے ان کے تسلسل کو چیک کریں۔
- CRO کے بینڈ سوئچ اپنے پاس رکھیں۔ اور R_3 کی قدر کو اس طرح ایڈجسٹ کریں کہ اسکرین پر مستحکم موج کی شکلیں نظر آئیں۔
- CRO کی اسکرین پر آؤٹ پٹ سائن ویو کا مشاہدہ کریں اور افقی لمبائی کی درست پیمائش کریں۔

10.7 روزمرہ زندگی میں اس تجربے کی اہمیت (Significant of Experiment in Domestic Life)

- DC برجوں کے مقابلے میں AC برجوں کی حساسیت زیادہ ہوتی ہے۔ اس لیے امالیت L اور مکثفے C کی قیمتوں کو کافی درست طور پر استعمال کرنے کے لیے AC برجوں bridges کو ترجیحی طور پر استعمال کیا جاتا ہے۔
- ویاگز کے ارجینے کے ساتھ AC برج، چند پیکو فیراڈ کی گنجائشوں کی پیمائش کرسکتے ہیں۔

- تمام سگنل جنریٹروں میں امالیتیں اور مکثفے استعمال کیے جاتے ہیں۔ ایک مطلوبہ تعدد والی موج پیدا کرنے کے لیے L اور C کی صحیح صحیح قیمتیں لازمی طور پر معلوم رہنی چاہئیں۔ اس طریقہ کار سے گنجائش معلوم کی جاسکتی ہے اور اینڈرسن کے برج سے L کی قیمت معلوم کی جاسکتی ہے۔

10.8 تجربی نتائج (Experimental Results)

نتائج:

یہ پایا جاتا ہے کہ تجرباتی تعدد اور نظریاتی تعدد برابر ہیں۔

10.9 کلیدی الفاظ (Key Words)

- **گیر مقادمتی پل:** وہ آلہ جس میں متبادل رو اور راست رو دونوں کے پہل استعمال کیے جاتے ہیں۔ ہمہ گیر مقادمتی پل (Universal Impedance Bridge) کہلاتا ہے۔
- **غیر امالی مزاحمت:** لچھے کی تار کو مخالف سمت میں لپیٹنے سے ذاتی امالیت (self inductance) ساقط ہو جاتی ہے۔ اس قسم کی مزاحمت غیر امالی مزاحمت کہلاتی ہے۔

اپنی معلومات کی جانچ کیجیے (Check your Information Questions)

1. وہیٹ اسٹون کے برج کا اصول کیا ہے؟

....

2. AC برج میں کونسا اصول استعمال کیا جاتا ہے؟

....

3. DC اور AC برجوں میں کون کونسے اہم فرق پائے جاتے ہیں؟

....

4. برج کے توازن کو معلوم کرنے کے لیے AC برج کا کون سا حصہ مدد کرتا ہے؟

....

Maulana Azad National Urdu University

B.Sc. (Physics) V -Semester Examination

Digital Analog and Instrumentation – BSPH550CCP

Practical Model Paper

وقت:3 گھنٹے　　　　　　　　　　　　　　　　　　　　　　کل نمبرات:50

---

1. CRO کے فرنٹ پینل پر مختلف کنٹرولز کے بنیادی افعال کی وضاحت کریں۔
2. آسیلوسکوپ کی سکرین پر موج کی شکل / سگنل دکھائیں۔
3. کسی ذریعہ کے ڈی سی وولٹیج کی پیمائش کریں۔
4. چوٹی سے چوٹی وولٹیج اور سائنوسائیڈل ویوفارم کی فریکوئنسی کی پیمائش کریں۔ اور
5. دوسائنوسائیڈل ویوفارمز کے درمیان مرحلے کے فرق کی پیمائش کریں۔
6. دو(Inputs)اواز(OR)، اے ین ڈی(AND)، ین اے ین ڈی(NAND)، اورین او آر(NOR)EX-OR گیٹ ,
EX-NOR گیٹ, گیٹس کا بنانا۔ ان کے(Truth tables)صداقت کی جدولیں حاصل کرنا۔
7. خصوصی یا فنکشن کی منطقی خصوصیات کی چھان بین کرنے کے لیے۔
8. خصوصی-OR گیٹس کے ذریعہ متعدد مختلف منطقی افعال کو نافذ کرنا اور ان کی منطقی خصوصیات کرنا۔
9. ہاف ایڈر، فل ایڈر، آدھا سبٹریکٹر اور فل سبٹریکٹر سرکٹس کو ڈیزائن اور بنانے کے لیے اور لاجک گیٹس کا استعمال کرتے ہوئے صداقت کی جدول کی تصدیق کرنا۔
10. ایک بائی پولار جنکشن ٹرانزیسٹر کے درآمدی(Input)اور برآمدی(Output)وولٹ ایمپیر خصوصیات کا مطالعہ کرنا۔
11. ایک ٹرانزیسٹر کے خارج کنندہ(emitter) قاعدے(base)اور محصل(collector)کے سروں کی شناخت کرنا۔ ایمپلیفائر کی فریکوئنسی رسپانس کرو حاصل کرنے اور درمیانی تعدد حاصل کرنے کے لیے، ایمپلیفائر سرکٹ کی درمیانی، نچلی اور زیادہ کٹ آف فریکوئنسی۔

12. عملی افزوں گر کی (نان انورٹنگ ایمپلیفائر) خصوصیات کا مطالعہ کرنا۔

13. عملی افزوں گر کی (انورٹنگ ایمپلیفائر) خصوصیات کا مطالعہ کرنا۔

14. ایک عملی افزوں گر

15. تکمل کرنے والے کے طور پر استعمال کیا جاتا ہے۔

16. تفرق کرنے والے کے طور پر استعمال کیا جاتا ہے۔

17. آپریشنل ایمپلیفائر 741 کا استعمال کرتے ہوئے وین برج آسکیلیٹر بنانا۔ دولن کی فریکوئنسی کی پیمائش اور نظریاتی قدر سے اس کا موازنہ کرنا۔